修士学位論文

カーボンナノチューブ・ピーポット物質の創製
と
FET 電子デバイスへの応用

平成 14 年度

名古屋大学大学院理学研究科

物質理学専攻(化学系)博士前期課程

物理化学研究室(篠原研)

嶋田　行志

1. 序論 6

1.1 ピーポット 6

1.2 エレクトロニクスの進展とカーボンナノチューブ 7

1.2.1 極微細加工技術の限界の到来 7

1.2.2 カーボンナノチューブエレクトロニクス 9

1.3 電界効果型トランジスター(FET)を用いた電子物性の研究 10

1.3.1 背景 10

1.3.2 理想的 MOS-FET の動作原理 10

1.4 本研究の概要 12

2 実験 14

2.1 単層カーボンナノチューブ(SWNTs)の作製 14

2.1.1 SWNTs の合成 14

2.1.2 SWNTs の精製と開口処理 15

2.2 フラーレンの準備 17

2.2.1 フラーレンの生成と抽出 17

2.2.2 フラーレンの分離と精製 17

2.3 ピーポットの合成 18

2.4 合成されたピーポットの評価 19

2.4.1　高分解能透過型電子顕微鏡(HRTEM)観察　19

2.4.2　電子エネルギー損失分光(EELS)による電子状態の評価　20

2.5 FET 基板の作製　21

2.5.1　FET 基板の設計と作製工程　21

2.5.2　FET 基板へのピーポット試料の分散　22

2.6 ピーポット FET の測定・評価　23

2.6.1　FET 特性の測定・評価　23

2.6.2　FET 素子の観察・評価　25

3　実験結果と考察　26

3.1 SWNT の評価　26

3.2 空のフラーレンピーポットの合成と評価　26

3.2.1　C_{60} ピーポットの合成と評価　26

3.3 空のフラーレンピーポット FET の特性　27

3.3.1　C_{60} ピーポット FET の特性　27

3.4 金属内包フラーレンピーポットの合成と評価　27

3.4.1　$Gd@C_{82}$ ピーポットの合成と評価　27

3.4.2　$Ti_2@C_{80}$ ピーポットの合成と評価　27

3.4.3　$Ce_2@C_{80}$ ピーポットの合成と評価　28

3.5 金属内包フラーレンピーポット FET の特性 29

3.5.1 $Gd@C_{82}$ ピーポット FET の特性 29

3.5.2 $Ti_2@C_{80}$ ピーポット FET の特性 29

3.5.3 $Ce_2@C_{80}$ ピーポット FET の特性 29

3.6 ピーポットにおける電界効果について 30

3.6.1 ピーポット FET の動作機構 30

3.6.2 ピーポットのバンドギャップ 30

3.6.3 バンドギャップ変調の機構 32

3.6.4 今後の課題 34

4 総括 36

5 付録(主な実験装置) 37

5.1 高温レーザー蒸発システム 37

5.2 高分解能透過分析電子顕微鏡(JEOL JEM-2010F) 37

5.3 走査プローブ顕微鏡(Seiko Instruments, SPI-3700) 40

5.4 走査プローブ顕微鏡(Digital Instruments, NanoScopeIV) 42

5.5 電子線描画装置(Eiko Engineering 製) 43

5.6 標準型極低温プローバー(ナガセ, BCT-21MRF) 44

6 本論文に関連する学会・論文発表 46

7　謝辞　50

8　参考文献　51

9 図･表　56

9.1 図の説明　56

9.2 表の説明　61

1. 序論

1.1 ピーポット

ピーポット(peapod)とは、分子とくにフラーレンを内包したカーボンナノチューブ(CNT)の通称である(図 1)。1998 年に Pennsylvania 大学の D. E. Luzzi らのグループが、”Tube@Rice” (Rice 大学の R. E. Smalley らのグループがレーザー蒸発法で合成した単層カーボンナノチューブ(SWNT))、を高分解能透過型電子顕微鏡(HRTEM)で観察している際に、偶然にもフラーレンを内包した部分を発見した [1]。2000 年までに、名城大学の坂東俊治ら [2] や東京都立大学の片浦弘道ら [3] によって、フラーレンと開口処理された SWNT を用意するだけで、容易に高純度のフラーレンピーポットを大量に合成できることが示された。これらの方法を用いることで、金属内包フラーレンや様々な分子をも SWNT に内包させることが可能になった。

ピーポット構造を用いることで、透過型電子顕微鏡(TEM)による様々な分子構造の直接観察が可能となる。2000 年に末永和知らによる、Gd@C_{82}ピーポットの HRTEM 観察により Gd 原子の直接観察が行われ、走査透過型電子顕微鏡(STEM)観察からも Gd 原子の存在が確認された(図 2)[4]。また、内包させる分子によって本来の CNT の電子物性を大きく変えることが期待される。実際このことは、2002 年にソウル国立大学の Y. Kuk らと我々のグループとの共同研究により、Gd@C_{82}ピーポットの極低温における超高真空走査型トンネル顕微鏡観察および分光(LT-UHV-STM/STS)によって、

SWNT に $Gd@C_{82}$ が挿入された部分においては本来の SWNT のバンドギャップよりも小さくなることが明らかにされている(図 3)[5]。ピーポット構造にすることで、従来の CNT の高機能化を図ることができる。これは、近年注目されているカーボンナノチューブエレクトロニクスにおける革新的素材として大いに期待されるものである。現在では多くの科学者たちが、ピーポット構造に由来する新たなる知見について明らかにしようと実験や理論の研究に取り組んでいる。

1.2 エレクトロニクスの進展とカーボンナノチューブ

1.2.1 極微細加工技術の限界の到来

1947 年 12 月、Bell Telephone 研究所の J. Bardeen と W. H. Brattain は、クリップでとめた Ge 半導体を、電極として用いたカミソリ刃に接させたデバイス(point-contact device)において初めてトランジスター(“transfer resistor”の略)動作を確認した(図 4)[6]。1958 年と 1959 年には、Texas Instruments 社の J. Kilby と Fairchild Camera 社の R. Noyce らが独立に集積回路(IC)を開発した[7]。そして、1960 年代以来、30 年以上にもわたって IC の集積度は 18～24 ヶ月ごとに 2 倍になるという進歩を遂げている。このことは、Intel 社の創始者である G. Moore(当時は Fairchild Camera 社)によって提唱された「Moore の法則」として、今日広く知られている(図 5, 6)[8, 9]。トランジスターをより早く動作させる為には電子の通り道に当たるチャネルの長さを短くすることが重要である。そ

の大きさはすでに 100 nm 前後に、ゲート絶縁膜の厚さでは数分子程度の大きさにまできており(図 7)[10]、その高機能化や改良は困難なところまで来ている。今日のコンピュータ技術の発展は、ナノメートルレベル極微細加工技術の進歩によるものであるといっても過言ではない(図 8)[11]。

そして、シリコン極微細加工技術においては、露光時に用いる光の波長と感光剤の特性が微細加工の限界にかかわってくる。光源としては極紫外光(EUV)による加工が量産化技術の段階にあり、また将来技術としてX線や電子線(EB)による加工が検討されている。電子線の波長は加速電圧に依存している(100 kV で 0.0037 nm)。実際には電子ビーム径の大きさは数 nm 程度にしか絞り込めないが、それでも光では不可能な微細パターン描画が可能である。電子ビーム加工における欠点は、露光剤いわゆるレジストに電子線が入射したときに近接効果が起こり、電子の散乱により加工幅に広がりを持ってしまう(図 9, 10)[12]。電子の散乱確率は電子のエネルギーが高いほど減少するので、加速電圧を高くするほど散乱は抑えられる [13]。また、レジスト膜厚を薄くすることでも散乱を抑えることができるが、やはり限界がある [13]。そして、用いる高分子の露光特性はパターンの解像度を左右する。これらの理由により、レジスト解像度や感度の改善が進展しても、リソグラフィー技術による加工寸法は 10 nm 程度が限界だといわれている。革新的微細加工技術が登場しない限り、加工寸法をより微細なものへと展開する「ダウンサイジング」の進展は数年内に加工限界に到達してしまう。

現在、多くの半導体メーカーはこれらを打破する為の革新的デバイスの開発研究を続けている。一つには現状の平面に対する加工ではなく、デバイスの集積度を向上させる為に、例えば立体的な集積を図ったデバイスや配線技術の開発などが進められている(図 11)[14]。これらは、シリコンに対する加工技術とは限らず、数 nm の構造単位の分子(ブロック)を自己集積させることで新たなデバイスを開発しようという動きも盛んである。このような加工手法を「アップサイジング」と総称している。特に、カーボンナノチューブはその直径や伝導特性から、次世代デバイスやその配線材料の最有力候補に挙げられている(図 12, 13)[15]。

1.2.2 カーボンナノチューブエレクトロニクス

カーボンナノチューブの抵抗値の測定による電気伝導特性は、1996 年に初めて報告された [16]。1997 年には低温における電気伝導測定からクーロンダイアモンドを観測したと報告され、量子細線としての可能性が拓かれた [17]。1998 年には室温で動作する CNT トランジスター(CNT-FET)が報告され(図 14)[18]、これ以降は CNT をデバイスへと応用しようという研究が盛んになった。1999 年には *p-n* 接合によるダイオード動作 [19]、2001 年には CNT の論理回路動作が報告され(図 15, 16)[20, 21]、CNT を用いたデバイスで演算処理が可能であることが示された。2002 年にはトップゲート型の CNT-FET が開発された。このうち、シリコンデバイスよりも優れた性能を示す CNT デバイスが報告されている [22, 23, 24, 25]。今日では、CNT の物理的性質明らかにする手段として CNT デバイ

スを作り出すだけでなく、いかに優れた CNT デバイスを作り出すかという観点から、その製造工程、動作性能に的を絞った研究へと展開されている。

1.3 電界効果型トランジスター(FET)を用いた電子物性の研究

1.3.1 背景

先述のように、デバイスとしての FET 動作を目指す研究も盛んである一方で、様々な物質を FET 構造にしたて、ソース・ドレイン間における有機分子の伝導特性、伝導極性の測定から物性や機能を解明する研究が盛んになってきている。FET 測定自体は大掛かりな実験装置は必要なく比較的簡便に行えるので、新規に創製した物質の物性評価が容易であること、あるいは、測定した物質の中に既存のデバイスよりも優れた特性を示すものであれば、直ちに新規デバイスへと応用できるという利点がある。データの捏造という結末に終わったが、J.H.Schön らによる、有機分子や C_{60} の FET 構造をもちいた超伝導[26]についても、その実験概念は物性解明の研究に通じるものがあった。FET をもちいた新規物質の物性・機能解明研究は、彼らの捏造事件以降も衰えることなく、多くの研究者によって続けられている。

1.3.2 理想的 MOS-FET の動作原理

金属平板と半導体平板を向かい合わせてコンデンサーを作製すれば、電圧をかける向きによって半導体表面に電子、あるいは正孔を誘起できる。この半導体の両端に

電極を取り付けて電界をかけることで、これらキャリアーを移動(ドリフト)させることができる。このときのドリフト電流は、電荷、キャリアー濃度、およびキャリアーの速度(ドリフト速度)の積で与えられる。低電界では、ドリフト電流は電界に比例するというオームの法則に従うが、高電界ではドリフト速度が飽和してオームの法則からずれてくる。FET に置き換えると、金属平板がゲート、半導体両端に取り付けられた電極がソース電極とドレイン電極に該当する。この例では真空を絶縁体としているが、シリコンデバイスでは SiO_2 が絶縁膜であり、このような金属 - 絶縁体 - 半導体 (MIS; metal-insulator-semiconductor)構造をもつとき MOS(metal-oxide-semiconductor)-FET という。現在の IC はほとんどが MOS-FET の組み合わせでできている。

図 17 上は理想的な *p* 型 MOS-FET におけるエネルギーバンド図であり、図 17 下は理想的な *n* 型 MOS-FET におけるエネルギーバンド図である。金属の仕事関数を $q\phi_M$、半導体の仕事関数を、半導体の電子親和力をと表している。SiO_2 の禁制帯幅はおよそ 8 eV であり、Si の伝導帯と価電子帯の両方に 3 eV 以上の障壁を形成する。理想的には、金属にかける外部電圧、すなわちゲート電圧が 0 のときには半導体のエネルギーバンドが水平になり、この状態をフラットバンド状態という。正や負にゲート電圧を印加することで、半導体表面にキャリアーが蓄積される。半導体表面のデバイ長の範囲内にキャリアーが分布し、ちょうどゲート電圧が一部分半導体表面に印加された状態になり、半導体表面付近のバンドは曲げられる(図 18)。しかし、実際のデバイスにおい

ては MIS 構造を作製しても期待通りの動作をしない。これは、絶縁体と半導体の境界にキャリアーが捕獲されてしまうからである。このような捕獲中心を界面準位という。界面準位が形成される原因は、境界付近の原子間結合の乱れで結合が切れた部分に準位が形成されることにある。シリコンデバイス作製においては、界面準位密度を下げる為に熱酸化で SiO_2 膜を形成したウェハーが用いられている [27-32]。

ソースを接地したときの FET 特性における *I-V* 特性は、ドレイン電流(I_D)に対して 2 つの電圧値、つまりドレイン電圧(V_{DS})とゲート電圧(V_{GS})がある。I_D-V_{DS} 特性は、各入力電圧(V_{GS})条件に対する引き出し電圧(V_{DS})に対応した出力特性(I_D)をあらわすことから、出力特性(output characteristics)という。I_D-V_{GS} 特性は引き出電圧条件(V_{DS})に対する入力電圧(V_{GS})に対応した応答(I_D)をあらわすことから、チャネル上のキャリアーの輸送状態を判別することができるので、輸送特性(transfer characteristics)という。輸送特性は FET の極性や性能を判別することができる(図 19)。

1.4 本研究の概要

本研究では、既存のデバイス性能や概念を超える革新的デバイスの開発を念頭に置きながら、ピーポットという新規炭素物質を通じて CNT エレクトロニクスに必要とされる CNT の基礎物性の解明を目指した。これらは、様々なピーポットを新規に創出しそれらの物性・機能の評価を多角的に行うことで可能となる。

本研究は、大きく 3 つに区別することができる。電界効果を測定する対象であるピーポットの合成ならびに評価、ピーポットの電界効果を測定する為の素子基板の作成、ピーポットの電界効果の測定である。

2 実験

2.1 単層カーボンナノチューブ(SWNTs)の作製

2.1.1 SWNTs の合成

ピーポット合成に必要な SWNTs は高温レーザー蒸発法(laser furnace 法)で合成した。この方法は、少量の触媒金属を混ぜたグラファイトロッドを高温電気炉中に置き、ロッド表面に集光した高出力レーザー光でロッドを蒸発させる。このとき、炭素原子が触媒金属の作用を受け再構成されてSWNTsを含む煤が合成される。この方法で合成される SWNTs は、触媒金属と電気炉温度に依存した直径分布を持つことが東京都立大学の片浦弘道らによって明らかにされており(図 20)[33]、これまでの物性やデバイス研究に用いられた CNT の多くはこの方法で合成された SWNTs である[17, 21]。

本研究では、次のように SWNTs の合成を行った(図 21)。レーザーのターゲットとなるロッドには、NiとCoをそれぞれ 1.2 at.%でグラファイトに混ぜ合わせて高温加圧焼成したもの(東洋炭素, KM-12NI12CO, 15×15×25 mm^3)を用いた。このロッドをアルミナ管(ニッカトー, SSA-S, 1000 mm 長, 30ϕ)の中で、ちょうど高温電気炉中心になるように設置した。レーザー光源には、Nd:YAG レーザー(Spectra Physics, GCR-PRO250)の第 2 次高調波(SHG, 532 nm)を用い、ターゲットロッド上で直径 5 mm 程度に集光するように光学系を設定した。緩衝ガスには高純度 Ar ガス(岩谷ガス, 99.9995%)を用い、レーザー入射窓と一体化したフランジから導入した。ターゲットロッドに対してガス導入側を上

流とし、下流側には水冷トラップを配した。これは SWNTs を捕集する為であり、高温電気炉の出口にトラップの先端が位置するようにした。アルミナ管の中は、油回転ポンプ(EDWARDS, RV8)によって 20 Torr 以下に排気した後、ロッドに含まれる酸素などの不純物をできるだけ除去する為に、高温電気炉で 1250 ˚C に加熱し 30 分放置した。次に、Ar ガスをマスフローコントローラー(MKS Instruments, Model 1259)とシングル・チャンネル電源読み取り装置(MKS Instruments, Model 246B)により毎分 300 ml の量で流入し、他方、下流側に設置されたマノメーターで全圧が 500 Torr となるように調整を行った。Nd:YAG レーザーの SHG はレーザーパワーメーターで 3±0.2 W で調整してロッドに入射させた。この方法により約 10 時間でおよそ 100 mg の煤が生成できる。

2.1.2 SWNTs の精製と開口処理

これまでの高純度ピーポット合成の研究により、合成したまま(as-produced)の SWNTs ではフラーレンを高い収率で SWNTs 内へ内包させることはできない [34]。高純度ピーポットの合成に用いる SWNTs は、その SWNTs に何らかの精製処理と開口処理を施したものを用いることが必要である。本研究では、次に示す方法で SWNTs の精製を行った(図 22)。

レーザー蒸発法で合成された SWNTs を含む煤を二硫化炭素(和光純薬、特級)中に入れることで、フラーレンを洗い落とした。このとき、フラーレンの二硫化炭素溶液は茶色になり、SWNTs が溶液中を浮遊している。浮遊物をできるだけ多く回収する為に、

最低 3 時間は静置した。この操作を合計 3 回繰り返した。回収し乾燥させた SWNTs をナスフラスコ(三立, 24/40 スリ)にとり、そこへ過酸化水素水(和光純薬, 特級, 30%)を加えて、一晩ほど撹拌した後、125 ˚C で、12 時間にわたって還流を行った。途中、3 時間に 1 回の割合で過酸化水素水を適当量加えている。SWNTs を回収し乾燥させたところへ、塩化水素(和光純薬, 特級)を加え一晩静置した。これにより触媒金属である Ni と Co がイオン化して塩酸中に溶出する。イオン溶液の色は緑みがかった青色である。SWNTs を回収し、再び塩酸を加えてデカンテーションを 5 回ほど繰り返したのち、次に蒸留水を加えてデカンテーションを 5 回ほど繰り返した。これにより、SWNTs に含まれる触媒金属ならびに塩化水素をなくすことができる。ここまでが SWNTs の精製過程である。

高純度のピーポットを合成する為には SWNTs 両端を閉じているフラーレンキャップを取り除き、開口処理を施す必要がある。実際は、過酸化水素水処理のような化学的な酸処理を行った時点で、SWNTs の両端はすでに開口していると考えられるが、名城大学の坂東俊治らはさらに熱処理を加えることでより高い収率でピーポットを合成できると報告している[34, 35]。本研究でもこれに従い、大気中、450 ˚C で 30 分間の加熱処理を行った。これらの処理をした SWNT は電界放出型走査型電子顕微鏡(FE-SEM, JEOL, JSM-6340F)(図 23)、HRTEM(JEOL, JEM-2010F)(図 24)を用いて評価した。HRTEM 観察において、SWNTs の直径分布は 1.3~1.6 nm と見積もられた。

2.2 フラーレンの準備

2.2.1　フラーレンの生成と抽出

ピーポット合成に必要なフラーレン類は、大型カーボンクラスター生成装置(真空冶金、CC-A/1-2/3)を用いたアーク放電法によって生成した [36]。目的の金属内包フラーレンを作る為に必要な金属を含むグラファイトロッド(東洋炭素、15×15×300 mm^3、約 90 g)をアノードに、純グラファイトをカソードにして He ガスなどの緩衝ガス中で約 500 A でアーク放電した。放電によって生成したフラーレンなどは、回収室で液体窒素トラップに煤として付着した。この煤を *o*-xylene(和光純薬, 特級)をはじめとする有機溶媒で還流することで、フラーレン類を溶媒に抽出した。

2.2.2　フラーレンの分離と精製

前述のフラーレン抽出液には様々なフラーレンが混合している。目的のフラーレンのみを得る為には、カラムを使い分けながら高速液体クロマトグラフィー(HPLC)を複数回行う。フラーレンの HPLC に用いられるカラムには 5-PYE カラム、buckyprep カラム、buckyclutcher カラムがあり、その溶離時間、認識能に応じて以下のように使い分けている。

5-PYE カラムと buckyprep カラムはフラーレンと金属内包フラーレンの大きさと立体的な形状の対称性によって分離する。5-PYE カラムは溶離時間が短いので粗分離に、

buckyprep カラムは溶離時間が長く、高い分解能を示すので最終的な単離に用いられる。Buckyclutcher カラムはフラーレンの極性に応じて分離できる特性を持っており、金属内包フラーレンと空のフラーレンを分離するのに用いた。各段階におけるフラーレンならびに単離されたフラーレンの同定には、レーザー脱離リフレクトロン飛行時間型質量分析計(島津製作所, KOMPACT MALDI IV)を用いた。これらの作業により、99.9%以上の純度のフラーレン単離物を得た。

2.3 ピーポットの合成

ピーポットの合成の為には、開口処理された SWNTs と内包させたいフラーレンを準備すればよい。以下にその方法を示す(図 25)。フラーレンの二硫化炭素溶液を、一端が閉じたパイレックス管(200 mm, ϕ8)に入れて、窒素ガス(十合, 99.9%)ブローの下で二硫化炭素溶媒を揮発させた。35 °C で乾燥させた後、開口処理した SWNTs を入れた。このパイレックス管を真空ラインに接続し、油回転ポンプ(ULVAC, F250)と油拡散ポンプ(ULVAC)で真空に排気し続ける。パイレックスガラス部分だけを、巻付けヒーターを用いて 185 °C 程度に加熱し、この状態で 1 時間以上保持した。この作業は、フラーレンならびに SWNTs に付着した不純物を脱気処理する為である。次に、ヒーターを取り外して、パイレックス管の底部から 10 mm 程度上部のところを、ピエゾガスバーナー(GB-2001)で封じ切った。このパイレックスアンプルを、密閉式電気炉中で 2 日間加

熱した。加熱温度は、フラーレン類の昇華温度を考慮に入れて設定した。空のフラーレンにおいては 450 ˚C、金属内包フラーレンにおいては 500 ˚C で昇華させた。この作業によりフラーレンは開口した SWNTs へと内包されていく(ドーピング)。

2.4 合成されたピーポットの評価

2.4.1 高分解能透過型電子顕微鏡(HRTEM)観察

ドーピングを確認する為には、SWNTs の内部を実空間で観ることができる手段で観察する必要がある。ここでは、名城大学／科学技術振興事業団ナノチューブ状物質プロジェクトに設置されている、高分解能透過分析顕微鏡 (HRTEM, JEOL, JEM-2010F)を用いた。

ピーポットの粉末を、ヘキサン(和光純薬, 特級)溶媒中に超音波分散させ、この分散液をカーボン薄膜つきマイクログリッド(応研商事, 3 mm 径 150-B メッシュ カーボン補強済み, 普及品)上にピペットマンで滴下することで観察試料を作製した(図 26)。これを、2 軸傾斜ホルダー(JEOL, EM-31031)(図 27)に取り付け TEM 試料室内へと導入した。広い視野での観察は TEM 筐筒の下部にあるのぞき窓から蛍光板上に投影された明視野像の中で行った。SWNTs 内部構造は TV カメラ像を通して観察を行った。また、像の撮影はスロースキャン CCD カメラを通して PC(Apple, PowerMacG3)に取り込んだ。これらの観察は、制御ボード(Gatan, GIF200)、イメージングフィルター(Gatan,

Filter-Control 1.7.4)、ソフトウェア(Gatan, Digital Micrograph 3.3.1 or 3.3.0)を通じて行った。

2.4.2　電子エネルギー損失分光(EELS)による電子状態の評価

金属内包フラーレンにおける金属原子の酸化数状態は、いくつかの実験手段で明らかにすることが可能である。例えば、これまでには、紫外光電子分光法(UPS)による価数状態の決定や[37]、大型放射光施設 Sping-8 での粉末 X 線結晶構造回折から得られたデータを最大エントロピー法／リートベルト(MEM/Rietvelt)解析を行うことで金属内包フラーレンの電子密度状態から価数を決定することなどである[38]。これらの方法では高純度かつ多量のサンプルを必要とし、今のところは収率や試料の量の問題からピーポットでは困難を要する方法である。一方、電子エネルギー損失分光法(EELS)は、直接的に価数状態を知ることはできないが、既知の酸化状態の化合物を参照することで、その化学シフトから酸化状態を決定することができる[39]。また、EELS 分光計を装備した TEM において試料観察することで、観察対象の局所的な価数状態を知ることができるので、少量のサンプルでも同定が可能である[2, 40]。本研究では、HRTEM(JEOL, JEM-2010F)に装備された EELS 分光計(Gatan, GIF)と解析ソフトウェア(Gatan, EL/P 3.0)を用いて EELS 観察・測定を行った。試料の準備は、TEM 観察試料準備と同様の方法を用いた。

2.5 FET 基板の作製

2.5.1　FET 基板の設計と作製工程

これまでの CNT-FET は MOS-FET 構造を有しており、すでに名古屋大学工学研究科量子工学専攻水谷(孝)研究室の尾関宣仁修士によって MWNT-FET 特性が研究されている。本研究ではこれらを参考に FET 基板の設計を行った(図 28)[41]。

ピーポットの電界効果を調べる為には、ピーポットを FET のソースとドレインを結ぶチャネルとして用いる。電界効果型トランジスターのゲートは、ソースとドレインが形成された絶縁膜つきの基板そのものを用いるバックゲートタイプと[18, 42, 43]、同様の基板の上にゲート絶縁膜を、さらにその上にゲート電極を配するトップゲートタイプ[22-25]の 2 つに大分される。本研究で用いたピーポット FET 用の基板は FET 作製工程が比較的容易であることや、すでに幾つかの研究グループにおいて実績のあるバックゲートタイプを採用した[43]。基板には導電性をもつ *p* 型の Si 基板(アサヒメタル, B ドープ, 抵抗値 0.018 Ω 以下, 面方位(1 0 0) ±1°、片面ミラー研磨)を採用した。この基板表面には熱酸化により 100 nm の SiO_2 膜が形成されている。熱酸化膜を用いるのは CNT と SiO_2 絶縁体の境界に形成されるだろう界面準位の密度をできるだけ下げる為である。ソースとドレインの電極間隔は 400 nm とし、これらの電極部分は名古屋大学ベンチャービジネスラボラトリー(VBL)に設置されている電子線援用描画加工装置(Eiko Engineering, 加速電圧 100 kV, 試料電流 約 190 pA)(図 29)によって露光され(電子

線リソグラフィー)、電子線援用真空蒸着装置において金属蒸着を行った。ここでは、金とチタンを組み合わせて電極を形成した。金は接触部分での抵抗が低くできる一方でSiO_2上に直接蒸着すると剥がれ易い。よって、先にSiO_2上にチタンを15 nm蒸着しその上に金を3 nm蒸着している。こののち、リフトオフを行うことで電極が形成される。低温プローバー(ナガセ、BCT-21MRF)(図 30)のプローブを当てるパッド部分は、電子線リソグラフィーまたはフォトリソグラフィーによって描画した(図 31, 32)。ゲート電極を形成する為には、Si 基板に付いた熱酸化の SiO_2 膜をバッファードフッ酸(B-HF; HF : NH_4F = 1: 7)で 2 分間(100 nm)溶かした後に、チタンを 300 nm、金を 150 nm 蒸着した。B-HF を使う処理は、すべての工程の中で一番初めに行った。詳しい工程は表 1 に示す。

2.5.2　FET 基板へのピーポット試料の分散

先に述べた工程を経て作製された FET 基板の上にピーポットを分散させることで、ピーポット FET が完成される。しかしながら、一般に分散したピーポットが、確実にソース電極とドレイン電極の間を橋渡しすることや 1 本で独立して存在している(バンドルがほどけている)ことは極めて稀である。よって、分散溶媒には、バンドルを形成しているピーポットをできるだけほどくことができ、かつ液中で分散した状態を保持しやすい溶媒を選択しなければならない [44, 45]。中でも *N*,*N*-dimethylformamide (DMF)や 1,2-dichloroethane はバンドルをほどく効果があることが報告されている [44, 45]。今回は

DMF を分散溶媒に使い超音波洗浄機(エスエヌディ, USM, 42 kHz, 30 W)により試料の分散をした。これにより、FET 基板上の広い範囲に一様にピーポットを分散させることができる。

2.6 ピーポット FET の測定・評価

2.6.1 FET 特性の測定・評価

ピーポット FET の測定は、極低温プローバーと半導体パラメーターアナライザー(図33)を接続して行った。極低温プローバー中の金ステージの上に測定基板を置き、ステージ自身にゲート電圧が印加できるように半導体パラメーターアナライザーを接続した。ソース電極とドレイン電極はプローバーで接触を取るので、予め該当するプローバーを決めておき、半導体パラメーターアナライザー(Agilent Technologies, 4155C もしくは 4156C)と接続した。また、測定するデータに電源由来のノイズが入るのを防ぐ為、半導体パラメーターアナライザーの電源は、交流電源安定化装置(KIKUSUI, PCH100-10)を用いた。

極低温プローバーの容器の中は、FET 特性の測定が終了するまで、油回転ポンプ(ALCATEL, PASCAL)とターボ分子ポンプ(ALCATEL)で排気し続けた。一晩排気した後に目的の温度に設定し測定を始めた。クライオスタット(ダイキン)を作動させてから、低温限界(23 K)に到達し安定し始めるまでの時間がおよそ 2 時間を要することを考え

て、先にクライオスタットで冷却をして、低温域から測定を始めた。次に目的の温度に温度調節器(CHINO)を設定しヒーターを作動させていくという手順で進めた。

半導体パラメーターアナライザーは各電極に印加する電圧の範囲とその間隔を入力・設定できる。測定中は、設定された電極の電流と電圧をグラフ化してモニターすることが可能であり、半導体パラメーターアナライザー中のメモリー領域に測定値が記録される。各素子における測定は印加したゲート電圧(V_G)に対するソース・ドレイン間電流(I_D)を記録し、必要に応じてドレイン電圧(V_D)に対する I_D を記録した。また、ゲート絶縁膜を通して流れるゲートリーク電流の有無を I_D とソースにおける観測電流値(I_S)、およびゲートにおける観測電流値(I_G)をもとに常に比較しながら行った。実際の FET 特性においては、ゲート電圧を V_{GS}、ソース・ドレイン間電圧を V_{DS} と表現する。

FET 動作測定の典型的な条件について次に示す。

I_D-V_{GS} 特性の測定では、V_{DS} = 20 mV(場合によっては 1 mV)で V_{GS} をまず-2 V ステップで正から負へとスキャンした。I_D が観測された場合は、V_{DS} = 1 mV から+1 mV ステップで、V_{GS} は-250 mV ステップで+40 V から-40 V の範囲でスキャンを行った。これらの測定を全素子で行い、動作する素子の特性を記録し、次の温度における測定では動作する素子のみを測定対象とした。この条件におけるドレイン電流観測におけるノイズレベルはプレシジョン半導体パラメーターアナライザーの 4156C で最大 850 fA 程度であり、実際の測定では 1 pA よりも大きなドレイン電流値は有効であるとした。

2.6.2　FET 素子の観察・評価

一連の測定が済んだ素子は、原子間力顕微鏡(AFM)により直接観察することで、素子の状態やピーポットの本数を見積もることができる。AFM 観察は名古屋大学工学研究科量子工学専攻水谷(孝)研究室に設置されている Seiko Instruments SPI-3700(図 34)における DFM モード、もしくは本研究室(インキュベーション施設，プロジェクト開発室 2)設置 Digital Instruments NanoScope IV(図 35)のタッピングモードで行った。AFM 像から不純物の存在などを含めた素子の状態や、高さ情報からピーポットの本数を見積もった(図 36)。

3 実験結果と考察

3.1 SWNT の評価

精製処理と開口処理された SWNT は、SEM 観察(図 37)、HRTEM 観察(図 38)によって評価した。本研究でピーポット合成に用いた SWNT は 1.3-1.6 nm の分布を持つことが明らかになった。この SWNT の FET 特性は図 39 に示すような I_D-V_{GS} 曲線が得られ、また、金属的 SWNT の I_D-V_{GS} 特性を図 40 に示す。76 個の素子の測定のうち、半導体的挙動を示し FET 動作したものが 45 個あり、金属的挙動を示したものが 8 個存在した(表 2)。

3.2 空のフラーレンピーポットの合成と評価

3.2.1 C_{60} ピーポットの合成と評価

C_{60} ピーポットの合成は、HPLC により単離精製された C_{60} の二硫化炭素溶液を約 0.5 ml と、精製開口処理済みの SWNTs 粉末を約 0.5 mg を準備して、図 25 に記された工程用いて行った。ドーピングの為の昇華温度は 450 ˚C である。

HRTEM 観察をもちいて、C_{60} が SWNTs 内に内包されていることを確認し、C_{60} によって満たされた SWNTs はおよそ 90%と見積もられた(図 41)。

ドーピングが確認された C_{60} ピーポットを 2.5.2 に述べた方法で分散・滴下し、C_{60} ピーポット FET を完成させた。

3.3 空のフラーレンピーポット FET の特性

3.3.1 C_{60}ピーポット FET の特性

C_{60}ピーポットの FET 特性は *p* 型伝導特性を観測した上に、V_{GS}が+30 V 前後に I_D が立ち上がりを示す *n* 型伝導特性を示した。双方の間には I_D が観測されない空乏域 (depletion region)が存在する。図 42 は典型的なC_{60}ピーポット FET の I_D-V_{GS} 曲線である。表 3 に全素子の結果を示す。

3.4 金属内包フラーレンピーポットの合成と評価

3.4.1 Gd@C_{82}ピーポットの合成と評価

Gd@C_{82} ピーポットの合成は、HPLC によって単離精製された Gd@C_{82}(I)の二硫化炭素溶液を約 0.5 ml と、精製開口処理済みの SWNTs 粉末を約 0.5 mg を用い、図 25 に記された工程によって行った。ドーピングの為の昇華温度は 500 ˚C である。

HRTEM 観察を用いて、Gd@C_{82} が SWNTs 内に内包されていることを確認すると同時に Gd@C_{82} によって満たされた SWNTs は 95%以上と見積もられた(図 43)。

ドーピングが確認された Gd@C_{82} ピーポットを 2.5.2 に述べた方法で分散・滴下し、Gd@C_{82}ピーポット FET を完成させた。

3.4.2 Ti_2@C_{80}ピーポットの合成と評価

Ti_2@C_{80} ピーポットの合成は、HPLC によって単離精製された Ti_2@C_{80}(I・II)の二硫

化炭素溶液を約 0.5 ml と、精製開口処理済みの SWNTs 粉末を約 0.5 mg を準備して図 25 に記された工程によって行った。ドーピングの為の昇華温度は 500 ˚C である。

HRTEM 観察をもちいて、$Ti_2@C_{80}$ が SWNTs 内に内包されていることを確認し、$Ti_2@C_{80}$ によって満たされた SWNTs は 50%以上と見積もられた(図 44)。ドーピングが確認された $Ti_2@C_{80}$ ピーポットを 2.5.2 に述べた方法で分散・滴下し、$Ti_2@C_{80}$ ピーポット FET を完成させた。

3.4.3 $Ce_2@C_{80}$ ピーポットの合成と評価

$Ce_2@C_{80}$ ピーポットの合成は、HPLC によって単離精製された $Ce_2@C_{80}$(I)の二硫化炭素溶液を約 0.5 ml と、精製開口処理済みの SWNTs 粉末を約 0.5 mg を準備して図 25 に記された工程によって行った。ドーピングの為の昇華温度は 500 ˚C である。

HRTEM 観察をもちいて、$Ce_2@C_{80}$ が SWNTs 内に内包されていることを確認し、$Ce_2@C_{80}$ によって満たされた SWNTs は 50%弱と見積もられた(図 45)。

EELS 測定を行うと、$Ce_2@C_{80}$ ピーポット中での Ce の M_{45}-edge は、CeF_3 と同じ化学シフトを示した。つまり、$Ce_2@C_{80}$ ピーポット中では Ce は Ce^{3+} の価数状態であり、これは金属内包フラーレンのときの $(Ce^{3+})_2@C_{80}^{6-}$ と同じ価数状態である(図 46)。

ドーピングが確認された $Ce_2@C_{80}$ ピーポットを 2.5.2 に述べた方法で分散・滴下し、$Ce_2@C_{80}$ ピーポット FET を完成させた。

3.5 金属内包フラーレンピーポット FET の特性

3.5.1 $Gd@C_{82}$ ピーポット FET の特性

$Gd@C_{82}$ ピーポットの FET 特性は、*p* 型伝導特性と *n* 型伝導特性の両方を示した。双方の間には I_D が観測されない空乏域が存在する(図 47)。I_D-V_{GS} 曲線を測定できた 91 個の素子のうち、75 個の結果から、空乏域のゲート電圧幅の平均を取るとおよそ 15 V 程度になった(表 4)。

3.5.2 $Ti_2@C_{80}$ ピーポット FET の特性

$Ti_2@C_{80}$ ピーポットの FET 特性は、*p* 型伝導特性と *n* 型伝導特性の両方を示した。双方の間には I_D が観測されない空乏域が存在する(図 48)。I_D-V_{GS} 曲線を測定できた 42 個の素子のうち、39 個の結果から、空乏域のゲート電圧幅の平均を取るとおよそ 12 V 程度になった(表 5)。

3.5.3 $Ce_2@C_{80}$ ピーポット FET の特性

$Ce_2@C_{80}$ ピーポットの FET 特性は、*p* 型伝導特性と *n* 型伝導特性の両方を示した。双方の間には I_D が観測されない空乏域が存在する(図 49)。I_D-V_{GS} 曲線を測定できた 67 個の素子中、49 個の結果から、空乏域のゲート電圧幅を大きく見積もりこれらの平均を取ると 3 V よりは小さいと判断できる(表 6)。

3.6 ピーポットにおける電界効果について

3.6.1　ピーポット FET の動作機構

V_{DS}の影響がV_{GS}に対して無視できるほど小さい場合には、ゲート絶縁膜をはさんだピーポットとゲートの相関は図 50 で記すことができる。SWNT-FET、ピーポット-FET ともに、V_{GS}が 0 V の状態で正孔がキャリアーの *p* チャネルによるドレイン電流が観測されている。よって、熱平衡状態で、すでに、SWNT、ピーポットのバンドが折れ曲がり(bending)、伝導帯に正孔が蓄積される。

3.6.2　ピーポットのバンドギャップ

図 50 の状態からゲートバイアスを負にかけていくと、そのまま正孔がキャリアーの *p* 型伝導を示すが(図 51 左)、正にかけていくと SWNT-FET、ピーポット-FET のいずれもI_Dが観測されない絶縁体挙動を示す部分と空乏域が観測される(図 51 中)。また、ピーポット-FET の輸送特性においては、電子をキャリアーとする *n* 型伝導領域も続いて観測される(図 51 右)。図 51 の相関を考えると、キャリアーが存在せず電気伝導が観測されない絶縁体的領域にあたる部分と空乏域のゲート電圧幅は、SWNT やピーポットのバンドギャップに相当する部分である。この場合、同じ条件で試料を分散・滴下し乾燥させているので、FET の界面状態はほぼ同じと考えられる。そこで、ピーポット FET のI_D-V_{GS}曲線における空乏域のゲート電圧幅(ΔV_{GS})に着目すると、SWNT に内包させるフラーレンの種類が違うと、ΔV_{GS}の大きさが異なる。すなわち、フラーレンの種類を変

えると、ピーポットのバンドギャップの大きさが異なるという結果を示している。

金属内包フラーレンにおいては 1 つの内包金属原子から 2～3 個の電子がフラーレンケージへと移動していることが明らかにされている。そこで、この移動電子数の違いに着目して、様々の金属内包フラーレンピーポットにおける空乏域幅の推移に着目し空乏域のゲート電圧幅 ΔV_{GS} をプロットすると、図 52 のようになる。フラーレン内での電子移動の数に比例して、ピーポット-FET の輸送特性における空乏域幅が小さくなっている。このことはバンドギャップが狭くなっていることに対応している。この関係を式に表すと

ΔV_{GS} = −4 × (金属内包フラーレン内の電荷移動数) + 25　(単位は V)　　(1)

と、近似式で書き表すことができる。

今回用いた SWNT の直径の分布は 1.3 nm から 1.6 nm である。そのバンドギャップはおよそ 0.6 eV 前後と見積もることができる [46-51]。これより、今回測定したピーポットは 0.6 eV よりも小さいバンドギャップを持つことが示唆される。$Gd@C_{82}$ ピーポットの Low Temperature-UHV-STM/STS 観測では、本来の SWNT のバンドギャップが 0.5 eV 程度になるのに対し、$Gd@C_{82}$ を挿入した部位は 0.2 eV 程度に変調されるという実験結果が報告されている [5]。金属内包フラーレンを挿入したピーポットにおいて空乏域が、空の SWNT よりも小さくなるという FET 特性の傾向と一致している [43]。$Gd@C_{82}$ ピーポットにおける STS から算出された値を用いると、先の関係式(1)により、バンドギャップは

$Ti_2@C_{80}$ピーポットで 0.14 eV、また $Ce_2@C_{80}$ピーポットで 0.015 eV である。

3.6.3　バンドギャップ変調の機構

このようなバンドギャップ変調が起こる定性的説明としては、単純にフラーレン由来の準位がもとの CNT の価電子帯と伝導帯の間に出現することでバンドギャップナローイング(bandgap narrowing)が起こる。1 つにはフラーレンの HOMO の相対位置が CNT 価電子帯の上にある為に、ピーポットにおいてフラーレンが 1 次元結晶を形成したときに、これに基づく新たなバンドが形成されるというモデルが考えられる(図 53)。他方、フラーレンの LUMO の相対位置が CNT 伝導帯の下にあり、ピーポットにおいてフラーレンが 1 次元結晶を形成したときに、これに基づく新たなバンドが形成されるというモデルも考えられる(図 54)。

理論的には、筑波大学の岡田らにより C_{60}ピーポット、ならびに $C_{78}(C_{2v})$ピーポットの場合において、局所密度近似(local density approximation :LDA)と強束縛近似(tight binding)を用いた第一原理計算がなされている(図 55)。彼らの計算結果によると、ピーポットのバンド構造は、CNT バンド構造と C_{60}鎖のバンド構造との重ね合わせで記述でき、C_{60}ピーポットにおいてフラーレンの t_{1u}準位がナノチューブ内壁とフラーレンとの間の距離の大きさによって変化する(図 56)[52,53]。CNT 構造ではチューブの内部空間を持つ。無限に広い空間での電子は自由電子とよばれ、平面波の波動関数を持つ。その無限に広い空間を狭くすると、電子は狭い空間に閉じ込められる。その範囲が十分に

広いならば、自由電子に近い(nearly free electron :NFE)状態が残る。この状態とC_{60}鎖の状態が強く結合することで、C_{60} 由来の準位が変化する。この変化の大きさは、NFE 状態と C_{60} 鎖由来の準位との結合の強さで決まる。チューブ内の空間の広さが小さいと、NFE 状態の運動エネルギーが、自由電子のエネルギーよりも増大してしまい、結合は起こらない。つまり、彼らの計算結果は、適当な太さの半導体チューブを用意して、そこにフラーレンを詰め込めば、半導体のギャップの中にフラーレンの 1 次元結晶由来の状態を出現させることができるとしている。そして、この状態にキャリアーをドープすることで、電気伝導性が変えられることを示している。

ソウル国立大学の J. Ihm らは Mg@C_{82}ピーポット、La@C_{82}ピーポット、Gd@C_{82}ピーポットにおける理論計算を実行しており、金属原子のいる部分は電子密度が偏在して存在し、ナノチューブ壁の外にまで染み出していることを明らかにしている [54]。また、彼らの計算によるバンド図にもフラーレン由来の準位が出現していることが示されている[54]。いずれの計算においても、計算に用いるピーポットの長さ、つまり単位胞長さ(unit cell)には数 nm 程度(フラーレン数分子にあたる)を用いている。そして、いずれの結果もフラーレン由来の準位が CNT のバンドギャップ中に出現するとしている。しかし、ピーポットの長さが、本研究における FET のチャネル長の 400 nm 程度になると、ギャップ中の準位はあるエネルギー幅で状態密度が存在する。この準位にキャリアーが存在する場合、半導体ギャップ中がキャリアーで満たされること(いわゆる half-filled の状態)

になり、金属的性質を示すことになる。つまり、FET 特性から得られた半導体ギャップを持つという実験事実を説明しない。

このような不一致の原因として、限られたカイラリティーをもつ CNT のみが計算されていることや、計算上では完全なグラファイトネットワークで構成された CNT を用いて計算していることが考えられる。実際の CNT 壁にはおそらく多数の格子欠陥が存在する。さらに、CNT-FET 動作の機構が、ナノチューブ自身の物性にのみ依存するのか、あるいは FET の構造に起因する影響も含めて考える必要があるのかという点は、いまだに明確にされていない。特に後者については、3.6.2 で考察したようにチャネルでトランジスター動作をしているのか、それともピーポットと電極の間に形成されるショットキー障壁でキャリアーが制御されているのかが、依然明確にできていないことが問題である。これも実験結果と理論との対応を困難にしている要素である。

3.6.4　今後の課題

今後、これらを明確にする為には、第一に CNT-FET の動作機構を明らかにしていかなければならない。これにより、FET 素子構造が CNT 物性に与える要因を見出すことができる。第二に、フラーレンの種類を変える必要がある。これは式(1)の成立を確認する為に、電荷移動数が+1、+2、+5 にあたる金属内包フラーレンのピーポット FET の測定や、+3、+4、+6 に該当する金属内包フラーレンについても内包金属原子を変化させた場合で確認する必要がある。また、フラーレンのサイズや対称性に対するバンド

ギャップの依存性についても確認する必要があるだろう。以上のことを達成する為に、

新たな実験を計画し実行したい。

4 総括

本研究では、フラーレンとカーボンナノチューブのハイブリッド物質であるピーポットを大量合成法に基づき新規に創製を行い、その同定を透過型電子顕微鏡観察、電子損失エネルギー分光により行なった。そして、合成したピーポットを電界効果型トランジスターチャネルとして用い、電界効果の測定を通して輸送特性を観測した。

ピーポットのバンドギャップはフラーレンの種類に依存し、特に、金属内包フラーレン内における金属原子からフラーレンケージへと移動している電子の数に依存していることが明らかとなった。このことは、カーボンナノチューブのバンドギャップを制御できるということを示している。これは、ナノメートルサイズで物性を制御できることを示唆しており、ピーポット構造を用いることでカーボンナノチューブデバイスの高機能化を図ることができることを示した。

今後は、これまでに明らかになったピーポットの電子物性の確認を行い、その精度を上げるとともに、従来の電界効果型トランジスターによる電子物性の探求だけでなく、紫外光電子分光(UPS)、走査トンネル顕微鏡観察(STM)、走査トンネル分光(STS)、静電気力顕微鏡(EFM)などさまざまな実験手段を用いて、ピーポット物質の電子物性を明らかにしていく予定である。また、磁気力顕微鏡観察(MFM)やスピン偏極顕微鏡観察、スピン偏極トランジスター測定からピーポットの磁気的性質を明らかにしていく予定である。

5 付録(主な実験装置)

5.1 高温レーザー蒸発システム

高温レーザー蒸発システムは、Nd:YAGレーザー(Spectra Physics, GCR-PRO250)と高温(2 ツ割)管状電気炉(アイリン真空, 常用 1400˚C, 最高 1600˚C, 発熱体:シリコニット A12-1(φ12×150×150)8 本)とからなる。高温管状電気炉の温度は R 型熱電対(Rh/Pt)を用いて、温調器(SHIMADEN, SR71)上でモニターされ、サイリスター(オムロン, G3PX-220EUN)と接続して加熱調節されている。高温管状電気炉に設置された石英管、またはアルミナ管は TOF 質量分析計につながるフランジに接続され、油回転ポンプ(EDWARDS, RV8)によって排気される。真空度はハンディマノメーター(COPAL ELECTRONICS, PG100-103G)によって確認できる。緩衝ガスである高純度 Ar ガス(岩谷ガス、99.9995%)はマスフローコントローラー(MKS Instruments, Model 1259)とシングル・チャンネル電源読み取り装置(MKS Instruments, Model 246B)で流量設定でき、レーザー入射窓と一体化したフランジから導入される。

5.2 高分解能透過分析電子顕微鏡(JEOL JEM-2010F)

透過型電子顕微鏡(TEM)(図 57)では、高い電圧で加速された電子が試料に入射している。試料と相互作用をしない電子を透過電子といい、試料が厚くなるとその透過確率は減少し散乱を受ける。散乱を受ける電子の中で、電子の速度すなわちエネル

ギーは変化しない散乱電子を弾性散乱電子といい変化する電子を非弾性散乱電子という。高分解能電子顕微鏡法、つまり明視野・暗視野法をはじめとする像観察においては、弾性散乱電子を利用するのに対し、分析電子顕微鏡法、つまり電子エネルギー損失分光法(EELS: electron energy loss spectroscopy)やエネルギー分散型 X 線分光法(EDS: energy-dispersive X-ray spectroscopy)においては非弾性散乱電子を利用する(図 58)。

本研究では、名城大学／科学技術振興事業団ナノチューブ状物質プロジェクトに設置されている JEOL 製 JEM-2010F を用いて、HRTEM 観察と EELS 観測を行った。この顕微鏡にはイメージングフィルターコントロールボード(Gatan, GIF200)とイメージングフィルターソフト(Gatan, Filter-Control 1.7.4)によって制御されるスロースキャン CCD カメラ、EELS スペクトロメーター(Gatan, Model 676, EELS Compatible TV System)が搭載されている(図 59)。エミッターには熱電界放出型の ZrO/W (1 0 0)が用いられ、加速電圧は 120 kV(電子線波長 0.033 nm)で動作するように設定されていて、プローブ径は 5 nm 以下である。観察試料は、マイクログリッド上にのせ、これを試料ホルダーに固定し、TEM カラム内へ挿入する。試料室真空度が 8.0×10^{-5} Pa 以下なら、VALVE をあけて、電子線を試料に入射させる。スポットサイズを 3 に、α -SELECTOR を 3 にして試料上での電子線収束角を合わせる。次に、コンデンサーレンズの軸調整と非点調整、対物レンズの電圧軸調整と非点調整、中間レンズの非点調整、投影レンズの軸調整

を行う。像観察は、JEM-2010F 内の蛍光板もしくは、TV カメラ(Gatan, Model 692 Retractable TV Camera)で行い、像の取り込みは先述の CCD カメラを使って、ソフトウェア(Gatan, DigitalMicrograph 3.3.0 or 3.3.1)上に取り込まれる

エネルギー損失を伴う非弾性散乱には、格子振動による散乱(フォノン励起、～0.1 eV 以下の損失)、価電子の集団励起(プラズモン励起、～30 eV 以下)、バンド間遷移(～10 eV 以下)、内殻電子励起(コア励起、～13 eV 以上)、自由電子励起(2 次電子励起、～50 eV 以下のバックグラウンド)、制動放射(連続 X 線励起、バックグラウンド)があげられる。EELS の原理は内殻電子励起に伴う電子損失スペクトルを捉えることである。基底状態にある原子では、E_F 以下の準位はすべて電子によって占有されている。このとき、内殻電子が励起されると、その行き先は E_F 以上の非占有準位となる。内殻電子が励起されるのに必要なエネルギー分だけ損失した値のところにピークが現れることになる。一般に高エネルギー側に尾を引くようなピークを示す(図 60)。ピークの立ち上がりの形から、エッジ(edge)という。この立ち上がり位置は物質固有であり、物質の同定が可能である。損失エネルギーやエッジの形状は、物質の結合状態に関する情報もあらわす。EELS の分解能は 0.1 eV 以上である。本研究で用いた EELS スペクトロメーターは、セクター型エネルギーフィルターであり、JEM-2010F のカメラ室の下に取り付けられたポストカラム方式である(図 61)。エネルギー分散面に検出器を並列配置しているパラレル検出方式である(図 62)。検出器は YAG 蛍光体とファイバープレートで接

続された半導体検出器、1024 チャネルのフォトダイオードアレイで構成されている。各チャネルの信号は同時に読み出すことができる。

5.3 走査プローブ顕微鏡(Seiko Instruments, SPI-3700)

走査プローブ顕微鏡(SPM)の中でも原子間力顕微鏡(AFM)は大気下でも比較的容易にナノメートルスケールの像を得ることができ、試料に対するプローブの触圧も小さい為に幅広い分野で用いられている。AFM の原理は、観測試料とプローブであるカンチレバーの先端との間にはたらく原子間力を測定する。原子間力を受けてカンチレバーは変位をきたす。このカンチレバーの変位はカンチレバー背面に照射されたレーザーの反射光を 2 分割もしくは 4 分割のフォトディテクターで検出し、その検出位置からステージもしくはプローブの変位をピエゾ素子で制御しながら一定方向にスキャンし、対象試料を可視化する。(図 63)一定に保つ力をケルビン力や磁気力、水平力などに合わせることも可能なコントロールステーションも市販されている。

SPI-3700 は、原子間力顕微鏡モード(AFM)、ダイナミックフォースモード(DFM)、ケルビン力プローブ顕微鏡(KFM)、走査トンネル顕微鏡(STM)の 4 種類の測定モードに対応した大気下 SPM である。本研究でピーポット FET の観察に用いたのは、DFM モードである。この観察モードはサイクリックコンタクトモード(CC-AFM)ともいい、カンチレバーを共振周波数付近で共振させながらスキャンする。原理的には 5.4 に述べるタッ

ピングモードとほぼ同じである。観察に用いたDFM用カンチレバー(Seiko Instruments、SI-DF3-A, バネ定数設計値1.6 N/m, 共振周波数設計値27 kHz(23~31 kHz))は共振周波数が低く、接触するときに試料に与える力の大きさが比較的小さい為、ノンコンタクトに近い状態で測定できるのが特徴である(図63)。

観察はSPMユニットであるSPA-300にDFM用カンチレバーを取り付けたDFM用プローブとSPMヘッドを取り付けた後、SPMヘッドにある光路調整ツマミを用いてレーザー光を4分割フォトディテクターに最適な状態で入射するように合わせていく。

次に、カンチレバーの共振周波数を測定する為に、Q カーブを測定する。Q 値が100以上になるように、GAINとVIB VOLTAGEを調整する。SPA-300は試料ステージ側にピエゾ素子が取り付けられている。観察したい試料をステージに置き、カンチレバーと試料ステージの間を適当な距離まで Hi SPEED モード(16.4 μm/sec)もしくは Lo SPEED モード(5.5 μm/sec)で近づけていく。次に、Lo SPEED モードでアプローチさせる。カンチレバーがFORCE AREAを認識するとONE STEPモード(50 nm/step)で近づいていき、ピエゾの Z 電圧値が-30程度で停止する。次に、走査したいエリアの大きさ位置を入力すれば、スキャンをはじめることができる。測定は、音や空気振動を避ける為に防振フードをSPMユニットに被せて行う。

5.4 走査プローブ顕微鏡(Digital Instruments, NanoScopeIV)

NanoScopeIV では試料とカンチレバーの距離は、カンチレバーの取り付けられたSPM ヘッドのピエゾ素子に電圧を印加することで制御される(図 64)。また、NanoScopeIV においてはコンタクトモード AFM、タッピングモード AFM、水平力顕微鏡(LFM)、磁気力顕微鏡(MFM)、電気力顕微鏡(EFM)など様々な測定モードを標準装備でコントロールできるのが特徴である。

タッピングモードカンチレバー(NanoSensors, TappingMode Etched Silicon Probes, Model TESP, バネ定数 20-100 N/m, 共振周波数 200-400 kHz)を取り付けた SPM プローブを SPM ヘッドに取り付け、このヘッドを観察ステージ Dimension 3100 に取り付ける。ケーブルを接続した時点でレーザーが照射される。のぞき窓に投影されたレーザースポットを見ながら、カンチレバーの適正な位置にあたるようにツマミで調整する。このとき、SUM 値が 1.5 以上となるように合わせる。次にミラーの位置を調整し、RMS が 0 前後となるように合わせる。これにより、レーザースポットがフォトディテクターのほぼ中心にもっていくことができる。カンチレバーのチューニングを行い、加振周波数などの条件を設定する。CCD カメラで、カンチレバーが画面上のマーク中心に来るようにあわせ、次に試料に焦点を合わせる。このとき、SPM ヘッドと観察試料の間のクリアランスに注意を払う(1 mm 以上)。次に SPM ヘッドを試料に近づけ、走査を開始する為にインゲージさせる。インゲージして得られる画像を見ながら、カンチレバーが試料表

面に追随するように各種設定値を合わせることで、像を得ることができる。

5.5 電子線描画装置(Eiko Engineering 製)

本研究で用いた FET 基板の電極部分は、その電極間隔が 400 nm 以下であるので、可視光程度では加工することが困難な為にフォトリソグラフィーではなく、電子線描画装置(EB lithography)を用いた。この装置は、名古屋大学ベンチャービジネスラボラトリー1 階のナノプロセス室(クラス 1000 クリーンルーム)に設置されている。加速電圧は 100 kV(電子線波長にして 0.0037 nm)で、これは国内最高クラスを誇る。加速電圧が高いことは、電子の散乱確率を低くでき前方散乱電子量を抑えることができるので描画パターンの解像度が向上する。図 29 と図 65 に EB 装置の外観と EB カラムの概略を示す。2 つの Condenser Lens により、Blanking Aperture の位置で結像した後、Objective Aperture で絞られ、Objective Lens で試料上に焦点を結ぶようになっている。Blanker は電子線を電界で曲げることができ、Blanking Aperture は曲げた電子線を遮断し試料に到達しないようにする働きをする。Stigmator は非点収差を補正する。エミッターには高輝度の為に電流が大きくビーム径が小さい点ビームを得るのに有利な ZrO/W ショットキー放射型電子源を使用している。電子ビーム径は加速電圧 100 kV において 5 nm 以下である。

リソグラフィーを行う基板には、あらかじめポリスチレン系共重合化合物である EB レ

ジスト(日本ゼオン, ZEP-520-12)をスピンコーティングしてある。この基板を試料台(図66)に傾きが無いように固定し、Load Lock Chamber(真空度 7.0×10^{-7} Torr)と Exchange Chamber(真空度 10^{-9} Torr 台)を経て EB Chamber(真空度 5.0×10^{-8} Torr 以下)へと導入する。試料台の基準点の位置あわせを行う。ステージ移動は、レーザー測長装置でモニターされる。2 次電子像(SEM 像)で光軸調整を行う。試料電流が 190 pA であることを確認し、Stigmator で非点あわせによりビームを円形にする。反射電子の BRIGHTNESS と CONTRAST をワークステーション画面表示上で適度な位置になるように合わせる。基準試料上のマーク検出を 8 箇所で行い、問題が無ければそれぞれをワークステーション上の描画装置(PDS: Pattern Drawing System)に記憶させる。描画 Field 内での倍率と回転、焦点と非点を補正し、予め作製しておいた描画ファイルをもとに描画を始めることができる。

5.6 標準型極低温プローバー(ナガセ, BCT-21MRF)

FET などのデバイスを極低温から室温の間で評価する為のプローバーである(図33)。プローバーは 3 本、ステージは金製であり、各々がプローバーの同軸ケーブルコネクターに接続できる。このコネクターと半導体パラメーターアナライザー(Semiconductor Parameter Analyzer, Agilent Technologies, 4155C or Precision Semiconductor Parameter Analyzer, Agilent Technologies, 4156C)とを同軸ケーブルで

接続する。この設定で、基板上に形成された電極パッド上にプローバーのプローブを当てることでデバイス動作測定が可能になる。

低温下での測定は、プローバー容器にフタをし、油回転ポンプ(ALCATEL, Pascal)で 50 mTorr 程度まで、さらにターボ分子ポンプ(ALCATEL, ATP, cfv100 controller)で 10 mTorr 以下に十分排気された後、金ステージに接続されたクライオスタット(ダイキン、CRYO KELVIN UV204SC)を作動させることで可能になる。熱電対(金+0.07%鉄　対クロメル熱電対)に接続されたディジタル温度表示・調整機(CHINO, DB1000)で温度をモニターし、クライオスタット動作開始 2 時間ほどで 23 K(21 K~24 K)に到達する。23 K 以上の温度で測定する際は、試料からプローバーを離し固定させておいた上で、ディジタル温度調整機(CHINO, DB1000)で目的の温度に設定しロッドヒーターのスイッチを入れる。温度が一定になるまで 30 分強を要する。

6　本論文に関連する学会・論文発表

14 件 (原著論文 2 件、発表 9 件、出版物 1 件、新聞発表 1 件、受賞 1 件)

原著論文

[1] “Ambipolar field-effect transistor behavior of Gd@C_{82} metallofullerene peapods”

T.Shimada, T.Okazaki, R.Taniguchi, T.Sugai, H.Shinohara, K.Suenaga, Y.Ohno, S.Mizuno, S.Kishimoto, and T.Mizutani、***Applied Physics Letters* 81**, 4067-4069 (2002)

[2] “Electronic Properties of Gd@C_{82} metallofullerene peapods: (Gd@C_{82})@SWNTs”

T. Okazaki, T. Shimada, K. Suenaga, Y. Ohno, T. Mizutani, J. Lee, Y. Kuk, and H. Shinohara, ***Applied Physics* A**, in press

国際会議(国内・査読あり)

[3] “Electronic Transport Properties of C_{60}, C_{90} and Gd@C_{82} Fullerene-Carbon Nanotube Peapods”

T.Shimada, Toshiya Okazaki, Yutaka Ohno, Kazutomo Suenaga, Shinya Iwatsuki, Shigeru Kishimoto, Takashi Mizutani, Risa Taniguchi, Takashi Inoue, Toshiki Sugai, and Hisanori Shinohara

F-1-2, **International Conference on Solid State Device and Materials 2002**, September 17, 2002, Nagoya Congress Center, Nagoya (Oral)

国内発表

[4] “Transport Properties of SWNTs and Peapods as Studied by FET”

嶋田行志、谷口里紗、水野慎也、大野雄高、水谷孝、末永和知、岡崎俊也、菅井俊樹、篠原久典

2P-49、**第 22 回フラーレン総合シンポジウム**、2002 年 1 月 9 日、岡崎コンファレンスセンター、(ポスター)

[5] “単層カーボンナノチューブおよびピーポッドにおける電界効果型トランジスター特性”

嶋田行志、谷口里紗、岩附伸也、水野慎也、大野雄高、岸本茂、水谷孝、末永和知、岡崎俊也、菅井俊樹、篠原久典

1PC-041、**日本化学会第 81 春季年会**、2002 年 3 月 26 日、早稲田大学、(ポスター)

[6] “FET characteristics of Fullerene- and Metallofullerene-Peapods”

嶋田行志、岡崎俊也、大野雄高、末永和知、岩附伸也、岸本茂、水谷孝、谷口里紗、加藤治人、井上崇、菅井俊樹、篠原久典

3-56、**第 23 回フラーレン・ナノチューブ総合シンポジウム**、2002 年 7 月 20 日、ホテル松島大観荘、宮城、(口頭)

[7]「金属内包フラーレン・ピーポッドの FET 特性」、嶋田行志

P1、**第 40 回茅コンファレンス**、2002 年 8 月 21-24 日、八幡平ロイヤルホテル、岩手、(ポ

スター)

[8]「電界効果型トランジスター構造をもちいた金属内包フラーレンピーポッドの電子物性」

嶋田行志、岡崎俊也、大野雄高、末永和知、岩附伸也、岸本茂、水谷孝、菅井俊樹、篠原久典

8aSD-7、**日本物理学会 2002 年秋季大会**、2002 年 9 月 8 日、中部大学、愛知 (口頭)

[9] "Electronic Properties of Metallofullerene-Peapods FETs"

T.Shimada, T.Okazaki, T.Sugai, H.Shinohara, Y.Ohno, S.Iwatsuki, S.Kishimoto, and T.Mizutani

TuP-6, **2nd International Workshop on Quantum Nonplanar Nanostructures & Nanoelectronics '02**, September 10, 2002, AIST-Tsukuba, Ibaraki (Poster)

[10]「金属内包フラーレンピーポッド FET の電気的特性」

嶋田行志、大野雄高、岡崎俊也、末永和知、岩附伸也、岸本茂、水谷孝、谷口里紗、加藤治人、菅井俊樹、篠原久典

26a-ZC-9、**第 63 回応用物理学会学術講演会**、2002 年 9 月 26 日、新潟大学、新潟 (口頭)

[11]「パルスアーク放電法で合成した DWNT の FET 特性」

嶋田行志、吉田宏道、菅井俊樹、大野雄高、岩附伸也、岸本茂、水谷孝、岡崎俊也、

篠原久典

64、**第 24 回フラーレン・ナノチューブ総合シンポジウム**、2003 年 1 月 9 日、岡崎コンファレンスセンター、愛知 (口頭)

出版物

[12]「カーボンナノチューブを用いたナノテクノロジーの将来展望 -極微細エレクトロニクスへの展開を中心に-」

嶋田行志、篠原久典

第 13 章、**カーボンナノチューブ ～進む材料開発と今後の用途展開～**、p.227-p.236、情報機構、2002 年 4 月 26 日 初版発行 (共著・分担執筆)

新聞発表

[13] 「名大が FET 作製」バンドギャップ特性制御も

日刊工業新聞、2002 年 9 月 6 日

受賞

[14] 第 13 回(2002 年秋季)応用物理学会「講演奨励賞」受賞、2003 年 3 月 27 日、神奈川大学、神奈川

7 謝辞

本研究は、以下に記す様々な方々のご協力の下に行うことができました。ここに、謝辞を表します。

まず、このような挑み甲斐のある課題を与えてくださり、多大なるご指導・ご鞭撻を下さりました指導教官である篠原久典教授に心より感謝し、厚く御礼申し上げます。

名古屋大学工学研究科量子工学専攻の水谷孝教授、大野雄高助手、岸本茂助手、水野慎也氏、岩附伸也氏には FET 素子の作製ならびに FET 特性の評価においてご指導、そして多大なるご協力をいただきました。厚く御礼申し上げます。

産業技術総合研究所新炭素材料研究センターの末永和知博士には、HRTEM ならびに STEM 観察、EELS 測定において大変お世話になりました。また、本研究に関する多岐にわたる助言をいただきました。厚く御礼申し上げます。

フラーレンとGd内包フラーレンは谷口里紗さん、Ti内包フラーレンはBaopennng Cao博士、Ce 内包フラーレンは加藤治人氏らの提供に依りました。厚く御礼申し上げます。

最後に、多くの助言、ご指導、ご協力をいただいた菅井俊樹助手、岡崎俊也助手をはじめとする皆様に心からの感謝とお礼を申し上げます。

8 参考文献

[1] B. W. Smith, M. Monthioux, and D. E. Luzzi, *Nature* (London) **396**, 323 (1998)

[2] K. Hirahara, K. Suenaga, S. Bandow, H. Kato, T. Okazaki, H. Shinohara, and S. Iijima, *Phys. Rev. Lett.* **85**, 5384 (2000)

[3] H. Kataura, Y. Maniwa, T. Kodama, K. Kikuchi, K. Hirahara, K. Suenaga, S. Iijima, S. Suzuki, Y. Achiba, and W. Krächmer, *Syn. Met.* **121**, 1195 (2001)

[4] K. Suenaga, M. Tencé, C. Mory, C. Colliex, H. Kato, T. Okazaki, H. Shinohara, K. Hirahara, S. Bandow, and S. Iijima, *Science* **290**, 2280 (2000)

[5] J. Lee, H. Kim, S.-J. Kahng, G. Kim, Y.-W. Son, J. Ihm, H. Kato, Z. W. Wang, T. Okazaki, H. Shinohara, and Y. Kuk, *Nature* (London) **415**, 1005 (2002)

[6] ノーベル財団,「ノーベルミュージアム」, 1956 年ノーベル物理学賞, 例えば"http://www.nobel.se/physics/laureates/1956/"

[7] ノーベル財団,「ノーベルミュージアム」, 2000 年ノーベル物理学賞, 例えば"http://www.nobel.se/physics/laureates/2000/"

[8] G. E. Moore, *Electronics* **38**, 8 (1965)

[9] R. Mahajan, R. Nair, V. Wakharkar, J. Swan, J. Tang, and G. Vandentop, *Intel Technology Journal* **6**, 62 (2002)

[10] S. Thompson, M. Alavi, M. Hussein, P. Jacob, C. Kenyon, P. Moon, M. Prince, S.

Sivakumar, S. Tyagi, and M. Bohr, *Intel Technology Journal* **6**, 5 (2002)

[11] P. J. Silverman, *Intel Technology Journal* **6**, 55 (2002)

[12] 応用物理学会 編,「超微細加工技術」, オーム社, 1997

[13] W. Chen, and H. Ahmed, *Appl. Phys. Lett.* **62**, 1499 (1993)

[14] IBM Research News, December 9, 2002,

[15] M. Nihei, A. Kawabata, and Y. Awano, NT'02, Boston, July 6-11, 2002

[16] T. W. Ebbesen, H. J. Lezec, H. Hiura, J. W. Bennett, H. F. Ghaemi, and T. Thio, *Nature* (London) **382**, 54 (1996)

[17] M. Bockrath, D. H. Cobden, P. L. McEuen, N. G. Chopra, A. Zettl, A. Thess, and R. E. Smalley, *Science* **275**, 1922 (1997)

[18] S. J. Tans, A. R. M. Verschueren, and C. Dekker, *Nature* (London) **393**, 49 (1998)

[19] C. Zhou, J. Kong, E. Yenilmez, and H. Dai, *Science* **290**, 1552 (1999

[20] V. Drycke, R. Martel, J. Appenzeller, and Ph. Avouris, *Nano Lett.* **1**, 453 (2001)

[21] A. Bachtold, P. Hadley, T. Nakanishi, and C. Dekker, *Science* **294**, 1317 (2001)

[22] S. J. Wind, J. Appenzeller, R. Martel, V. Derycke, and Ph. Avouris, *Appl. Phys. Lett.* 80, 3817 (2002)

[23] F. Nihey, H. Hongo, M. Yudasaka, and S. Iijima, *Jpn. J. Appl. Phys.* **41**, L1049 (2002)

[24] A. Javey, H. Kim, M. Brink, Q. Wang, A. Ural, J. Guo, P. McIntyre, P. McEuen, M. Lundstrom, and H. Dai, *Nature Mat.* **1**, 241 (2002)

[25] 岩附伸也, 大野雄高, 平岡樹, 岡崎俊也, 篠原久典, 岸本茂, 前澤宏一, 水谷孝, 第 24 回フラーレンナノチューブ総合シンポジウム, 岡崎, 2003 年 1 月 8-10 日

[26] 例えば、"J. H. Schön, Ch. Koc, and B. Batlogg, *Science* **293**, 2432 (2001)"などである。これらの報告はそのほとんどが捏造であることが発覚し("http://www.lucent.com/news_events/researchreview.html")、共著者らによって取り下げられたり(retraction: *Science* **298**, 961 (2002))、編集者によって取り消された。

[27] 石原宏,「半導体エレクトロニクス」, 岩波書店, 2002

[28] 堀田厚生,「半導体の基礎理論」, 技術評論者, 2000

[29] S. M. Sze, "Semiconductor Devices" 2nd Ed., John Wiley & Sons, 2002

[30] S. M. Sze, "Physics of Semiconductor Devices" 2nd Ed., John Wiley & Sons, 1981

[31] K. Hess, "Advanced Theory of Semconductor Devices", IEEE Press, 2000

[32] Y. Taur, and T. H. Ning, "Fundamentals od Modern VLSI Devices", Cambridge University Press, 1998

[33] H. Kataura, Y. Kumazawa, Y. Maniwa, Y. Ohtsuka, R. Sen, S. Suzuki, and Y. Achiba, *Carbon* **38**, 1691 (2000)

[34] A. Kuznetsova, D. B. Mawhinney, V. Naumenko, J. T. Yates Jr., J. Liu, and R. E. Smalley, *Chem. Phys. Lett.* **321**, 292 (2000)

[35] 坂東俊治,「カーボンナノチューブ-期待される材料開発-」第 13 章, シーエムシー, 2001 年 11 月

[36] H. Shinohara, Rep. Prog. Phys. **63**, 843 (2000)

[37] S. Hino, K. Umishita, K. Iwasaki, T. Miyazaki, T. Miyamae, K. Kikuchi, and Y. Achiba, *Chem. Phys. Lett.* **281**, 115 (1999)

[38] M. Takata, B. Umeda, E. Nishibori, M. Sakata, Y. Saito, M. Ohno, and H. Shinohara, *Nature* (London) **377**, 46 (1995)

[39] K. Suenaga, S. Iijima, H. Kato, and H. Shinohara, *Phys. Rev. B* **62**, 1627 (2000)

[40] T. Okazaki, K. Suenaga, K. Hirahara, S. Bandow, S. Iijima, and H. Shinohara, *J. Am. Chem. Soc.* **123**, 9673 (2001)

[41] 尾関宣仁, 名古屋大学工学研究科量子工学専攻, 修士学位論文

[42] P. W. Chiu, G. Gu, G. T. Kim, G. Philipp, S. Roth, S. F. Yang and S. Yang, *Appl. Phys. Lett.* **79**, 3845 (2001)

[43] T. Shimada, T. Okazaki, R. Taniguchi, T. Sugai, H. Shinohara, K. Suenaga, Y. Ohno, S. Mizuno, S. Kishimoto, and T. Mizutani, *Appl. Phys. Lett.* **81**, 4067 (2002)

[44] T. Saito, K. Matsushige, and K. Tanaka, Tsukuba Symposium on Carbon Nanotube

in Commemoration of the 10th Anniversary of its discovery, Tsukuba, October 3-5, 2001

[45] N. Choi, M. Kimura, H. Kataura, S. Suzuki, Y. Achiba, W. Mizutani, and H. Tokumoto, *Jpn. J. Appl. Phys.* **41**, 6264 (2002)

[46] J. W. G. Wilöder, L. C. Venema, A. G. Rinzler, R. E. Smalley, and C. Dekker, *Nature* (London) 391, 59 (1998)

[47] T. W. Odom, J-L. Huang, P. Kim, and C. M. Lieber, *Nature* (London) **391**, 62 (1998)

[48] T. W. Odom, J-L. Huang, and C. M. Lieber, *J. Phys.: Condens. Matter* **14**, R145 (2002)

[49] P. G. Collins, M. S. Arnold, and Ph. Avouris, *Science* **292**, 706 (2001)

[50] C. Zhou, J. Kong, and H. Dai, *Appl. Phys. Lett.* **76**, 1597 (2000)

[51] A. Javey, M. Shim, and H. Dai, *Appl. Phys. Lett.* **80**, 1064 (2002)

[52] S. Okada, A. Oshiyama, and S. Saito, *Phys. Rev. Lett.* **86**, 3835 (2001)

[53] M. Ohtani, S. Okada, and A. Oshiyama, *Phys. Rev. Lett.*, *to be published*

[54] J. Ihm, *unpublished data*

[55] 進藤大輔・及川哲夫、「材料評価のための分析電子顕微鏡法」、共立出版

9 図・表

9.1 図の説明

図 1 フラーレン、カーボンナノチューブ、フラーレンピーポット

図 2 Gd@C_{82} ピーポットにおける Gd(ピンク)と C(青)を示す STEM 像 [4]

図 3 Gd@C_{82} ピーポットにおけるバンドギャップ変調 [5]

図 4 世界最初のポイントコンタクトトランジスター[6]

図 5 ムーアの法則 [8]

図 6 ムーアの法則、インテルプロセッサーにおける進展 [9]

図 7 最小のゲート酸化膜の透過型電子顕微鏡(TEM)像、数原子程度の厚さである [10]

図 8 インテルロードマップ、最小加工寸法とそれに対応する使用光源の進展 [11]

図 9 近接効果、前方散乱電子により望まれないレジスト部分も感光されてしまう [12]。

図 10 近接効果による設計パターンと実際に描画されるパターンとの相違について [12]

図 11 IBM が開発した世界最小(6 nm)のゲート長トランジスター[14]

図 12 富士通が開発した位置選択的 MWNT 成長、左は模式図、右はその走査型電子顕微鏡(SEM)像 [15]

図 13 位置選択 MWNT 成長をもちいた LSI 配線への試み(富士通)。左は模式図、右はその走査型電子顕微鏡(SEM)像 [15]

図 14 世界最初の CNT-FET の断面構造図、表面は原子間力顕微鏡(AFM)像

(C.Dekker ホームページより抜粋)

図 15　1 本の CNT 上で実現した NOT 論理回路の模式図とその動作特性 [20]

図 16 CNT-FET によって実現した各種論理回路の動作特性 [21]

図 17 (上)理想 *p*-MOS-FET におけるフラットバンド状態のバンド図、(下)*n*-MOS-FET におけるフラットバンド状態のバンド図

図 18 金属電極、FET におけるゲートに電圧を印加したときのバンドの変化。(a)*p*-MOS-FET に負のバイアス、(b)*n*-MOS-FET に負のバイアス、(c)*p*-MOS-FET に正のバイアス、(d)*n*-MOS-FET に正のバイアスをかけたときの図 17 からの変化を示す。

図 19 輸送特性における FET の動作特性について。(左)ゲートバイアスが無いときには出力されない場合。(右)ゲートバイアスが 0 のときでも引き出し電圧を印加することで出力が得られる場合。それぞれ緑は *n* 型伝導特性、赤は *p* 型伝導特性を示す。

図 20 触媒金属、電気炉温度に依存したラマンスペクトルにおける G/D 比(左縦軸)と SWNT 直径中心値(右縦軸)の相関 [33]

図 21 レーザー蒸発法装置の外観

図 22 SWNT の生成、精製処理、開口処理の流れ

図 23 電界放出走査型電子顕微鏡(FE-SEM, JEOL, JSM-6340F)

図 24 電解放出透過型電子顕微鏡(FE-TEM, JEOL, JEM-2010F) (取扱説明書より)

図 25 ピーポット合成までの流れ

図 26 HRTEM に用いるカーボン薄膜つきマイクログリッドの実像(左)と、TEM 像(右)(応研商事カタログより抜粋)

図 27 2 軸傾斜ホルダー、写真(上)、模式図(中・下)(取扱説明書より)

図 28 バックゲートタイプの MWNT-FET の模式回路図 [41]

図 29 名古屋大学 VBL に設置された電子線描画装置(Eiko Engineering)の装置外観(上)と設置図(下) (VBL ホームページより抜粋)

図 30 標準型極低温プローバー(ナガセ、BCT-21MRF)の装置外観 (ナガセカタログより抜粋)

図 31 今回の測定に用いた FET のフォトリソグラフィーによるパターン(パッド部分)の SEM 像(左上、右上)、EB で描画した電極部分の SEM 像(下)

図 32 ピーポット FET の断面図、実際にはピーポットの両端は電極の上に載った状態である

図 33 半導体パラメーターアナライザー(Agilent Technologies ホームページより抜粋)

図 34 原子間力顕微鏡(AFM, Seiko Instruments, SPI-3700)の概略図

図 35 走査型プローブ顕微鏡/原子間力顕微鏡(SPM/AFM, digital instruments, NanoscopeIV/Dimension3100)の装置外観

図 36 ピーポット FET の AFM 像、像は $Gd@C_{82}$ ピーポット FET、高さは 2 nm 以下

図 37 精製処理の済んだ SWNTs バンドルの SEM 像

図 38 精製処理の済んだ SWNTs の HRTEM 像

図 39 典型的な SWNTs-FET の輸送特性

図 40 典型的な金属的挙動を示す SWNTs の *I-V* 曲線

図 41 C_{60}ピーポットの HRTEM 像

図 42 典型的な C_{60}ピーポット-FET の輸送特性

図 43 Gd@C_{82}ピーポットの HRTEM 像

図 44 Ti_2@C_{80}ピーポットの HRTEM 像

図 45 Ce_2@C_{80}ピーポットの HRTEM 像

図 46 Ce_2@C_{80}ピーポットの EELS スペクトル。分解能は 1 チャネルあたり約 0.30 eV。Ce の M_4-edge と M_5-edge の部分だけを抜粋した。リファレンスには Ce_2@C_{80}と CeF_3、CeO_2を用いている。

図 47 典型的な Gd@C_{82}ピーポット FET の輸送特性

図 48 典型的な Ti_2@C_{80}ピーポット FET の輸送特性

図 49 典型的な Ce_2@C_{80}ピーポット FET の輸送特性

図 50 V_{GS} = 0 V でのピーポット FET におけるバンド図

図 51 V_{GS}を正に変化させていくときのバンドの変化とピーポット FET 動作

図 52 フラーレンケージ内での電子移動数とピーポット FET における空乏域ゲート電圧幅 ΔV_{GS}(表 2~6)の関係をプロットしたグラフ

図 53 フラーレンの HOMO 由来の準位が CNT の半導体ギャップ内に新たなバンドを形成する場合の模式図

図 54 フラーレンの LUMO 由来の準位が CNT の半導体ギャップ内に新たなバンドを形成する場合の模式図

図 55 C_{60}@(19, 0)SWNT と $C_{78}(C_{2v})$@(19, 0)SWNT における第一原理計算の結果[53]。(19, 0)のカイラリティをもつ CNT は半導体ギャップをもつ。

図 56 C_{60} 鎖由来の準位シフトの大きさを C_{60} ピーポットにおける CNT 半径の大きさに対してプロットしたグラフ[53]

図 57 JEM-2010F のカラムの断面図(JEM-2010F 取扱説明書より抜粋)

図 58 TEM における観察モードの違いによる電子線結像の仕方の違い(JEM-2010F 取扱説明書より抜粋)

図 59 Gatan GIF ボードの写真(上)、スロースキャン CCD カメラの模式図(下)[55]

図 60 EELS 分光器内における損失エネルギーの違う電子線の軌跡[55]

図 61 ポストカラム方式の EELS 分光器を装備した TEM の模式図[55]

図 62 パラレル検出型 EELS 分光器[55]

図 63 SPI-3700 で用いるカンチレバーSI-DF3A の設計図(左)と SEM 像(右)(SII カンチレバーカタログより抜粋)

図 64 NanoscopeIV/Dimension3100 における SPM ヘッドの機構(di カタログより抜粋)

図 65 電子線描画露光装置のカラム断面図(取扱説明書より抜粋)

図 66 電子線描画露光装置の試料台(取扱説明書より抜粋)

9.2 表の説明

表 1 FET 基板の作製工程

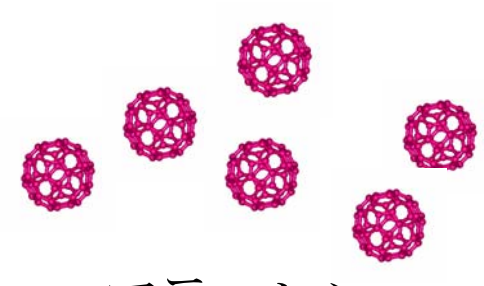
表 2 今回測定した SWNT-FET の特性比較マップ、マップ上の座標は挿入した SEM 像に対応

表 3 今回測定した C_{60} ピーポット-FET の特性比較マップ、マップ上の座標は挿入した SEM 像に対応

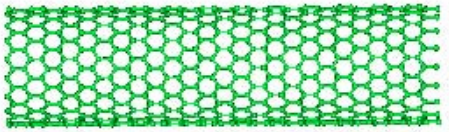
表 4 今回測定した $Gd@C_{82}$ ピーポット-FET の特性比較マップ、マップ上の座標は挿入した SEM 像に対応

表 5 今回測定した $Ti_2@C_{80}$ ピーポット-FET の特性比較マップ、マップ上の座標は挿入した SEM 像に対応

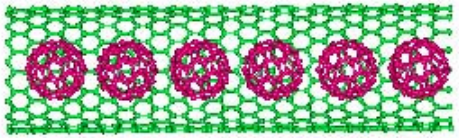
表 6 今回測定した $Ce_2@C_{80}$ ピーポット-FET の特性比較マップ、マップ上の座標は挿入した SEM 像に対応



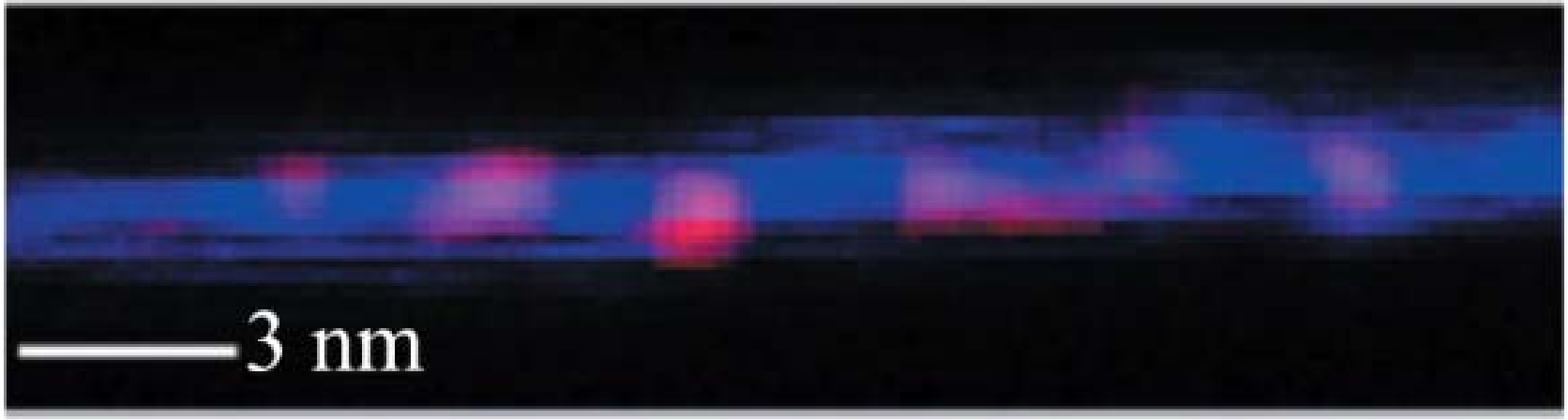
フラーレン

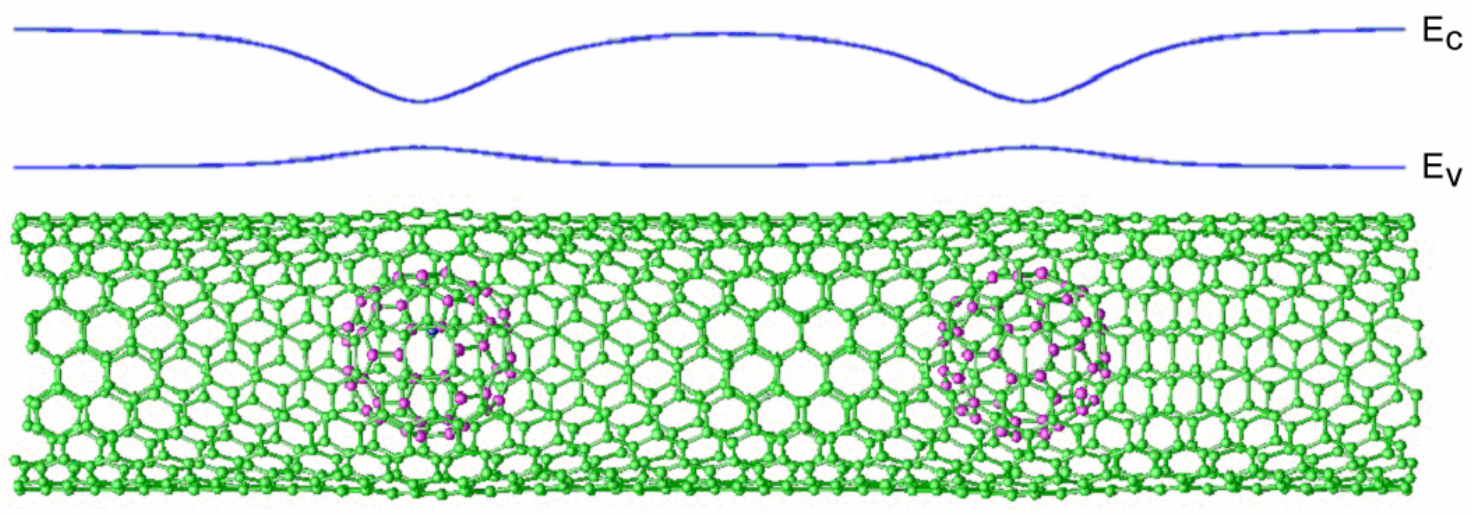


(単層)カーボンナノチューブ



ピーポット


3 nm


E_C
E_V

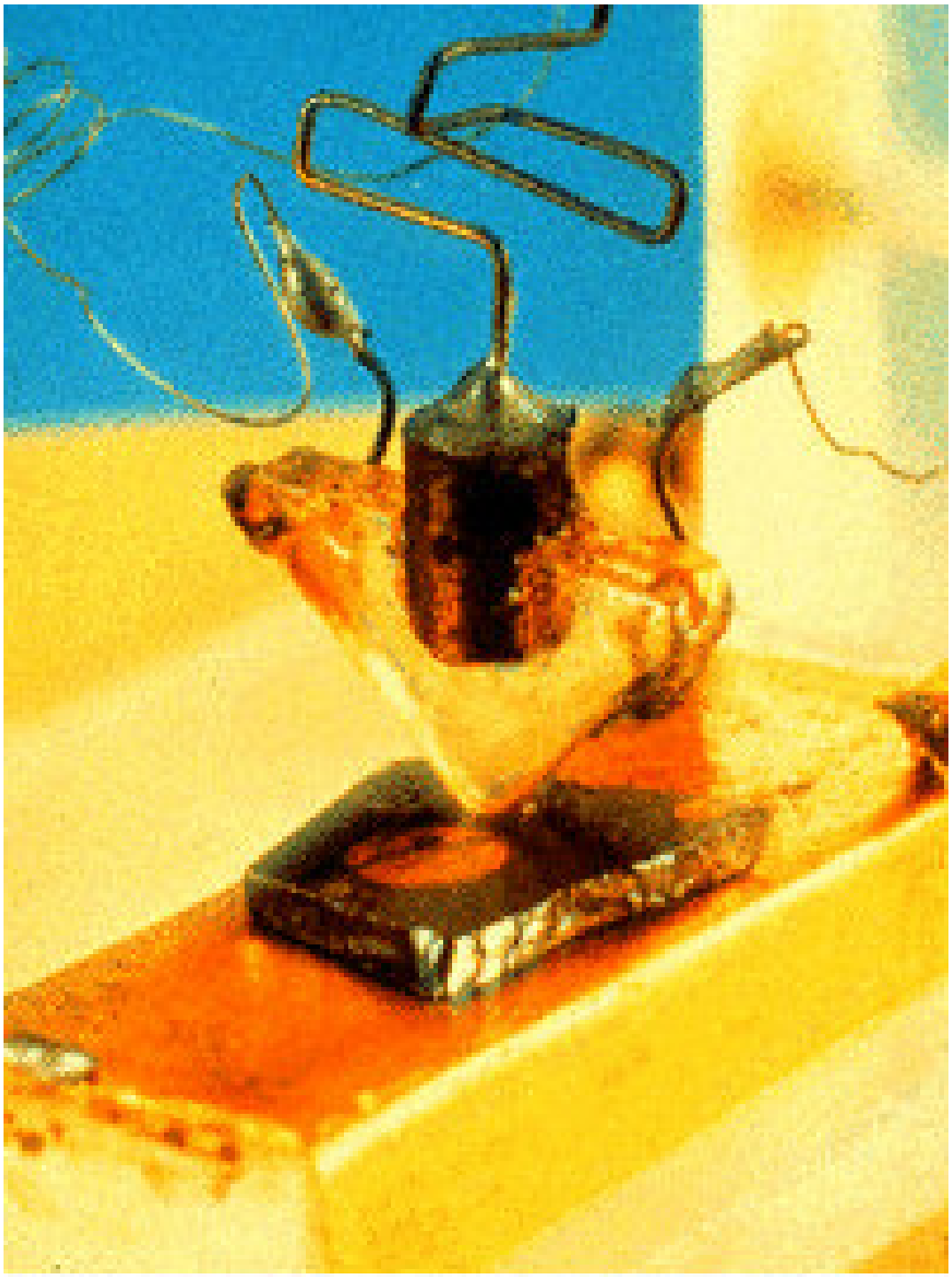
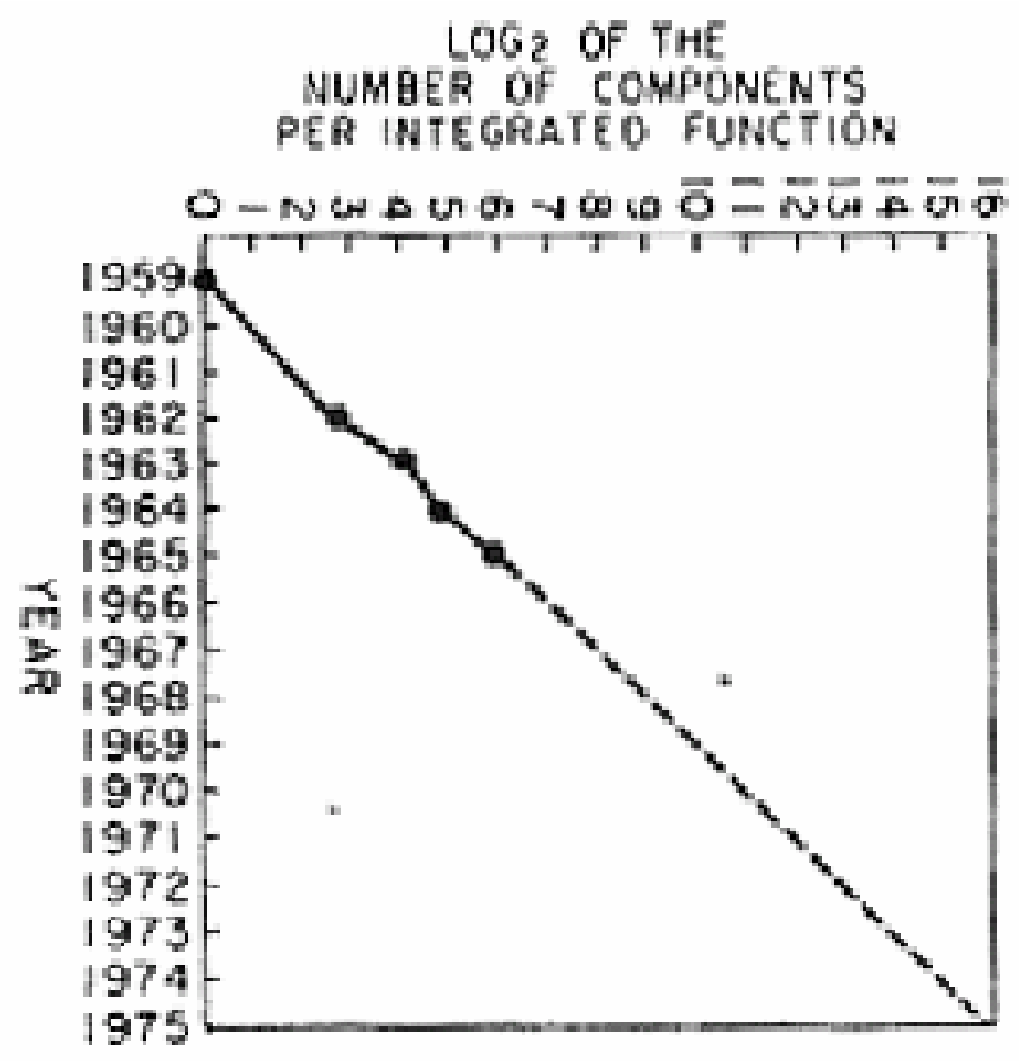
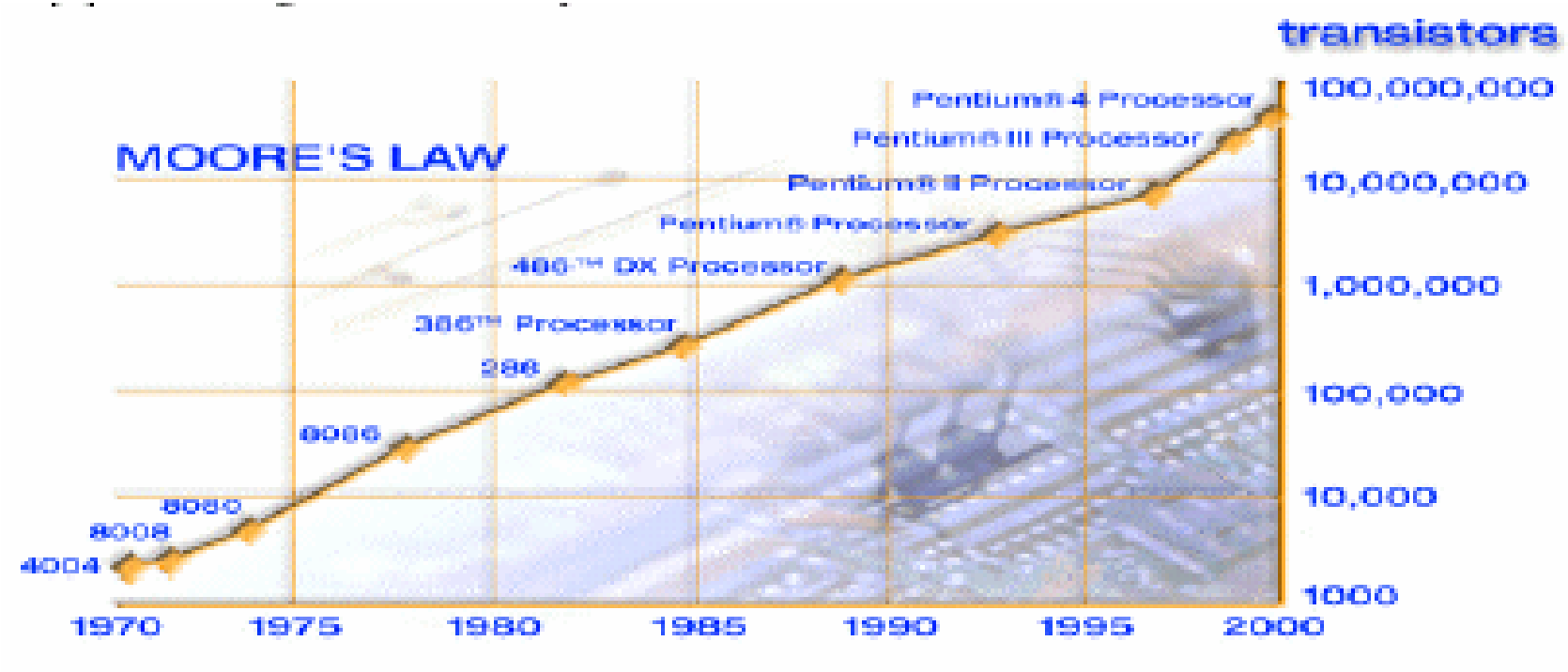
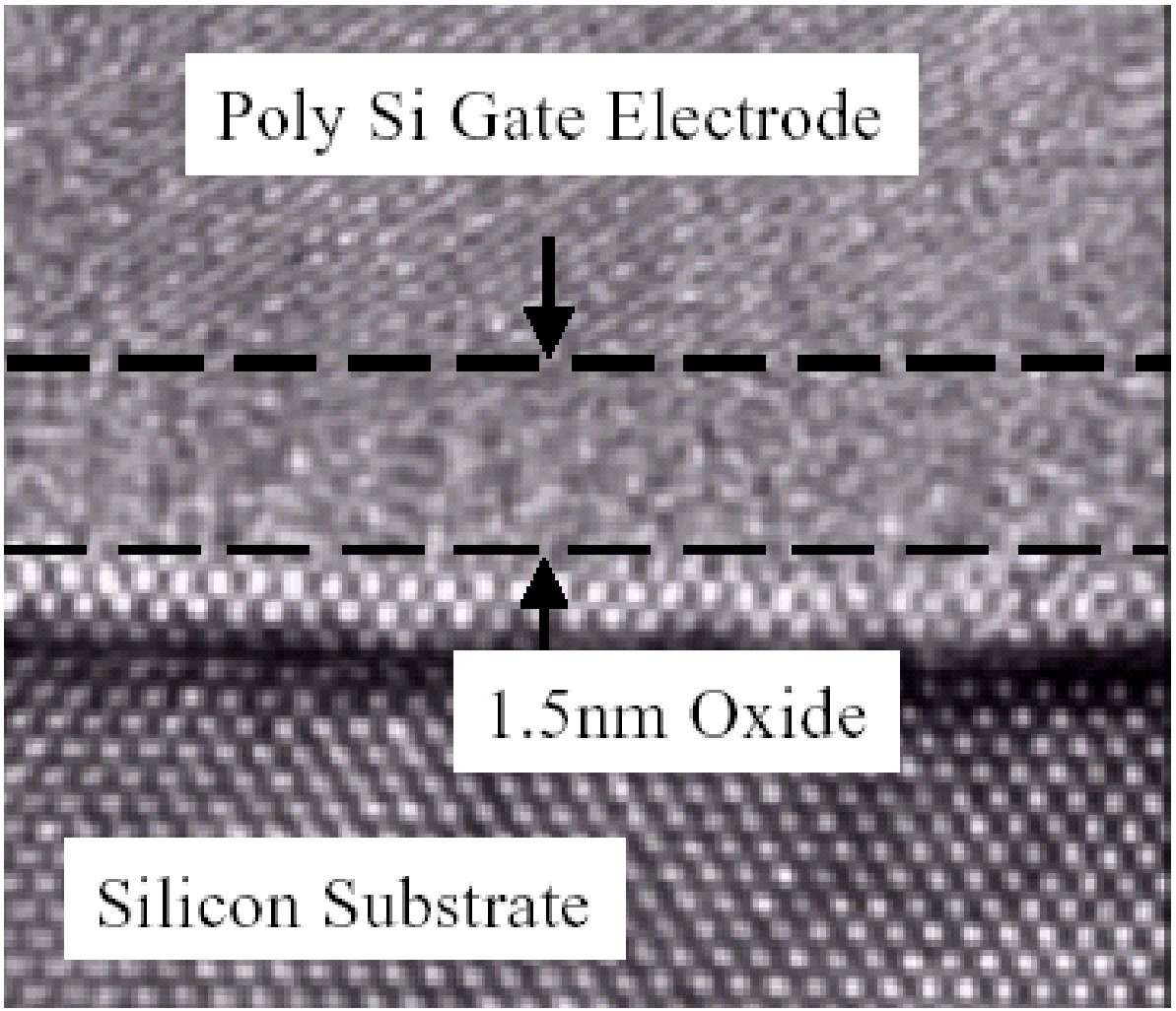
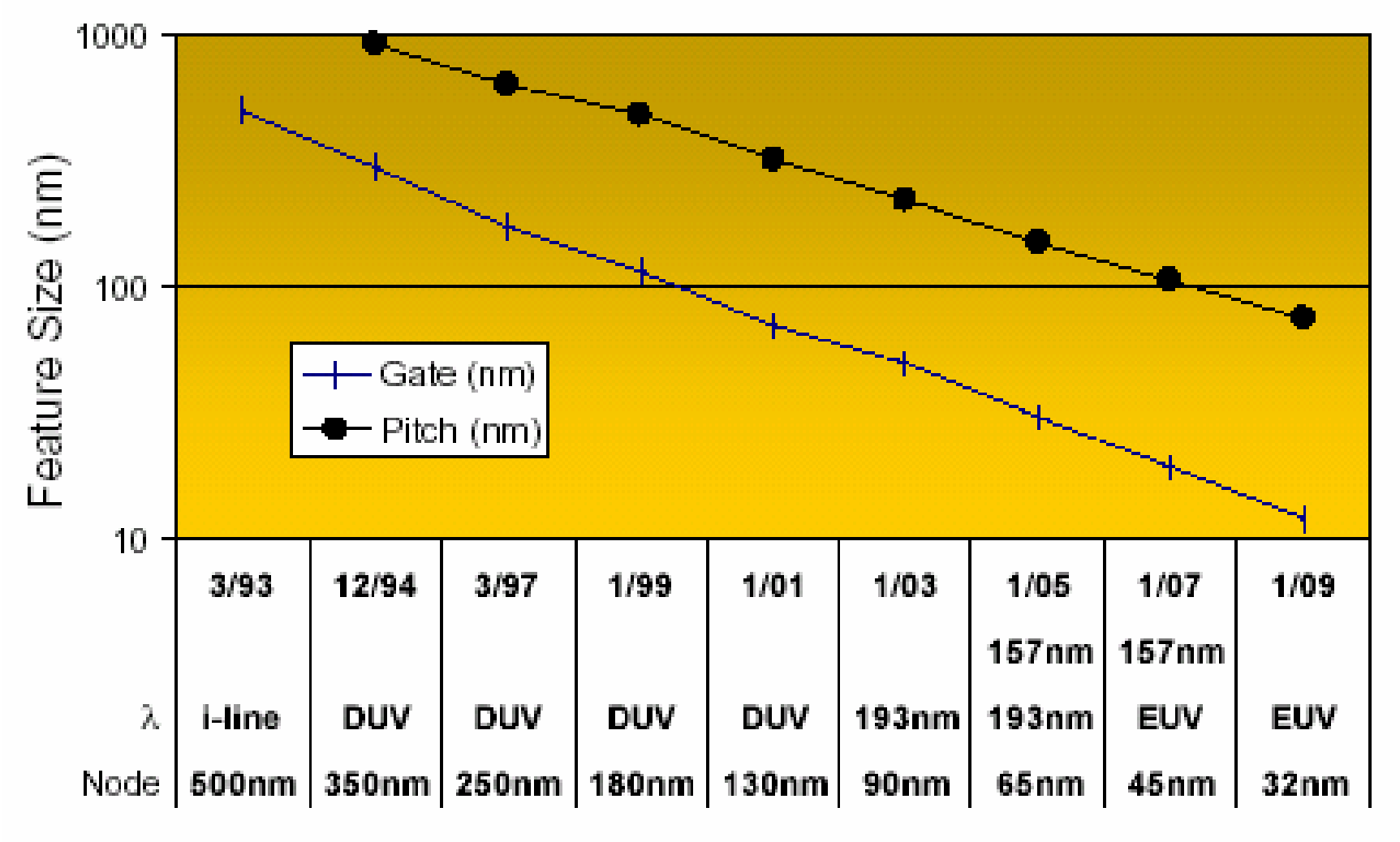


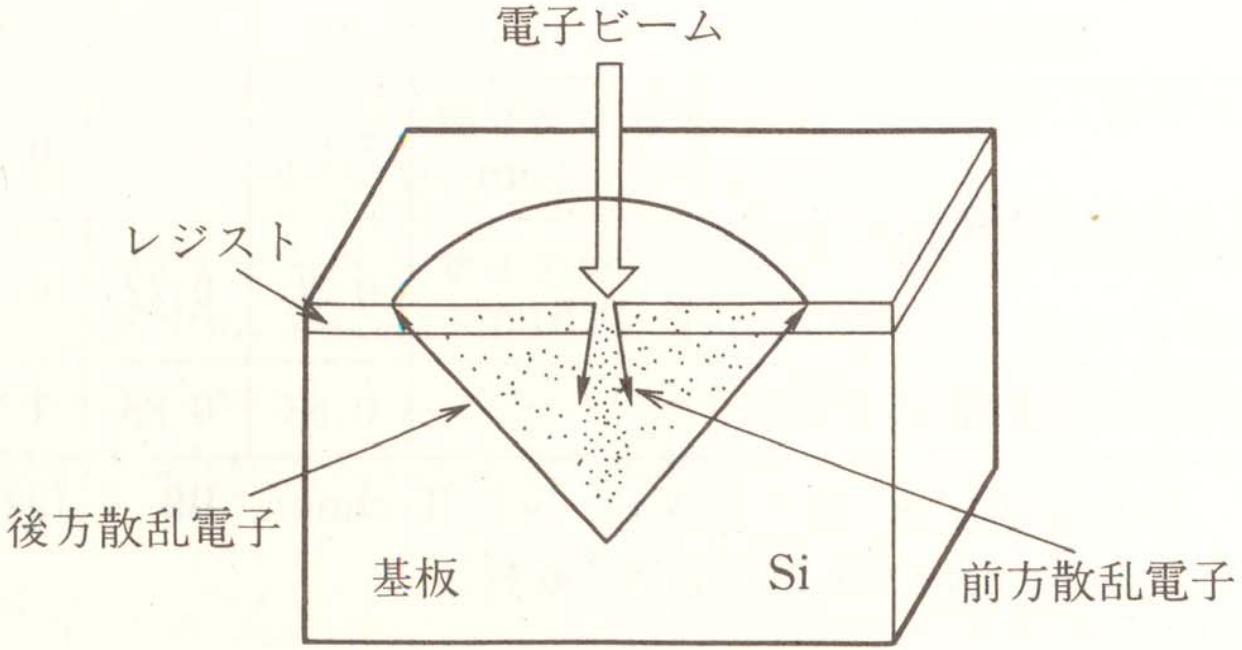
図　4

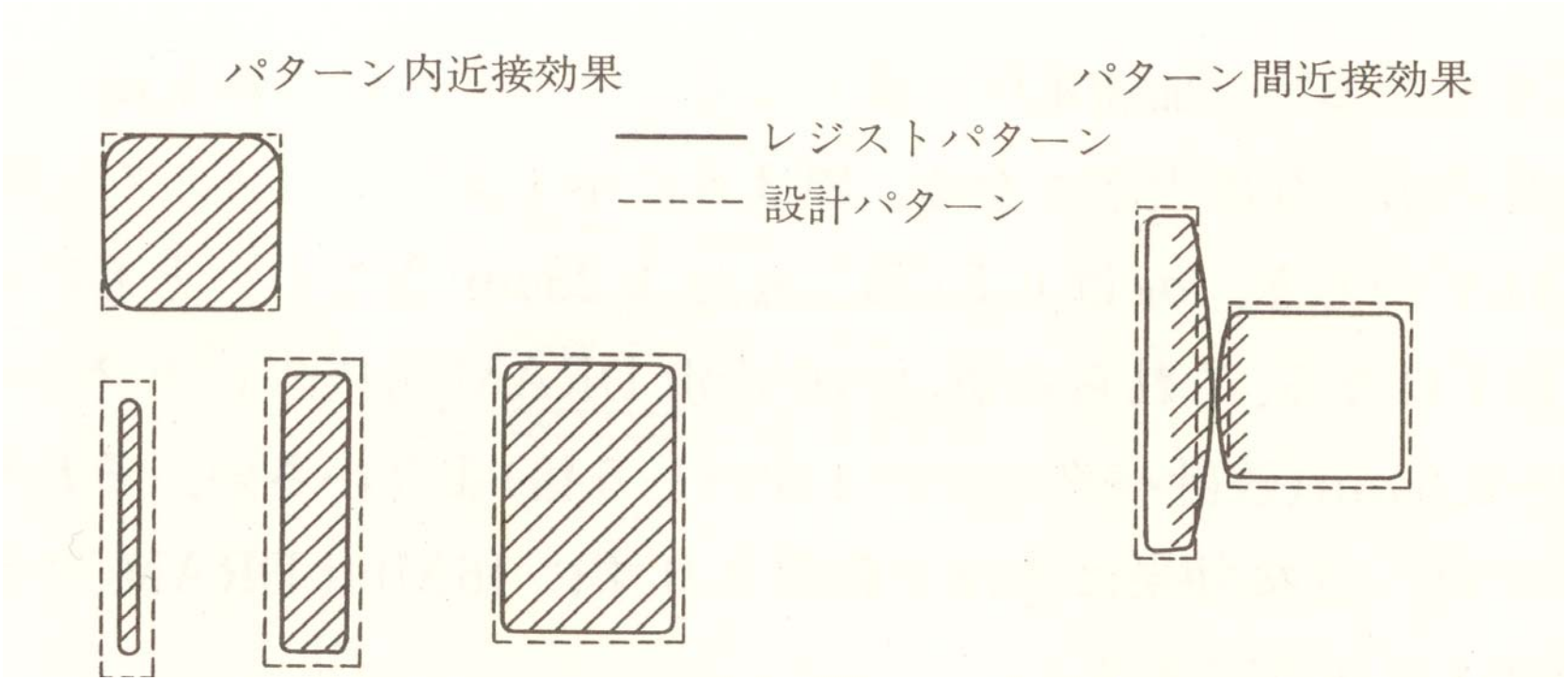

LOG2 OF THE
NUMBER OF COMPONENTS
PER INTEGRATED FUNCTION
YEAR
1959
1960
1961
1962
1963
1964
1965
1966
1967
1968
1969
1970
1971
1972
1973
1974
1975


transistors
MOORE'S LAW
Pentium® 4 Processor
Pentium® III Processor
Pentium® II Processor
Pentium® Processor
486™ DX Processor
386™ Processor
286
8086
8085
8008
4004
100,000,000
10,000,000
1,000,000
100,000
10,000
1000
1970
1975
1980
1985
1990
1995
2000


Poly Si Gate Electrode
1.5nm Oxide
Silicon Substrate


1000
100
10
Feature Size (nm)
Gate (nm)
Pitch (nm)
3/93
12/94
3/97
1/99
1/01
1/03
1/05
1/07
1/09
157nm
157nm
λ
I-line
DUV
DUV
DUV
DUV
193nm
193nm
EUV
EUV
Node
500nm
350nm
250nm
180nm
130nm
90nm
65nm
45nm
32nm

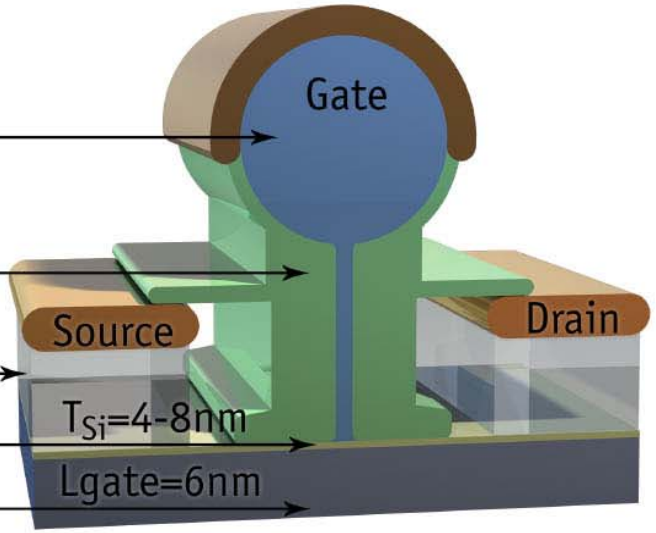

電子ビーム
レジスト
後方散乱電子
基板
Si
前方散乱電子

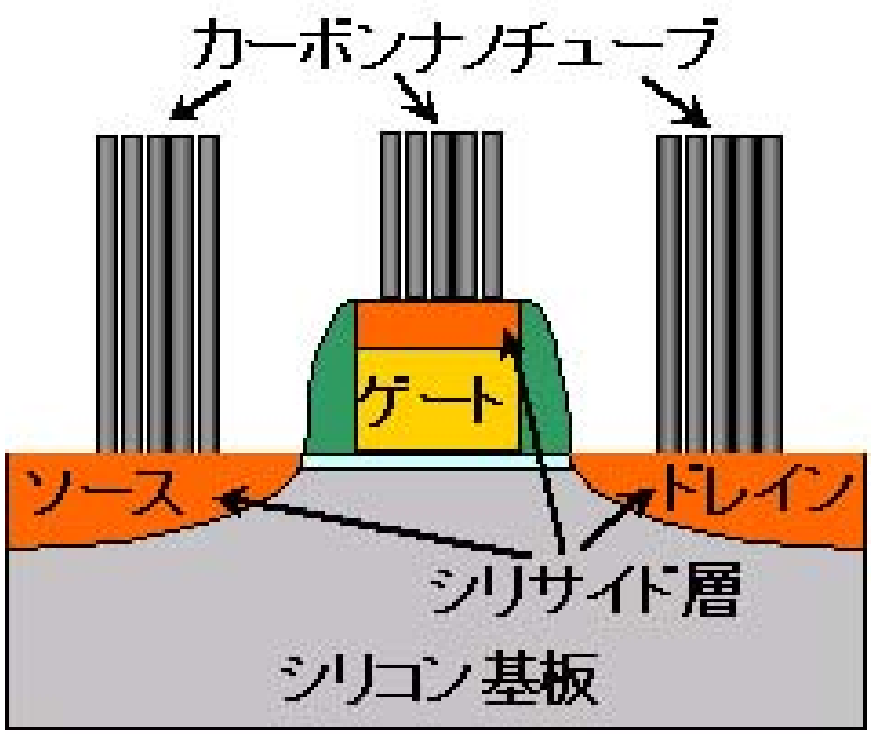

パターン内近接効果
パターン間近接効果
レジストパターン
設計パターン

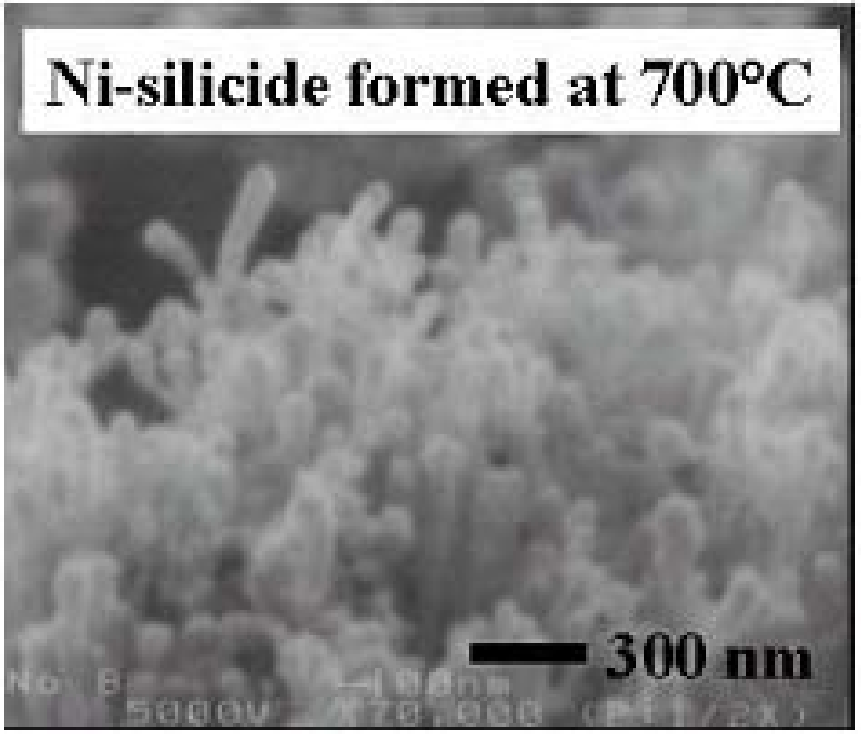
Region	Material
Gate:	Polysilicon
Spacers:	Dielectric
RSD:	Silicon
Channel:	Silicon
Box:	Oxide

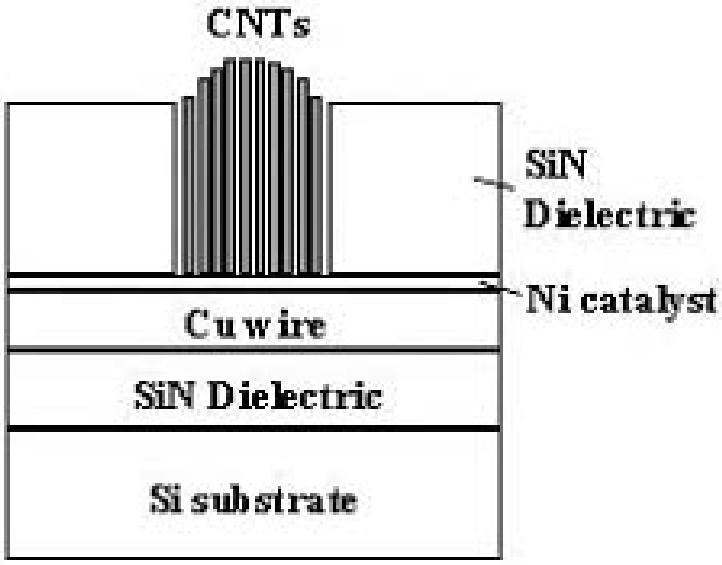
RSD stands for "Raised Source Drain"

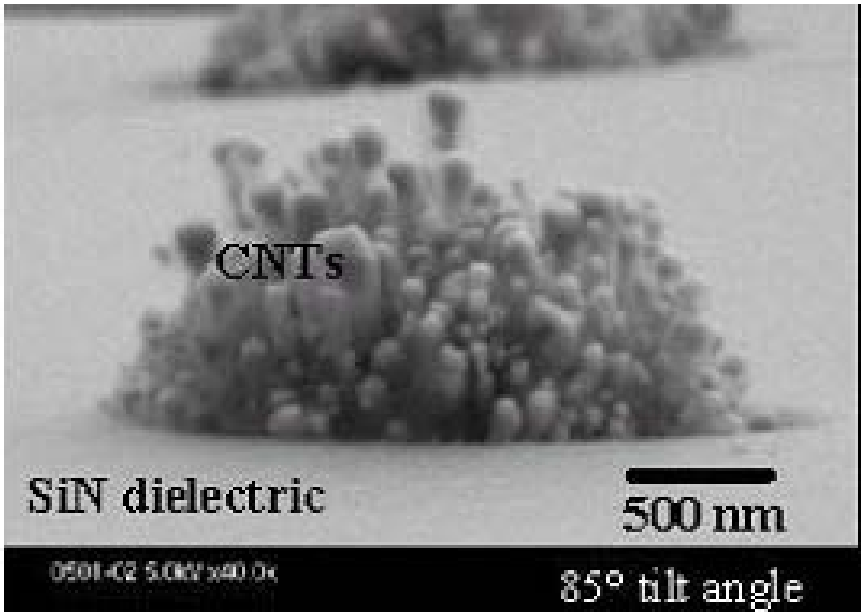
Box stands for "Buried Oxide"

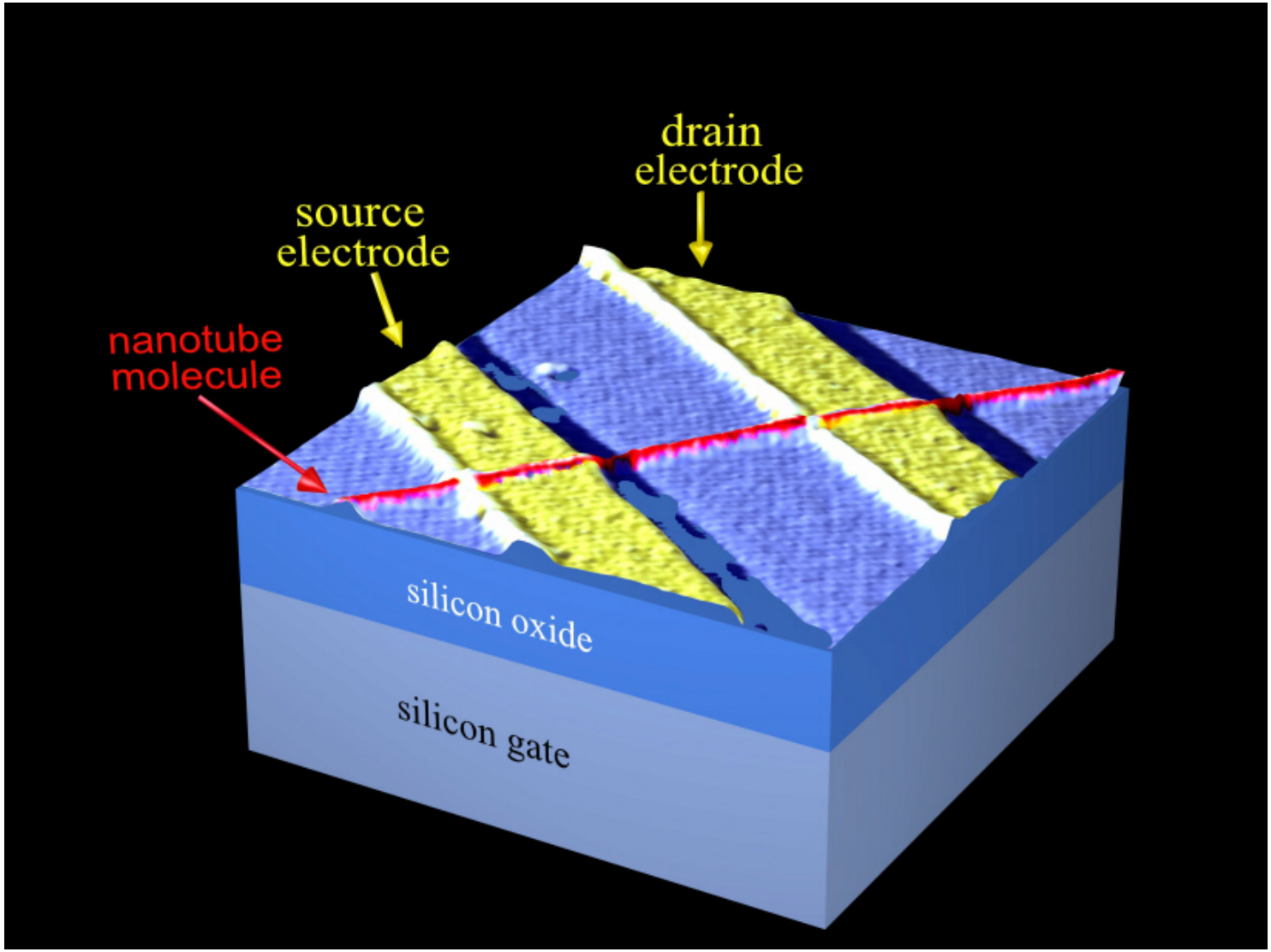


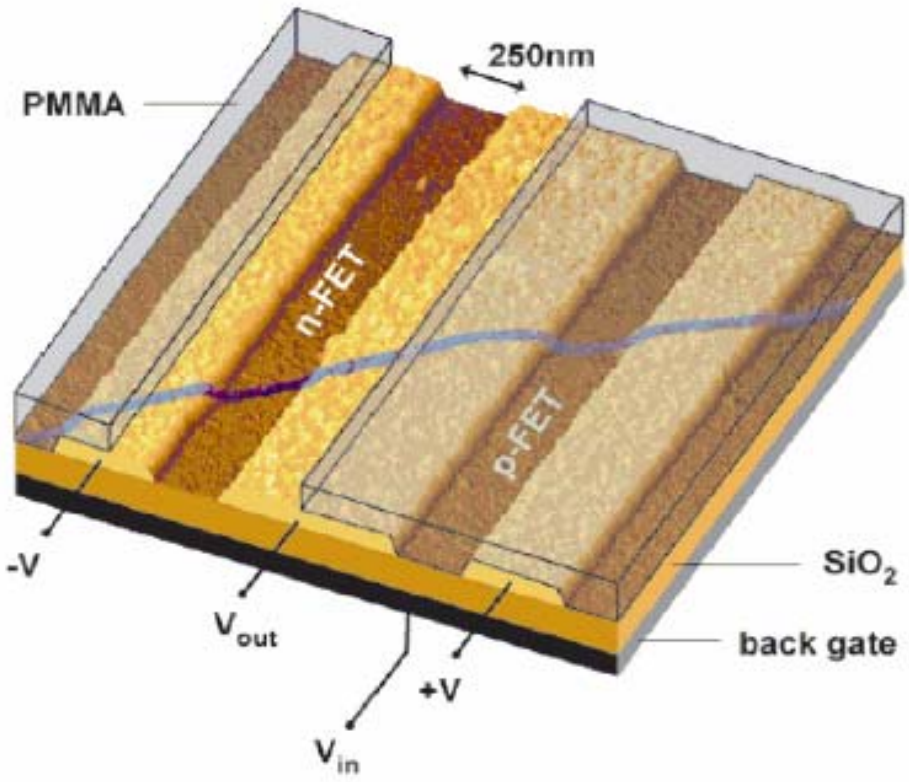

カーボンナノチューブ
ゲート
ソース
ドレイン
シリサイド層
シリコン基板

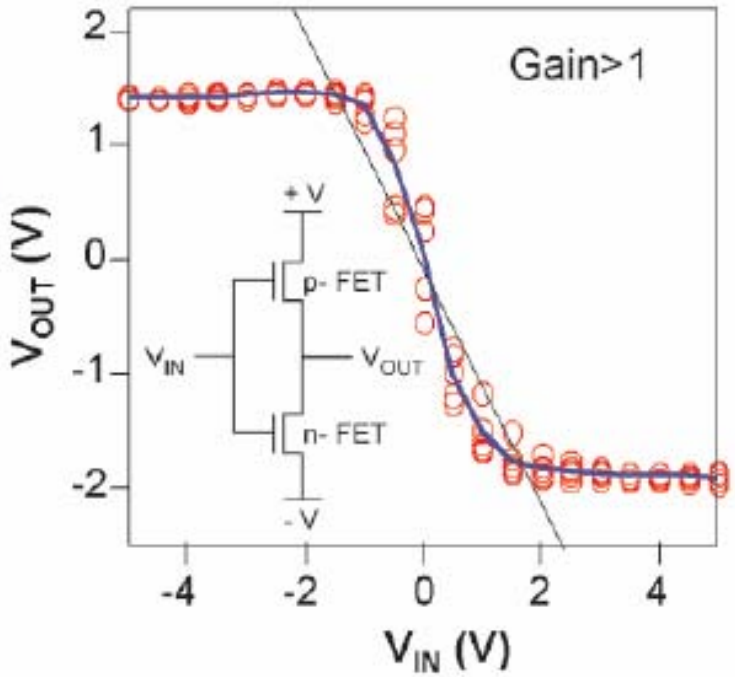

Ni-silicide formed at 700°C
300 nm

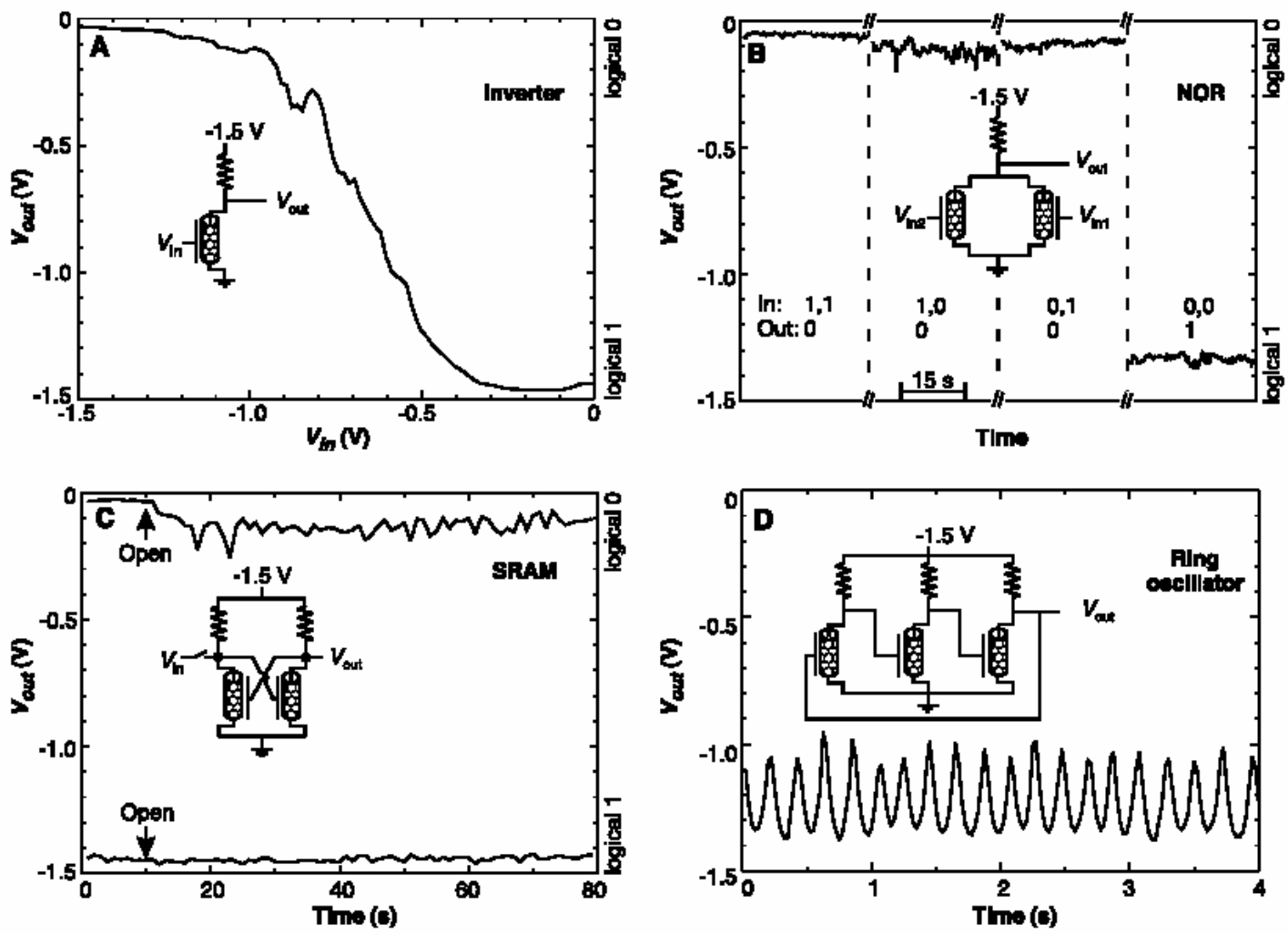

CNTs
SiN
Dielectric
Ni catalyst
Cu wire
SiN Dielectric
Si substrate

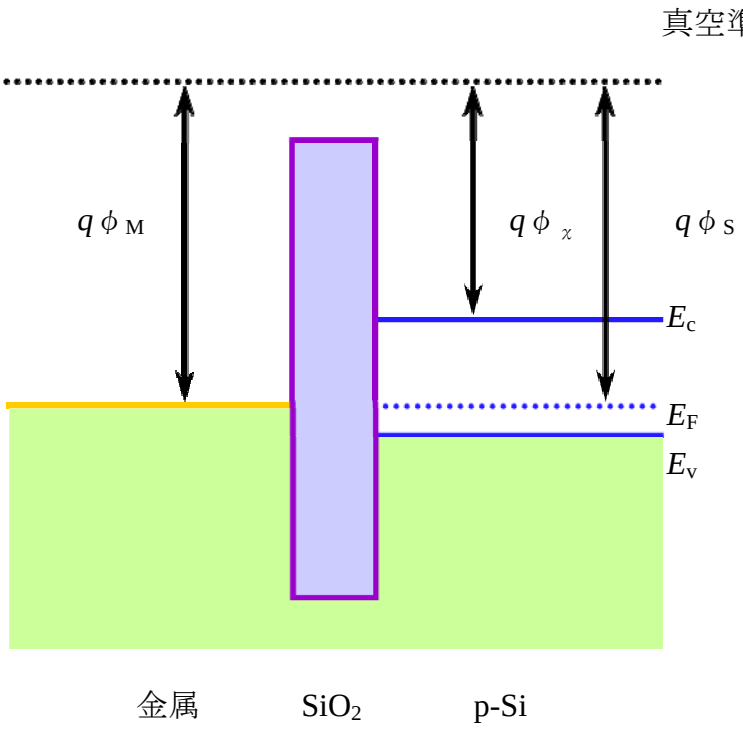

CNTs
SiN dielectric
500 nm
85° tilt angle


drain
electrode
source
electrode
nanotube
molecule
silicon oxide
silicon gate


PMMA
250nm
n-FET
p-FET
-V
V_{out}
+V
V_{in}
SiO_2
back gate


Gain>1
V_{OUT} (V)
V_{IN} (V)
2
1
0
-1
-2
-4
-2
0
2
4
+ V
p- FET
V_{IN}
V_{OUT}
n- FET
- V


A
Inverter
-1.5 V
V_{out}
V_{in}
V_{out} (V)
V_{in} (V)
logical 0
logical 1
B
NOR
-1.5 V
V_{out}
V_{in2}
V_{in1}
In: 1,1 1,0 0,1 0,0
Out: 0 0 0 1
15 s
Time
C
Open
SRAM
-1.5 V
V_{in}
V_{out}
Open
Time (s)
D
Ring oscillator
-1.5 V
V_{out}
Time (s)


真空準位
$q\phi_M$
$q\phi_\chi$
$q\phi_S$
E_c
E_F
E_v
金属
SiO_2
p-Si

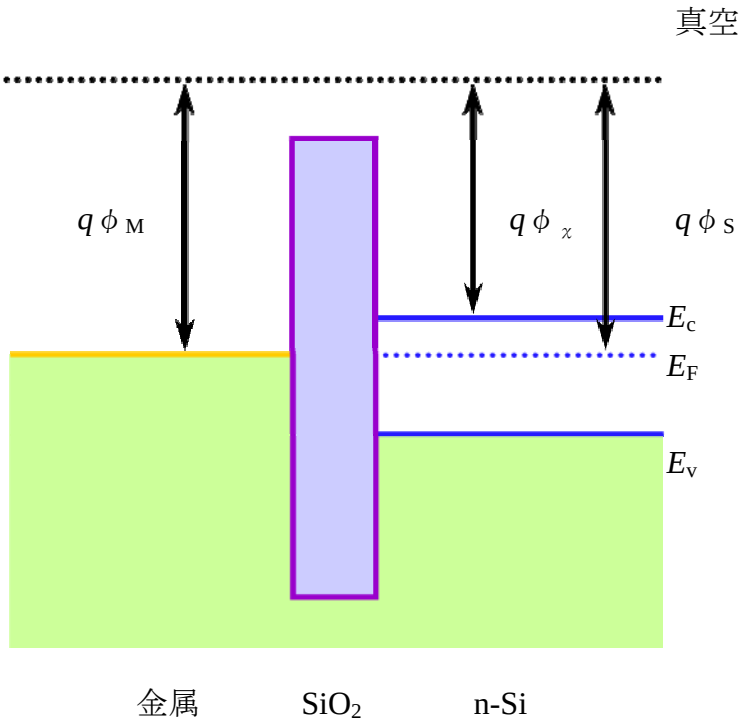

真空準位
$q\phi_M$
$q\phi_\chi$
$q\phi_S$
E_c
E_F
E_v
金属
SiO_2
n-Si

図　17

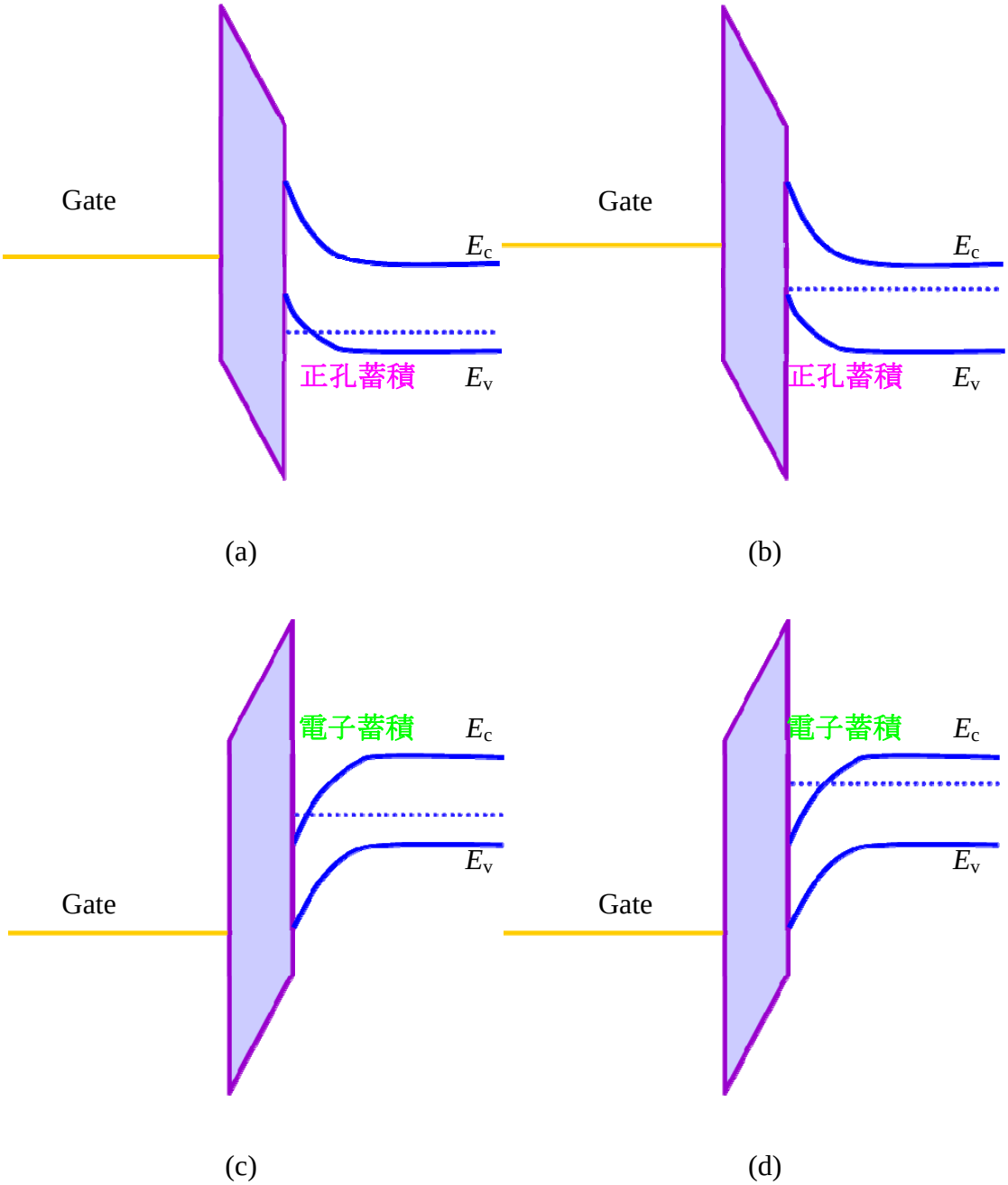
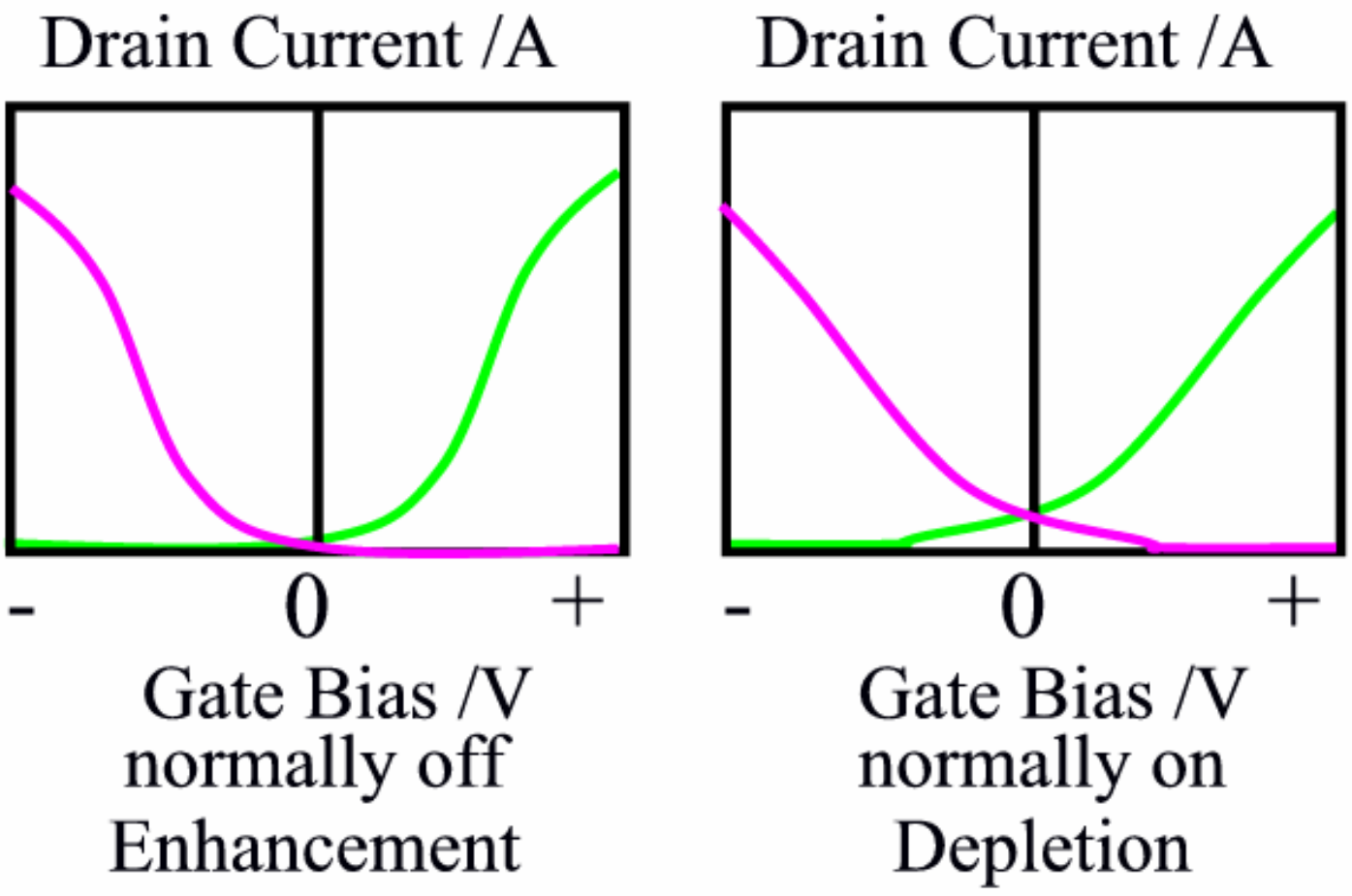

Gate
E_c
正孔蓄積
E_v
(a)
Gate
E_c
正孔蓄積
E_v
(b)
電子蓄積
E_c
E_v
Gate
(c)
電子蓄積
E_c
E_v
Gate
(d)

図　18


Drain Current /A
-
0
+
Gate Bias /V
normally off
Enhancement
Drain Current /A
-
0
+
Gate Bias /V
normally on
Depletion

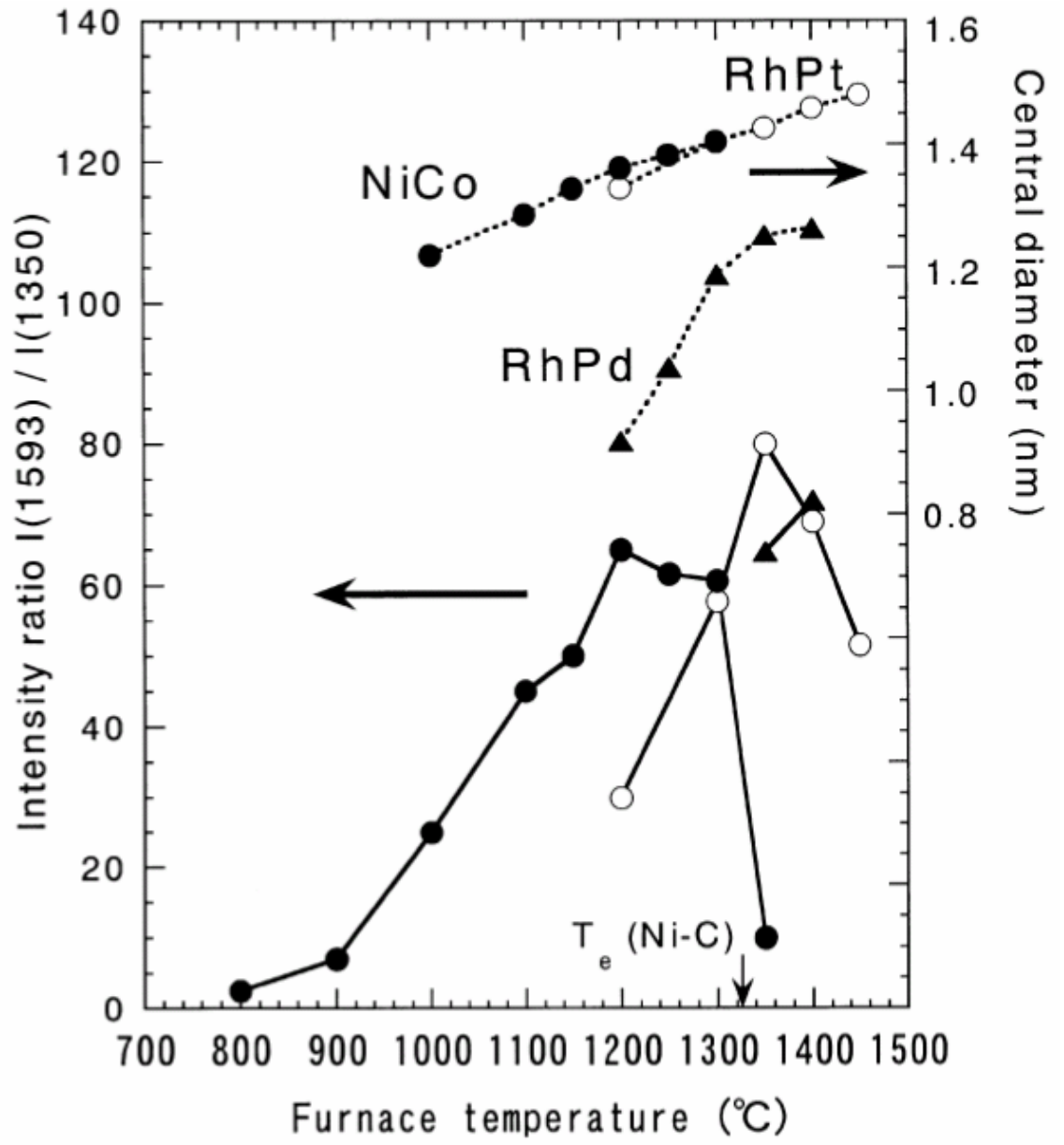

RhPt
NiCo
RhPd
Intensity ratio I(1593) / I(1350)
Central diameter (nm)
Furnace temperature (℃)
T e (Ni-C)
0
20
40
60
80
100
120
140
0.8
1.0
1.2
1.4
1.6
700 800 900 1000 1100 1200 1300 1400 1500

図 20

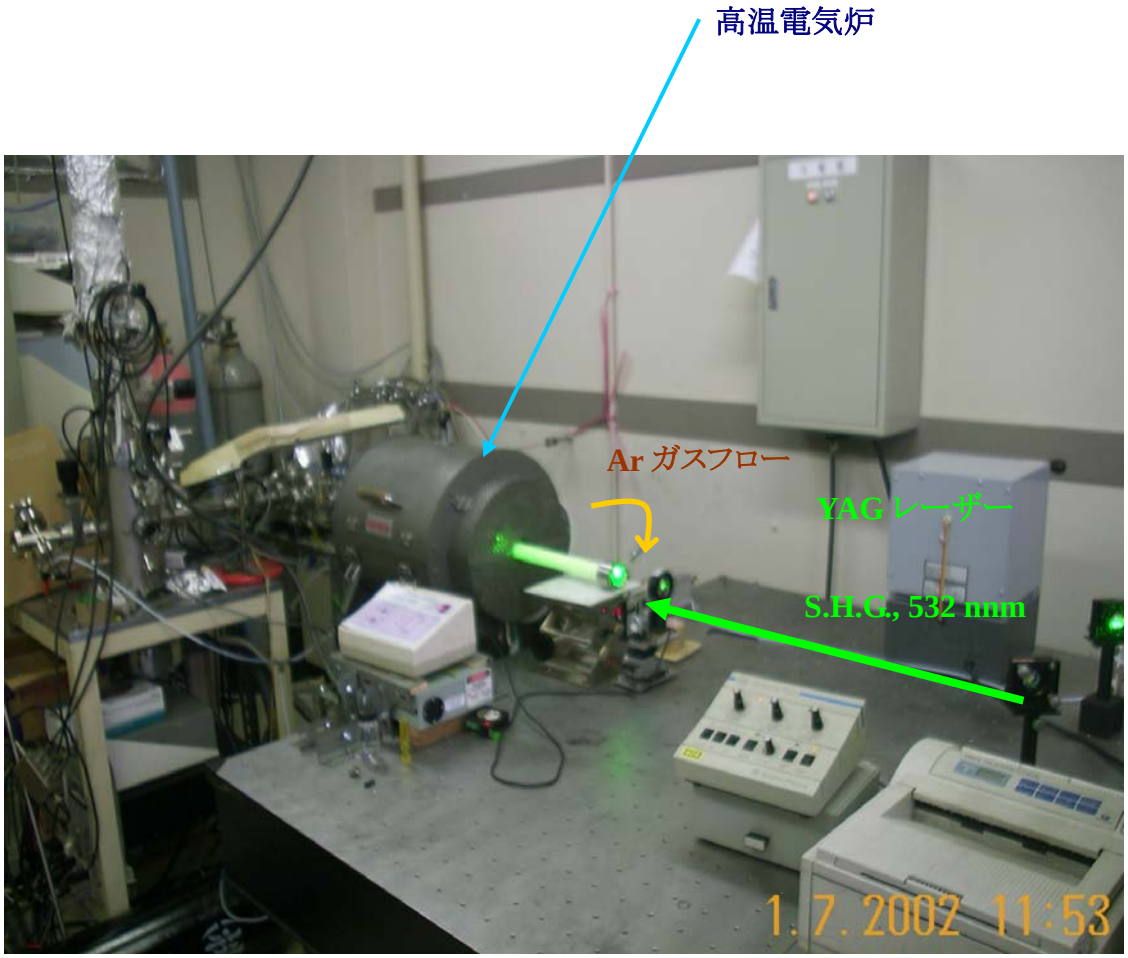


図　21

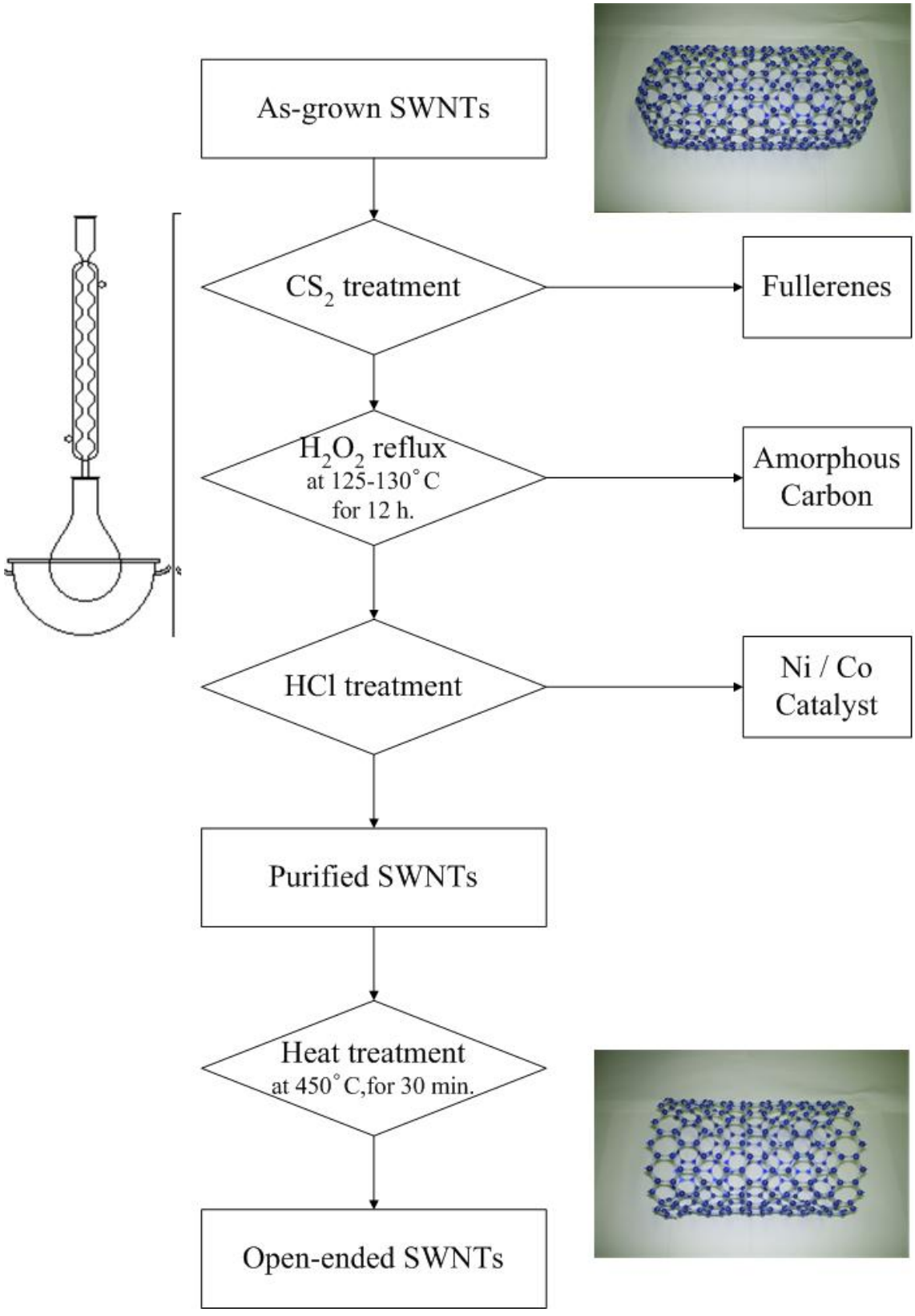

As-grown SWNTs
CS_2 treatment
Fullerenes
H_2O_2 reflux
at 125-130° C
for 12 h.
Amorphous Carbon
HCl treatment
Ni / Co Catalyst
Purified SWNTs
Heat treatment
at 450° C,for 30 min.
Open-ended SWNTs

図　22

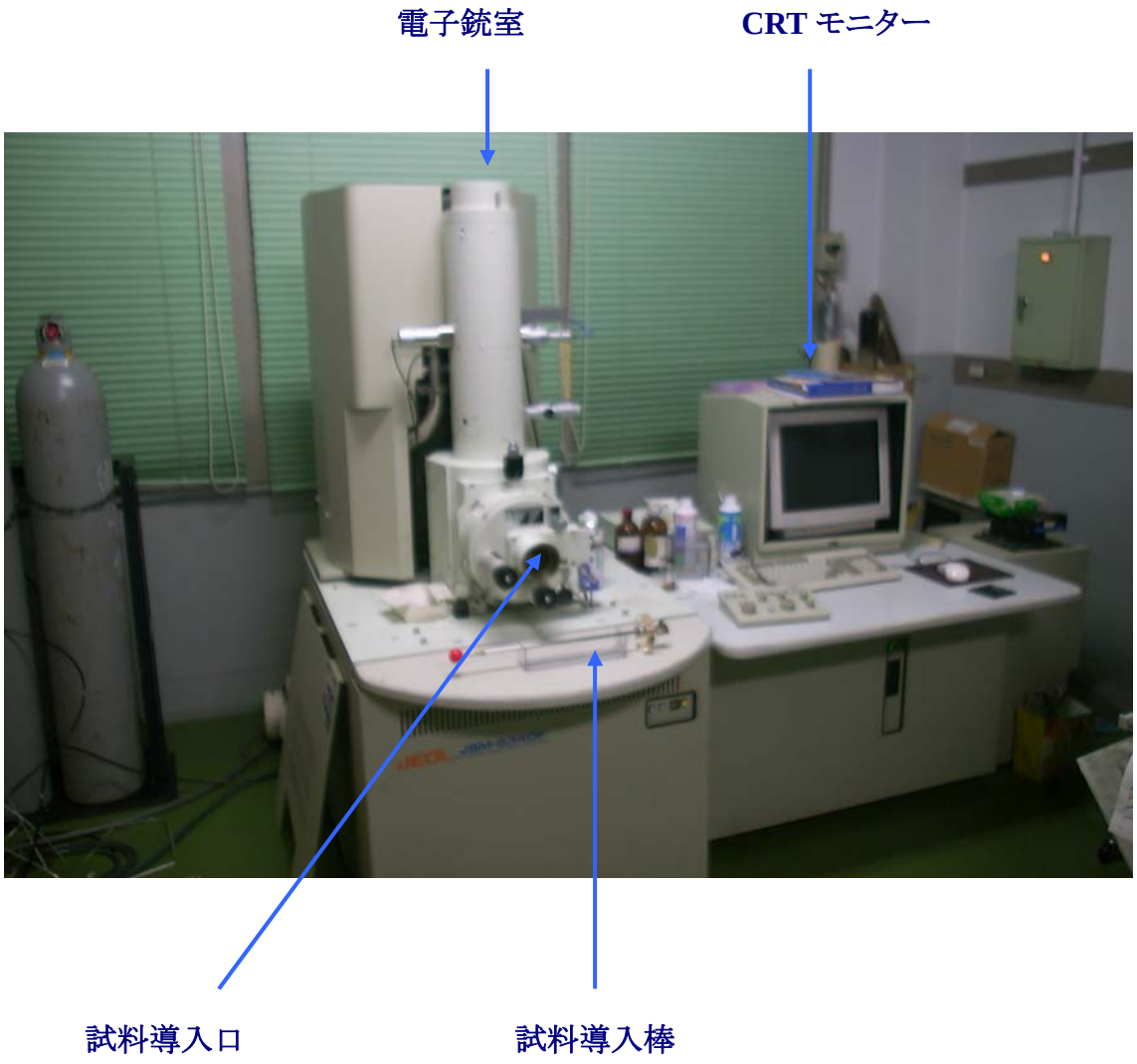


図　23

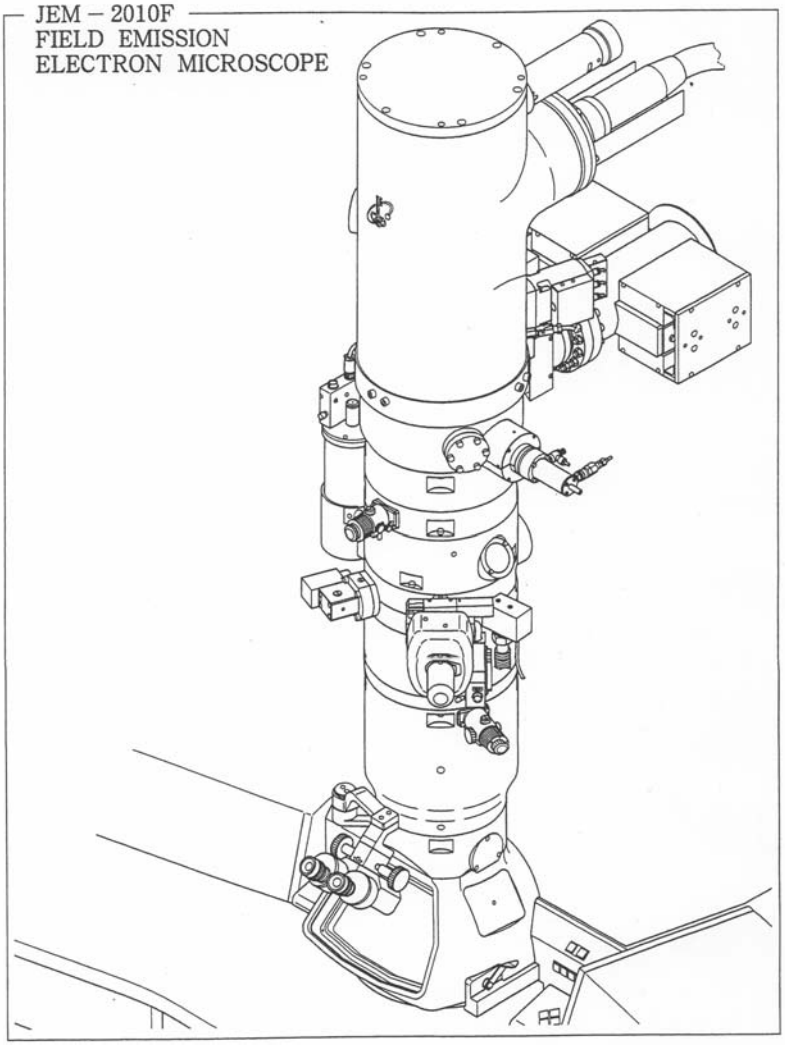


図 24

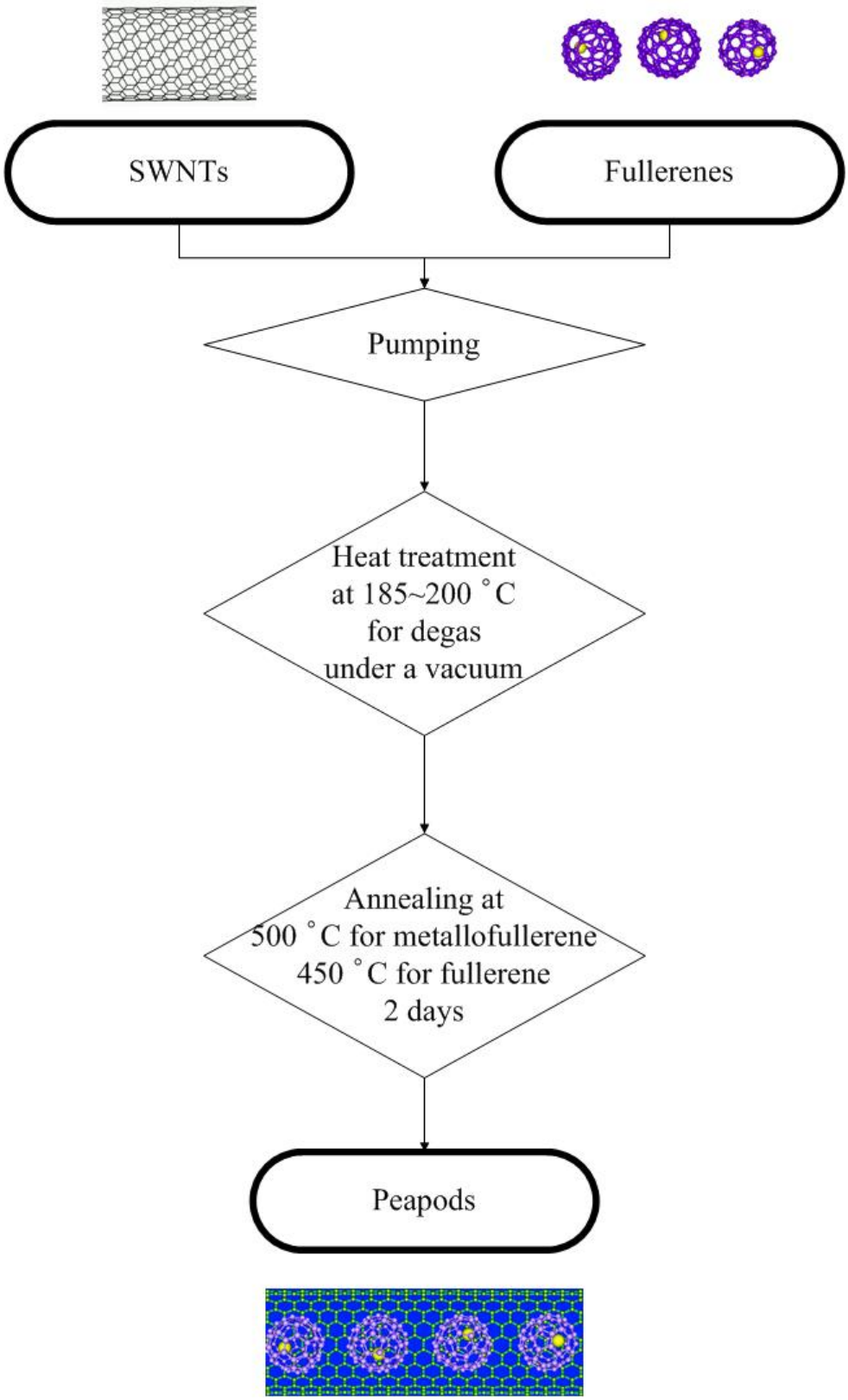
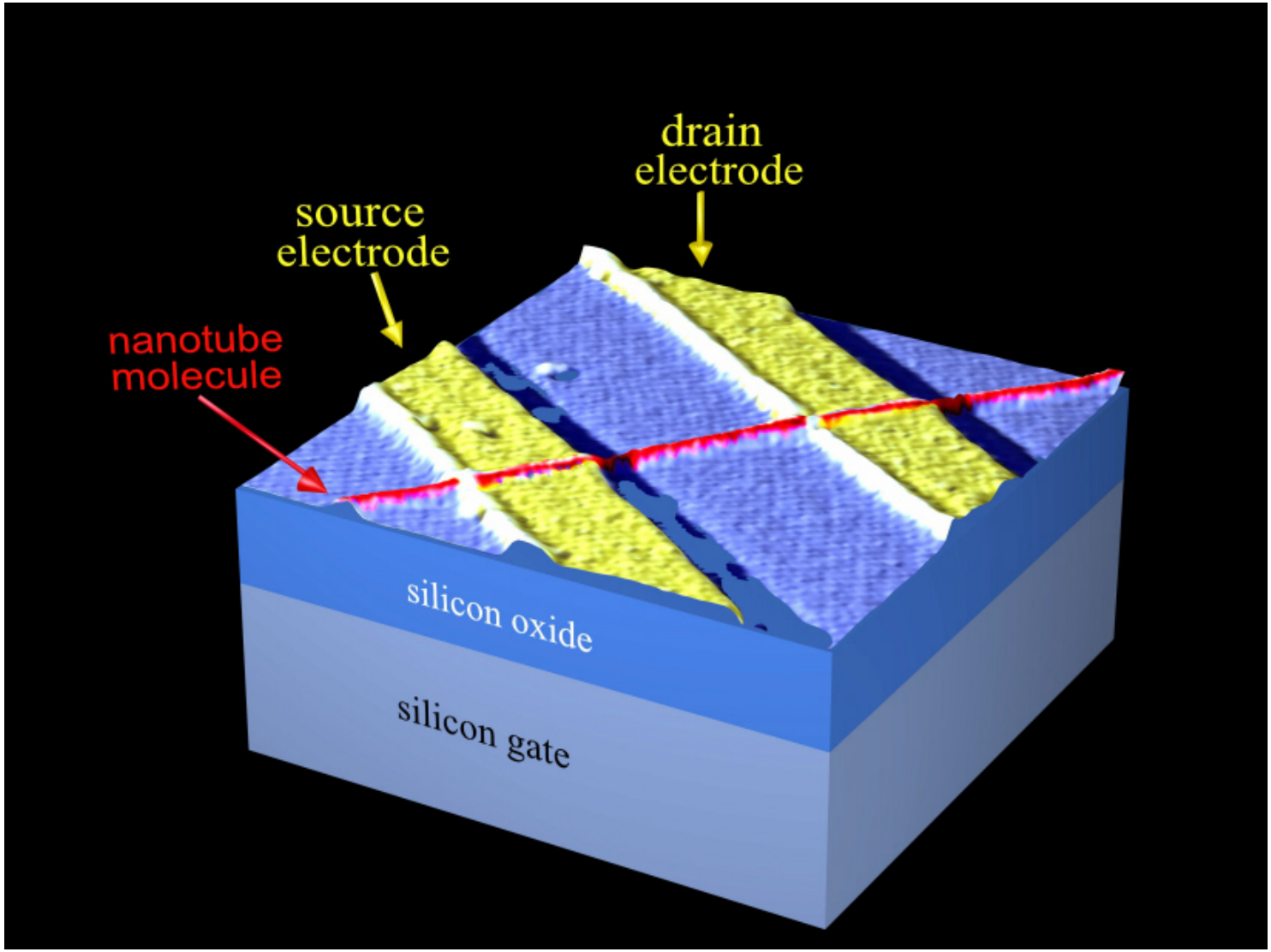
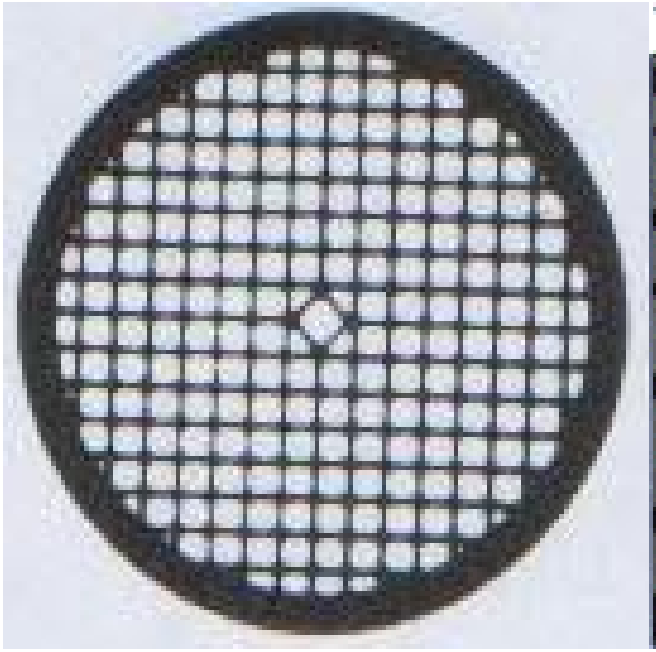
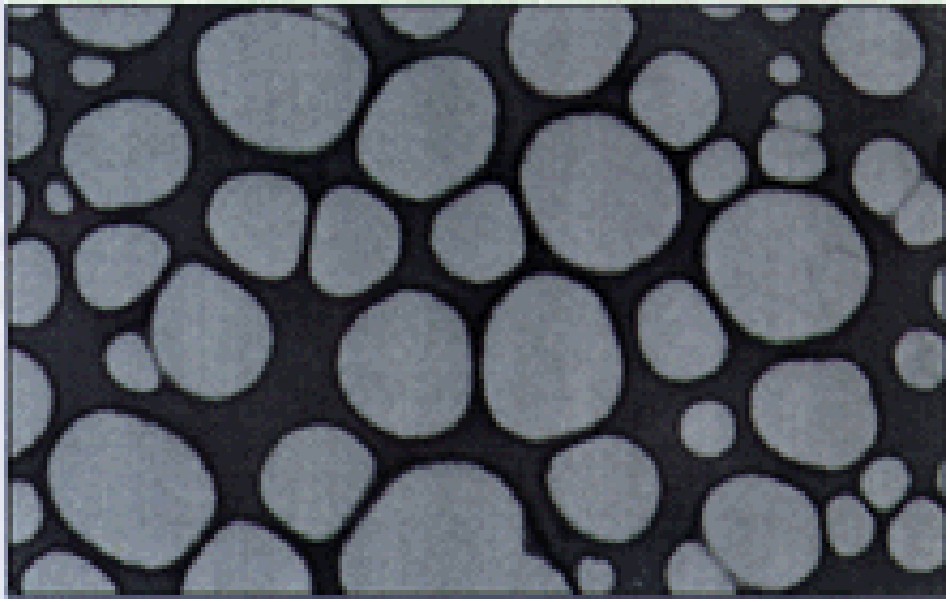

SWNTs
Fullerenes
Pumping
Heat treatment
at 185~200 °C
for degas
under a vacuum
Annealing at
500 °C for metallofullerene
450 °C for fullerene
2 days
Peapods

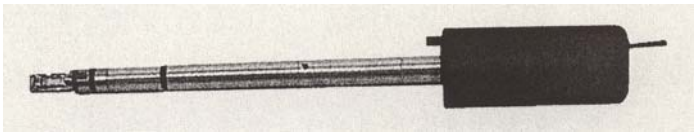
図　25


drain
electrode
source
electrode
nanotube
molecule
silicon oxide
silicon gate



▼ B type (×3,000)





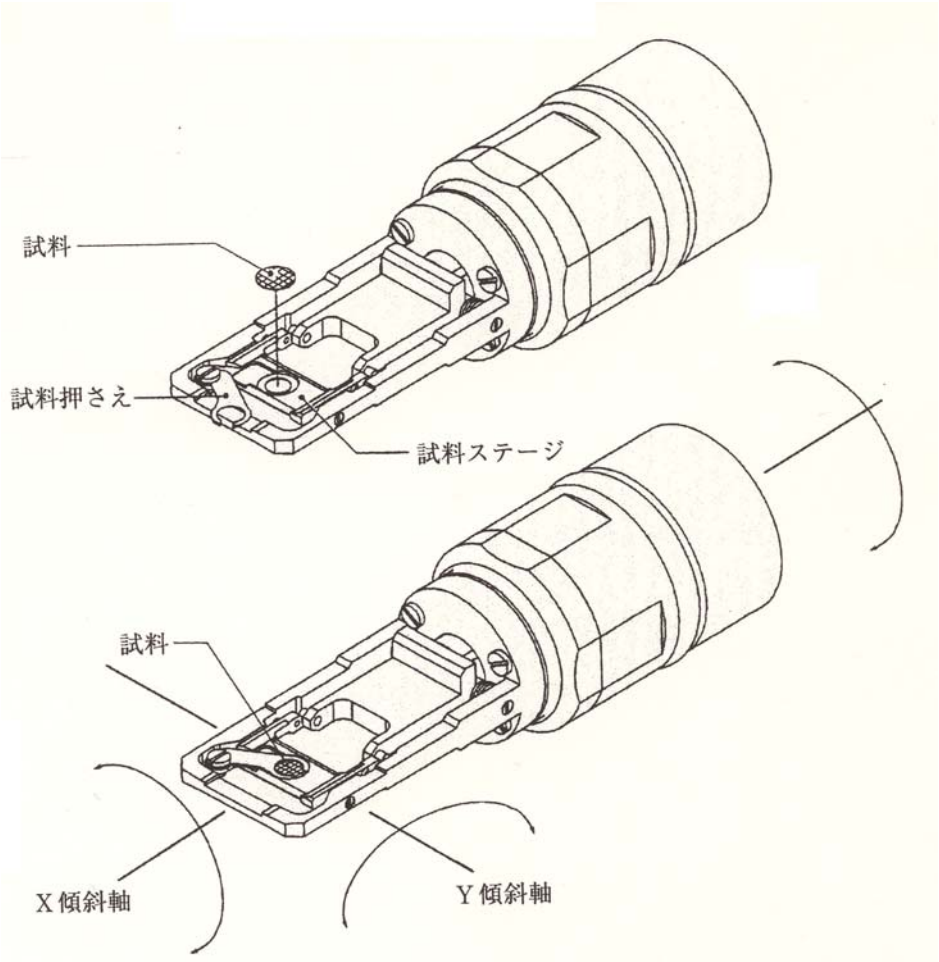


図 27

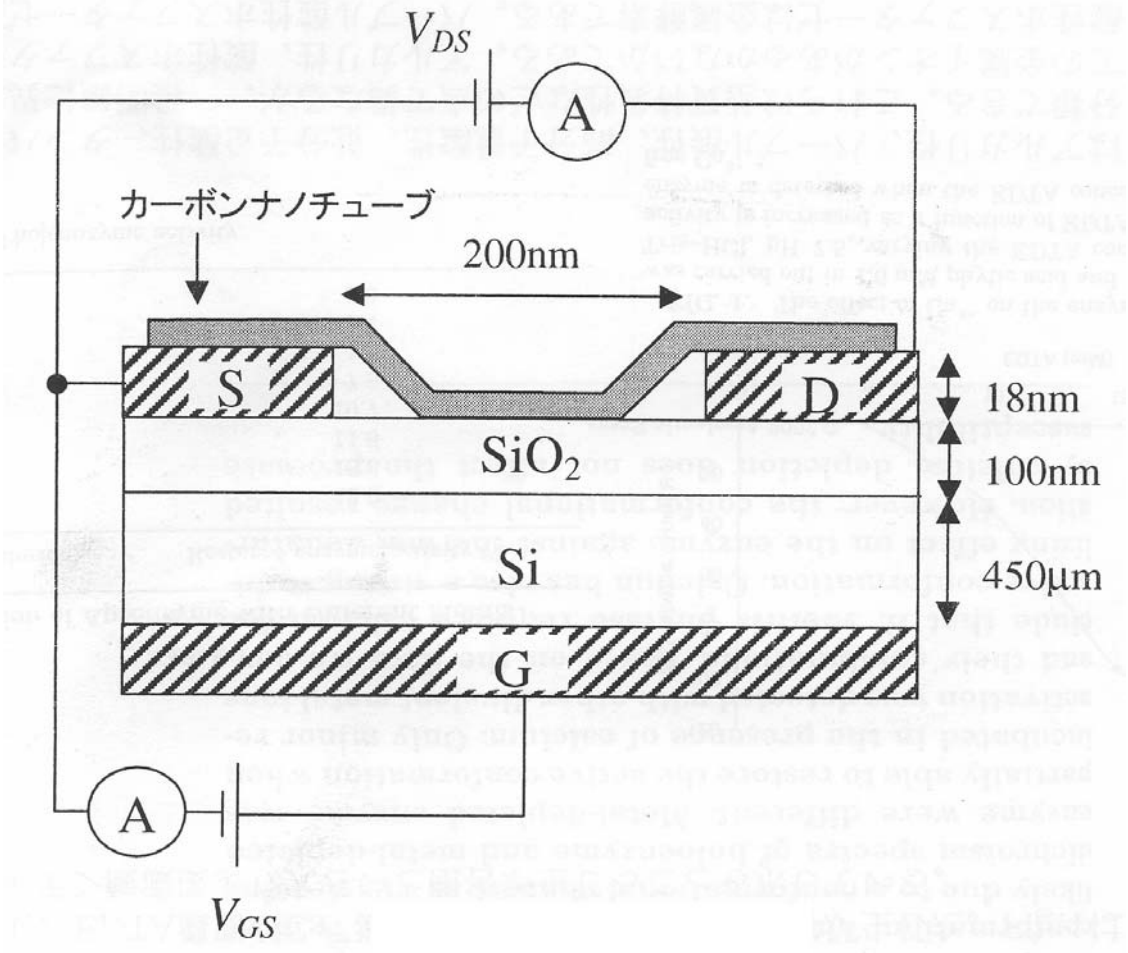


図 28

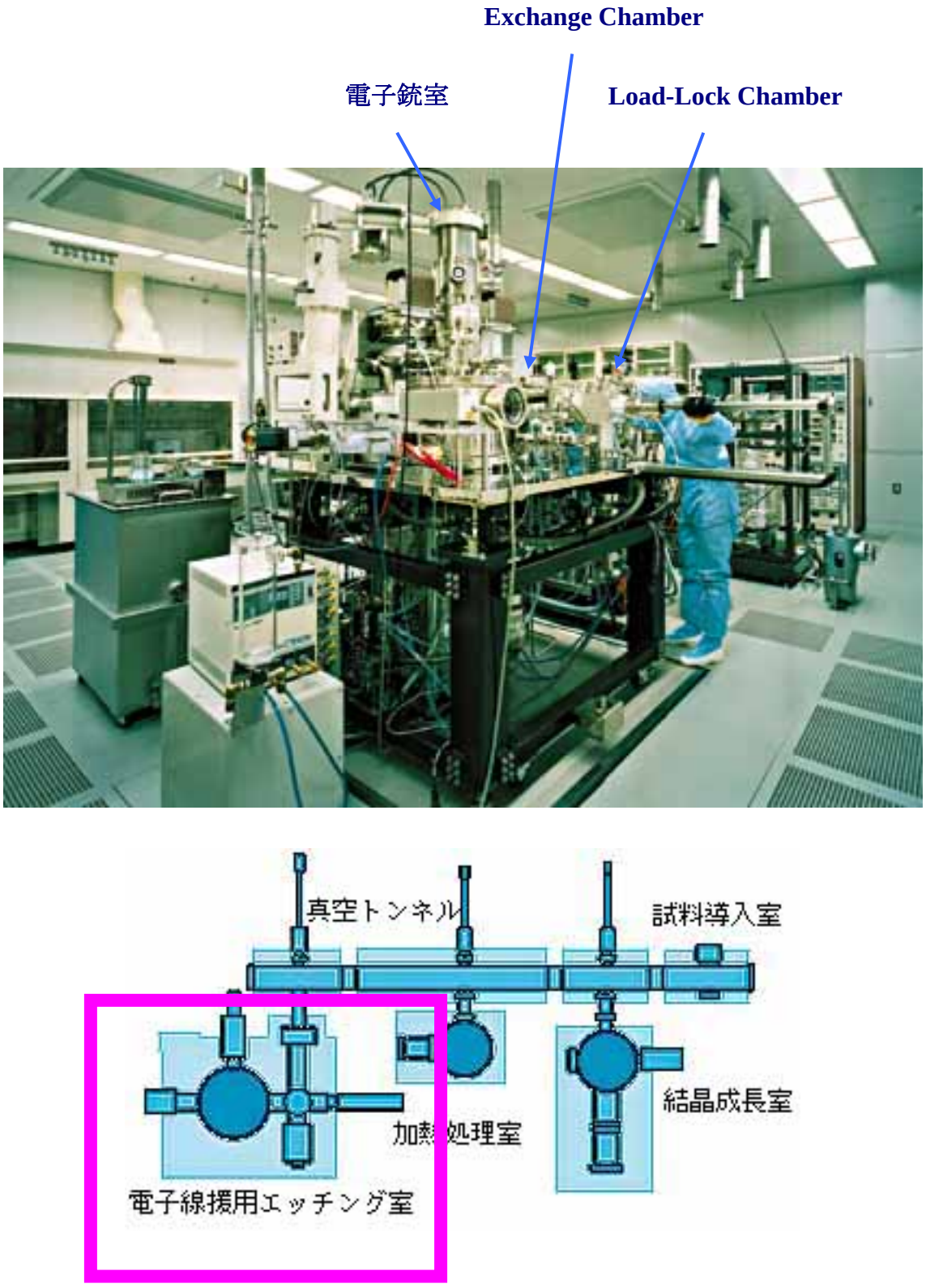
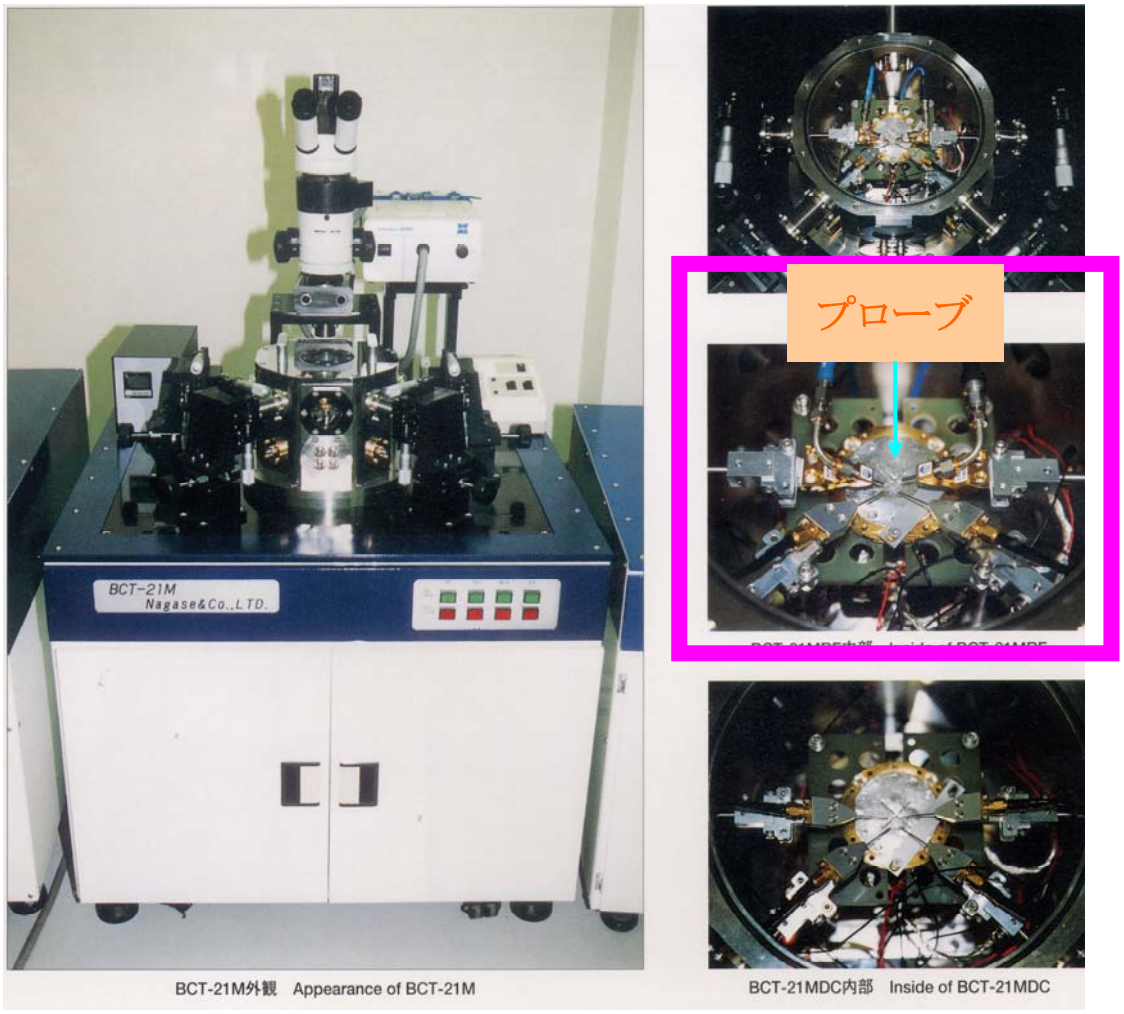

Exchange Chamber
電子銃室
Load-Lock Chamber
真空トンネル
試料導入室
結晶成長室
加熱処理室
電子線援用エッチング室

図　29



BCT-21M外観　Appearance of BCT-21M

BCT-21MDC内部　Inside of BCT-21MDC

図　30

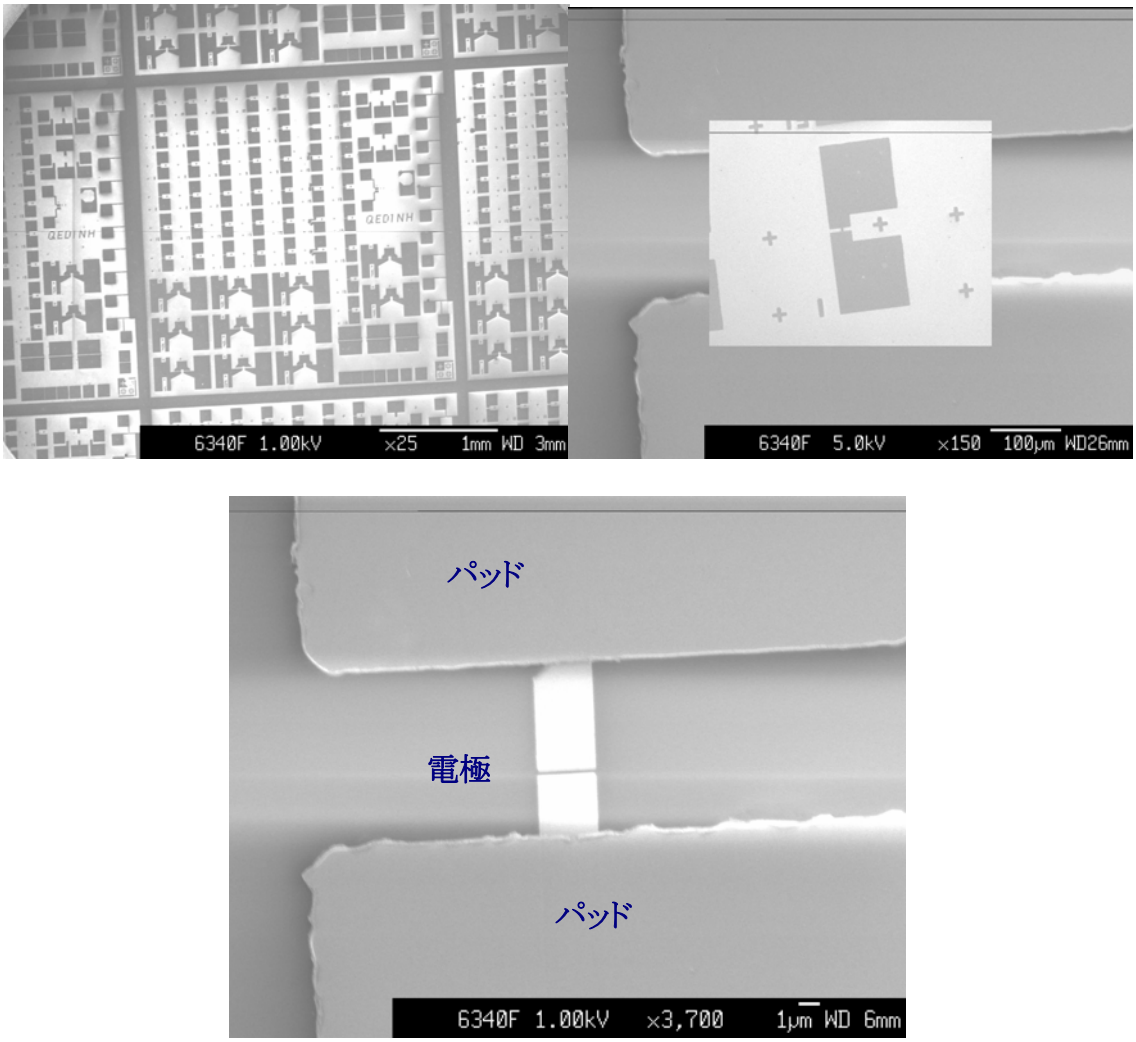

6340F 1.00kV ×25 1mm WD 3mm
6340F 5.0kV ×150 100µm WD26mm
パッド
電極
パッド
6340F 1.00kV ×3,700 1µm WD 6mm

図 31

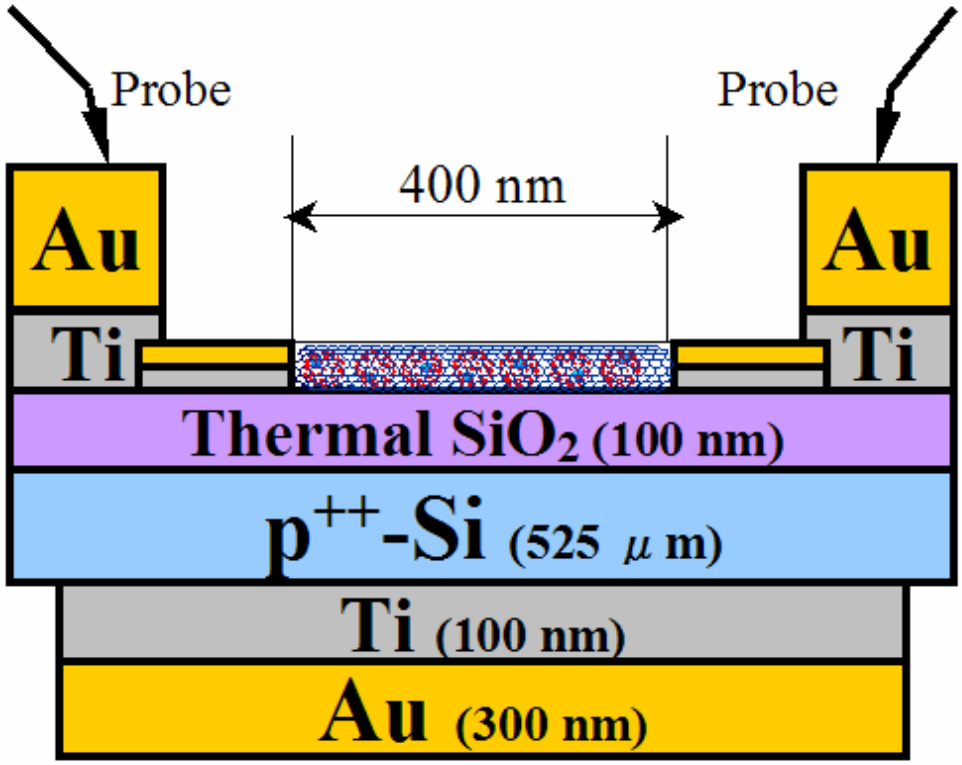
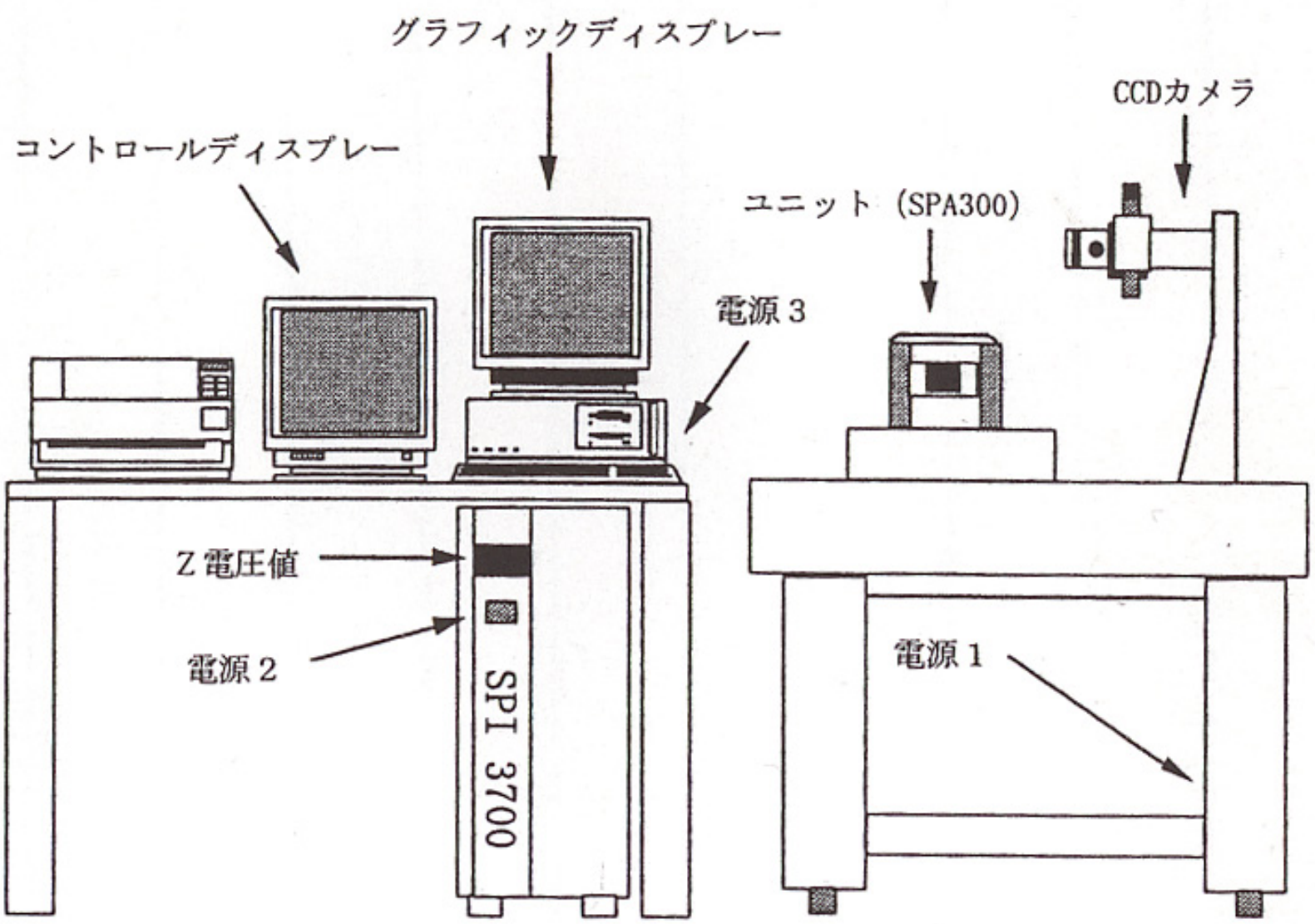

Probe
Probe
400 nm
Au
Au
Ti
Ti
Thermal SiO2 (100 nm)
p++-Si (525 μ m)
Ti (100 nm)
Au (300 nm)
Source/Drain
Electrode (Ti/Au 3 nm/15 nm)
Pad (Ti/Au 100 nm/300 nm)
Gate Dielectric
Gate
Gate
Electrode

図　33


グラフィックディスプレー
CCDカメラ
コントロールディスプレー
ユニット（SPA300）
電源３
Ｚ電圧値
電源２
SPI 3700
電源１

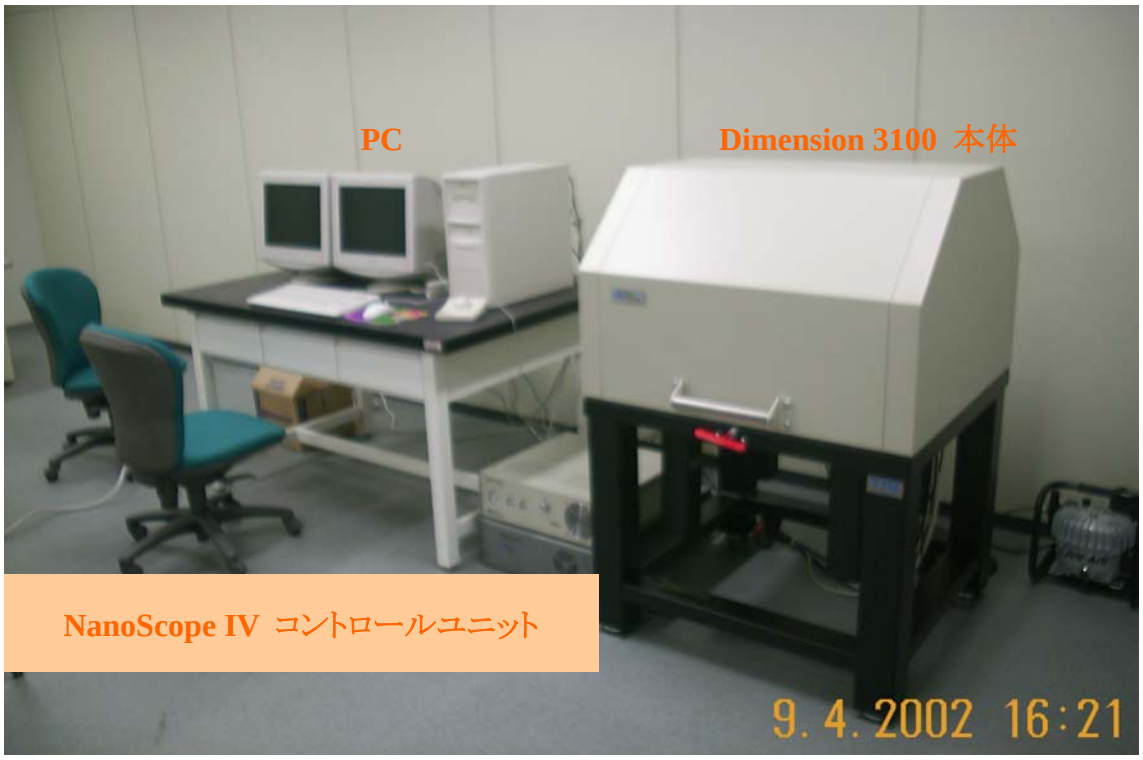
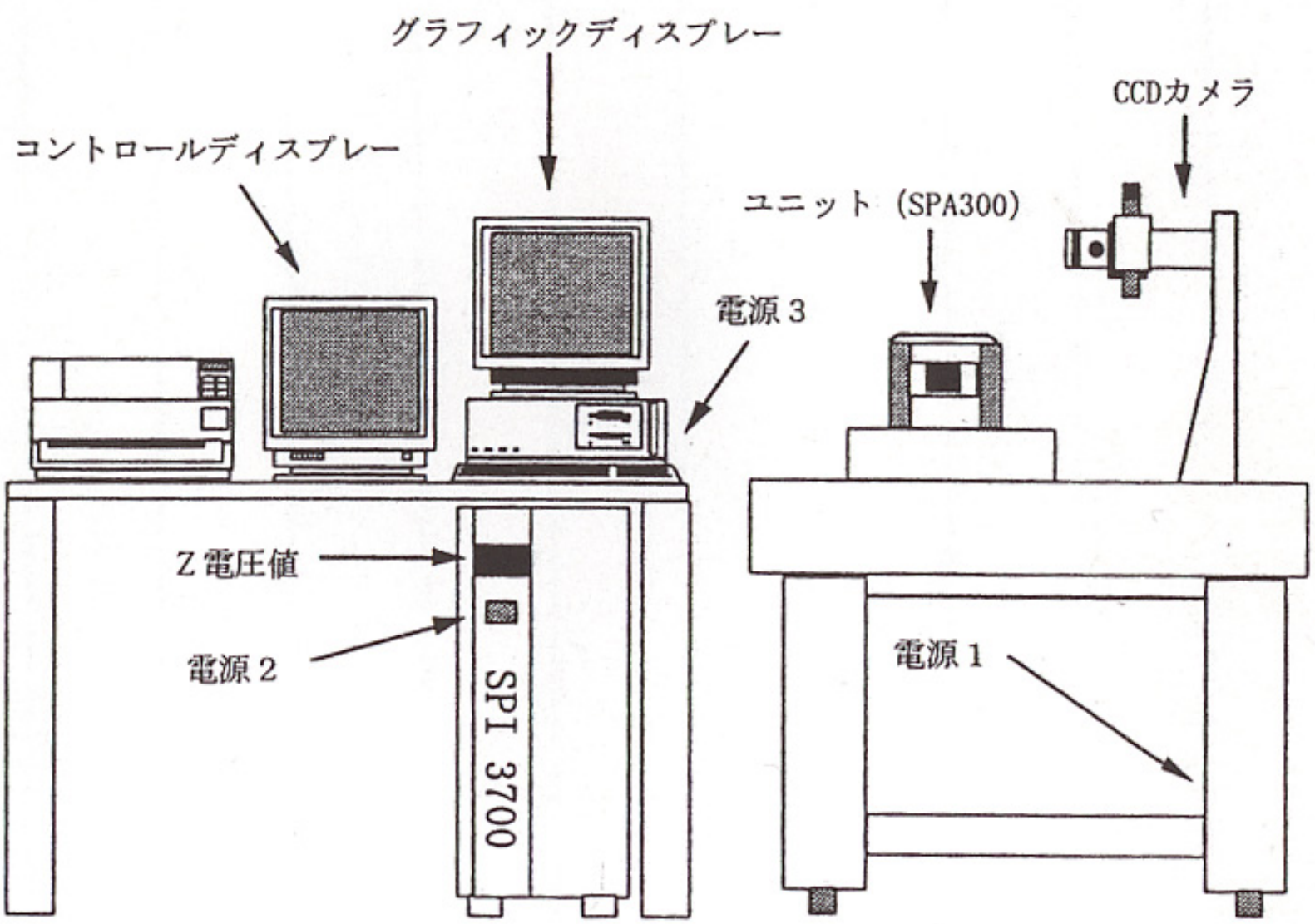
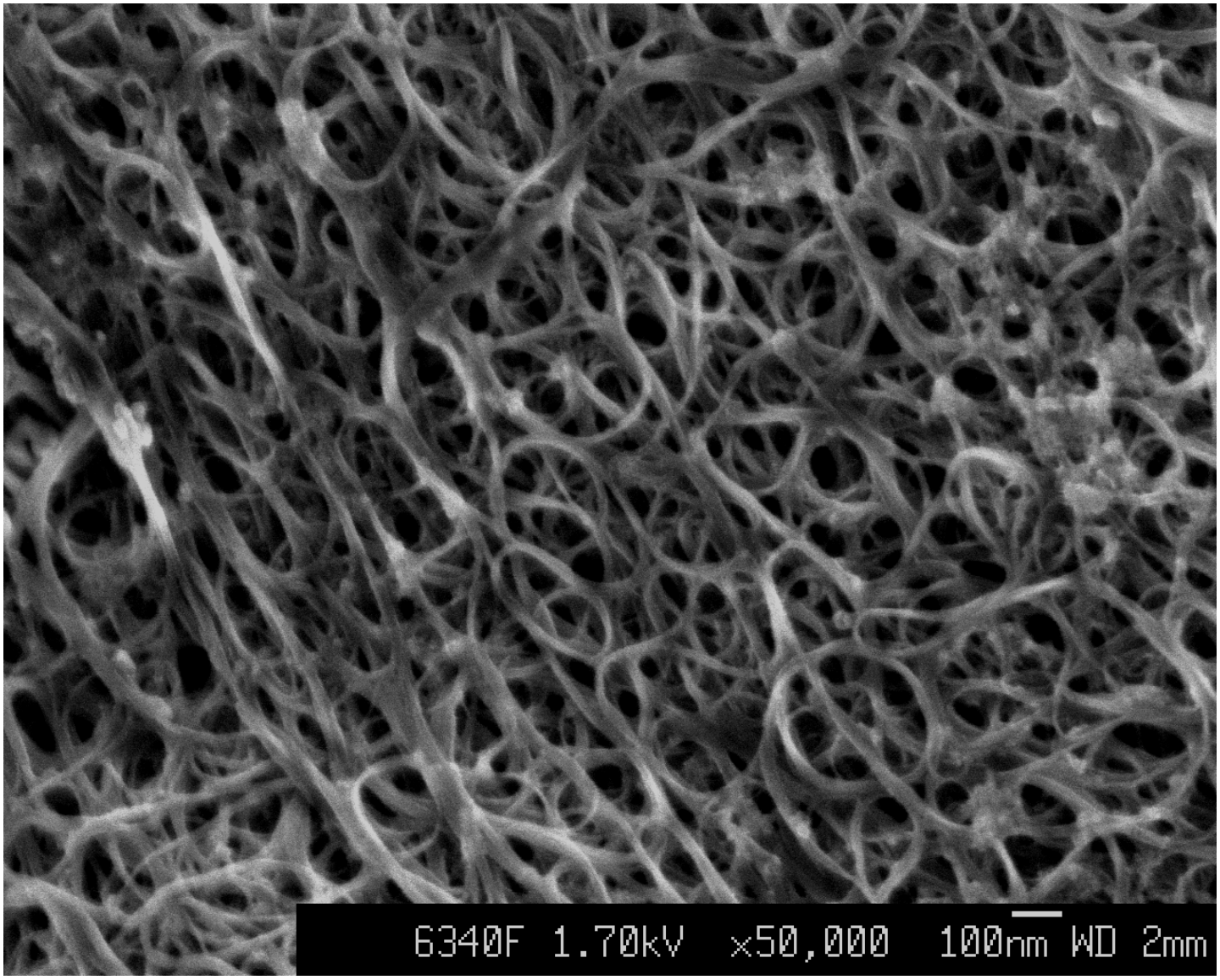


図 35


グラフィックディスプレー
CCDカメラ
コントロールディスプレー
ユニット（SPA300）
電源３
Ｚ電圧値
電源２
SPI 3700
電源１

20 [nm]
500
500
0


6340F 1.70kV ×50,000 100nm WD 2mm

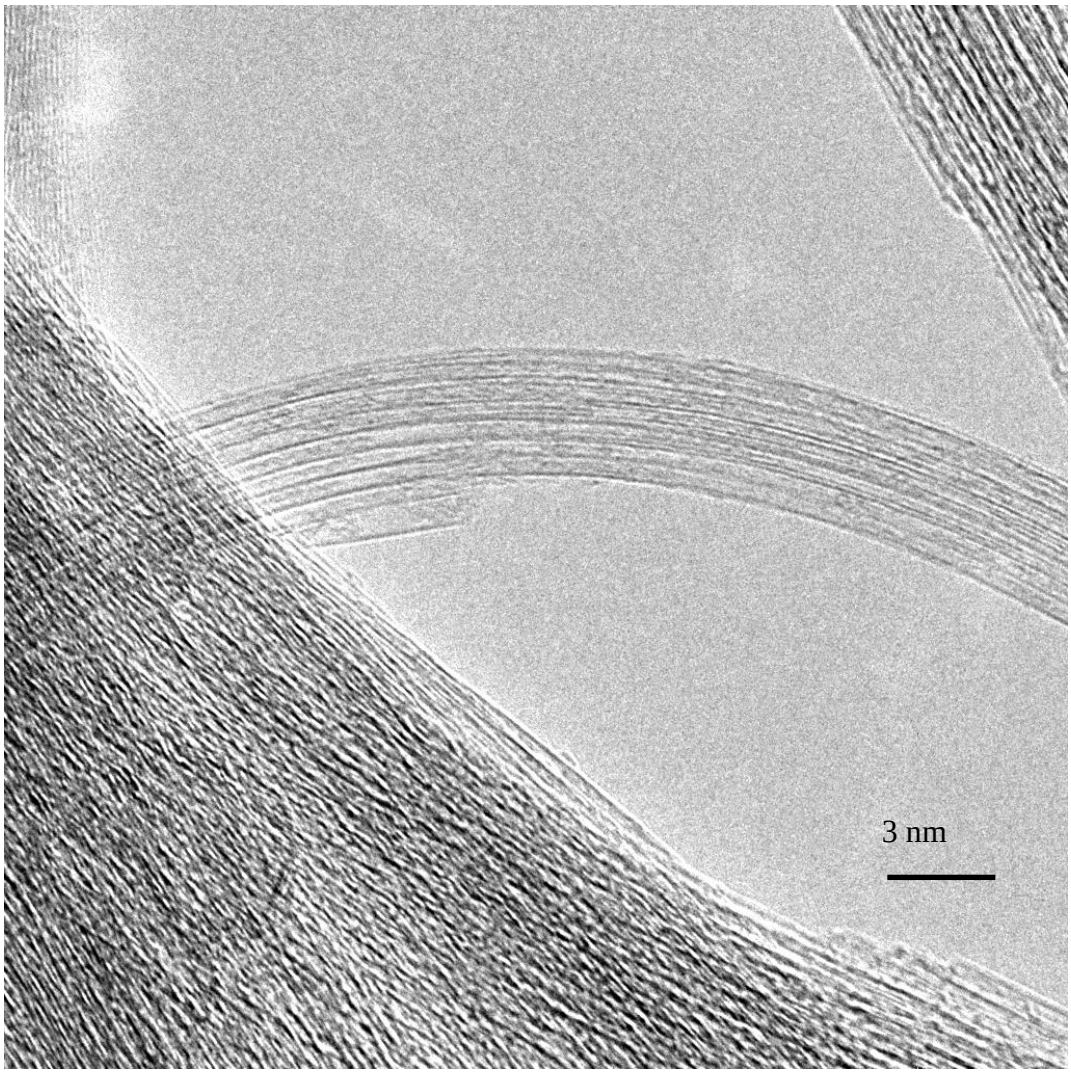


図 38

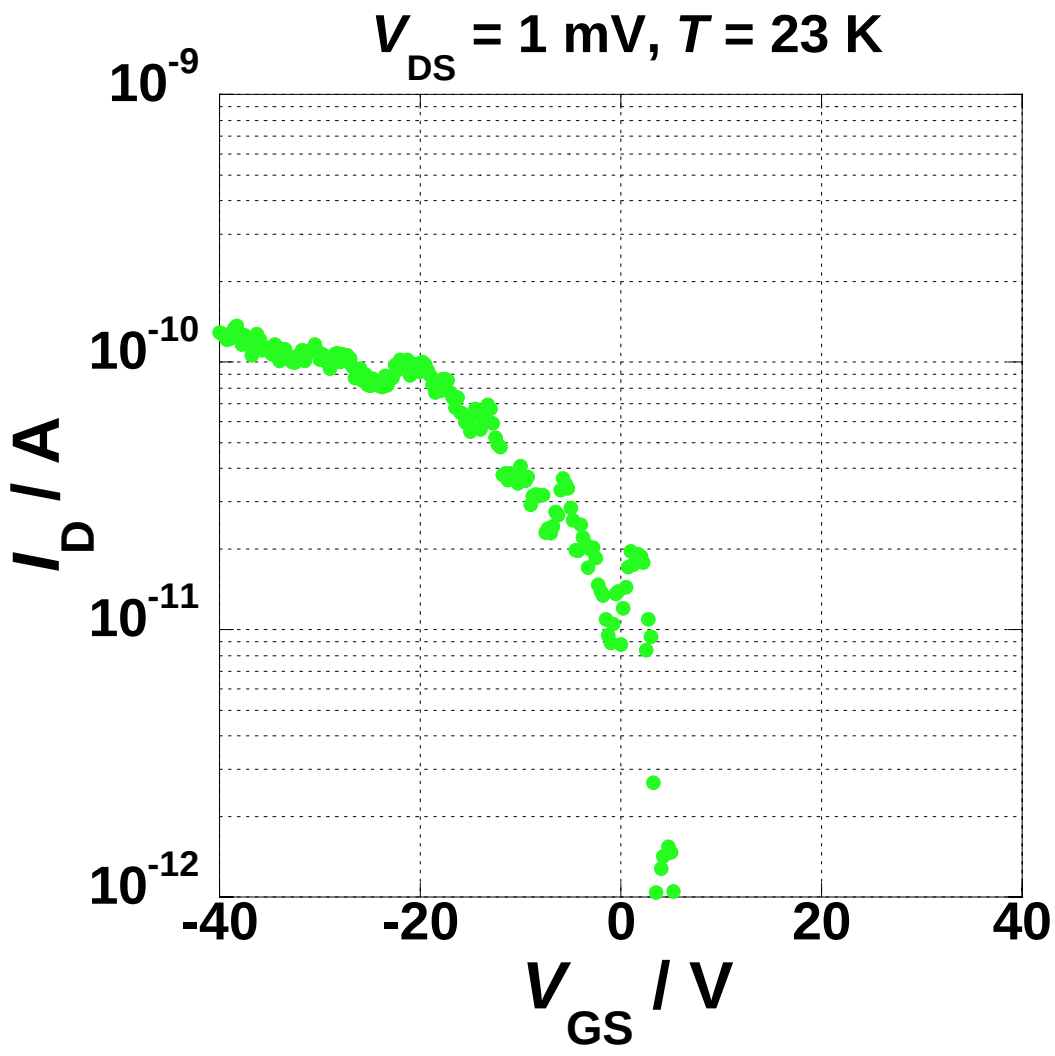


図　39

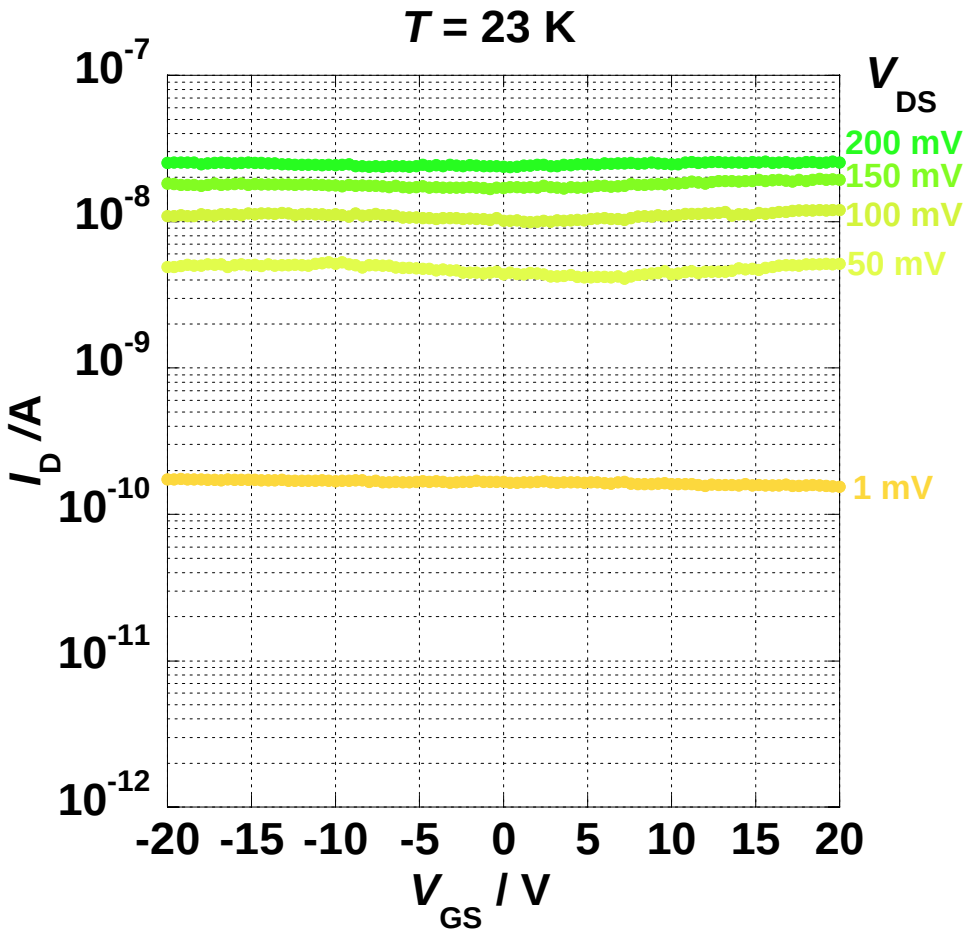

T = 23 K
V DS
200 mV
150 mV
100 mV
50 mV
1 mV
10-7
10-8
10-9
10-10
10-11
10-12
I D /A
-20 -15 -10 -5 0 5 10 15 20
V GS / V

図 40

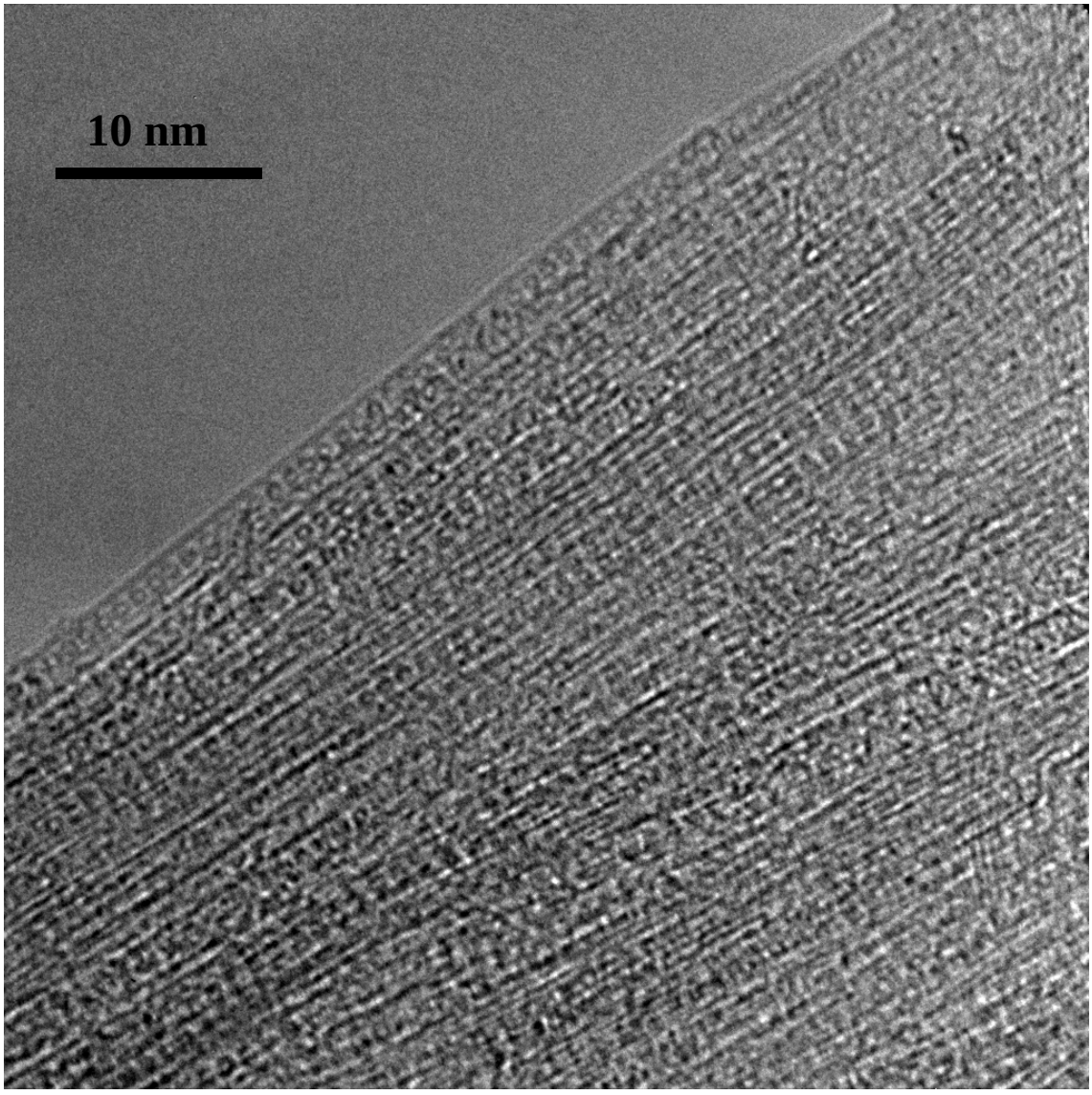
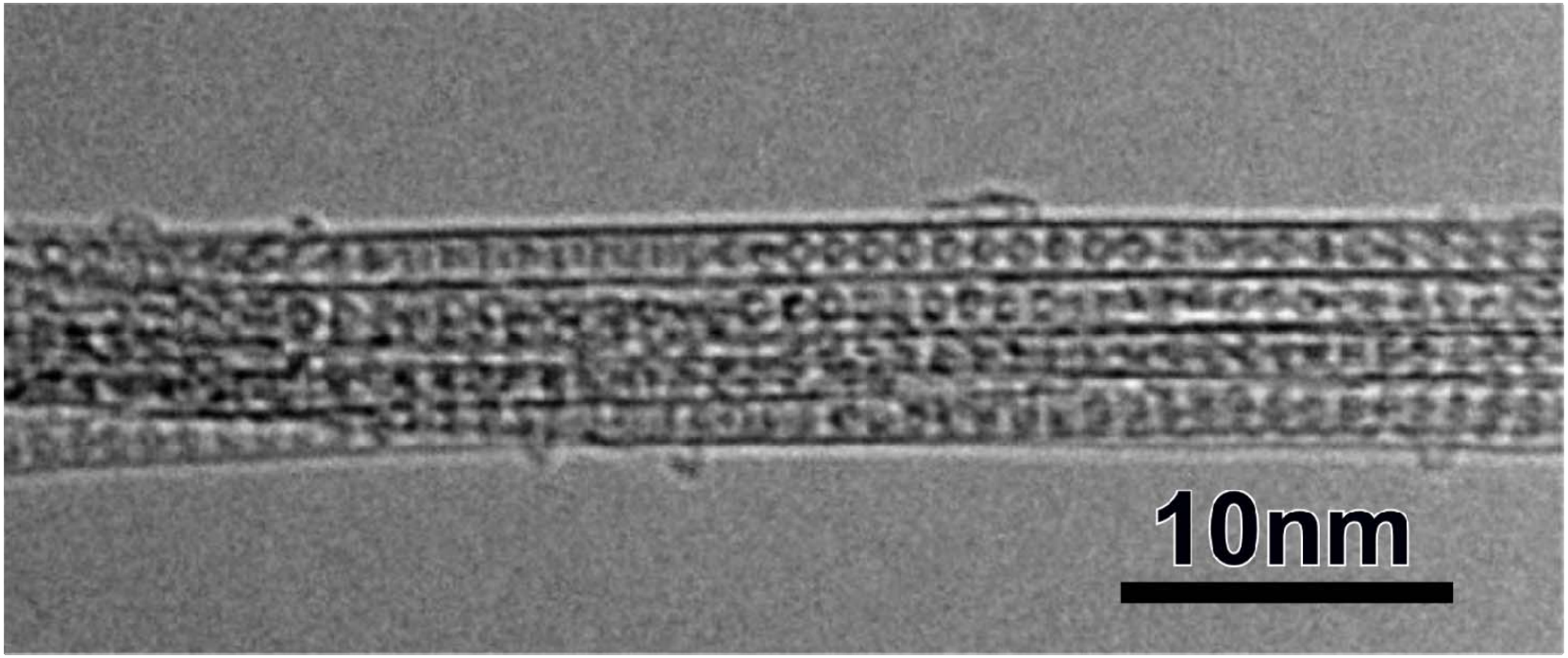


図　41


10nm

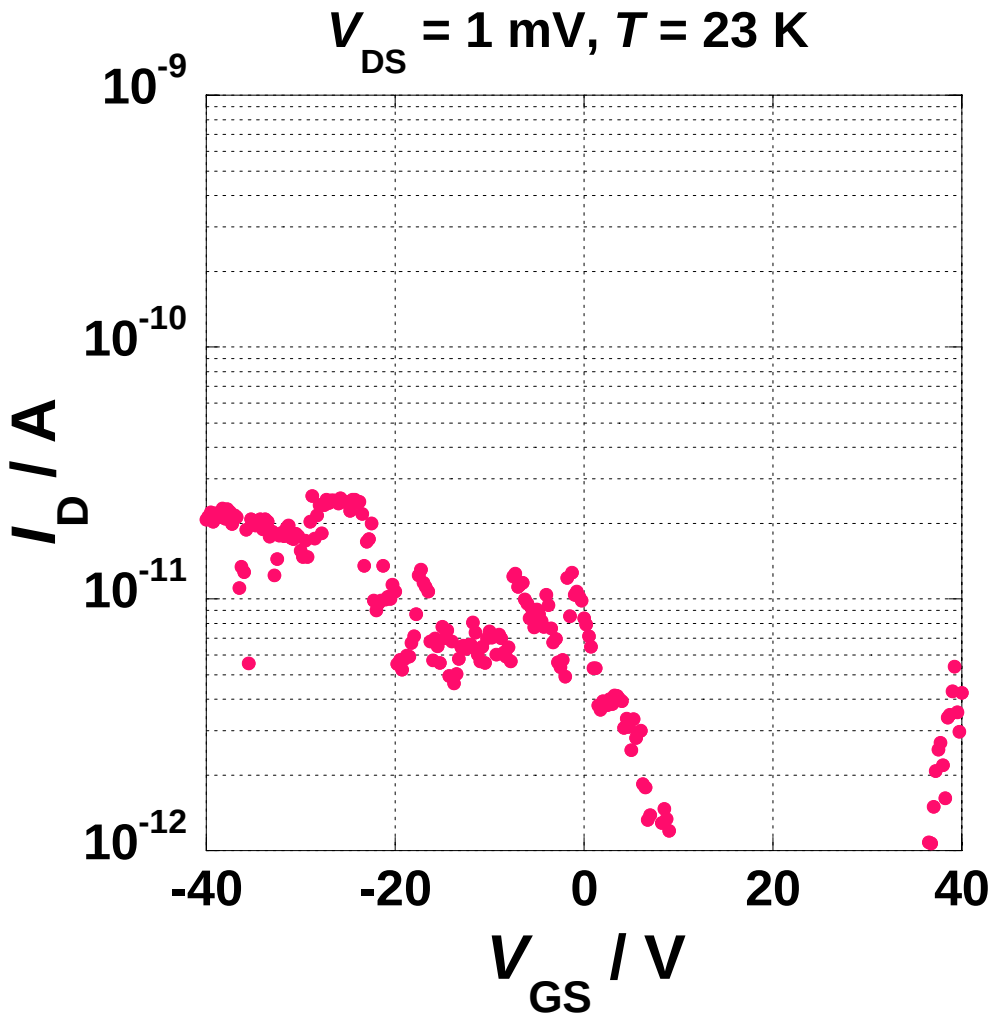


図　42

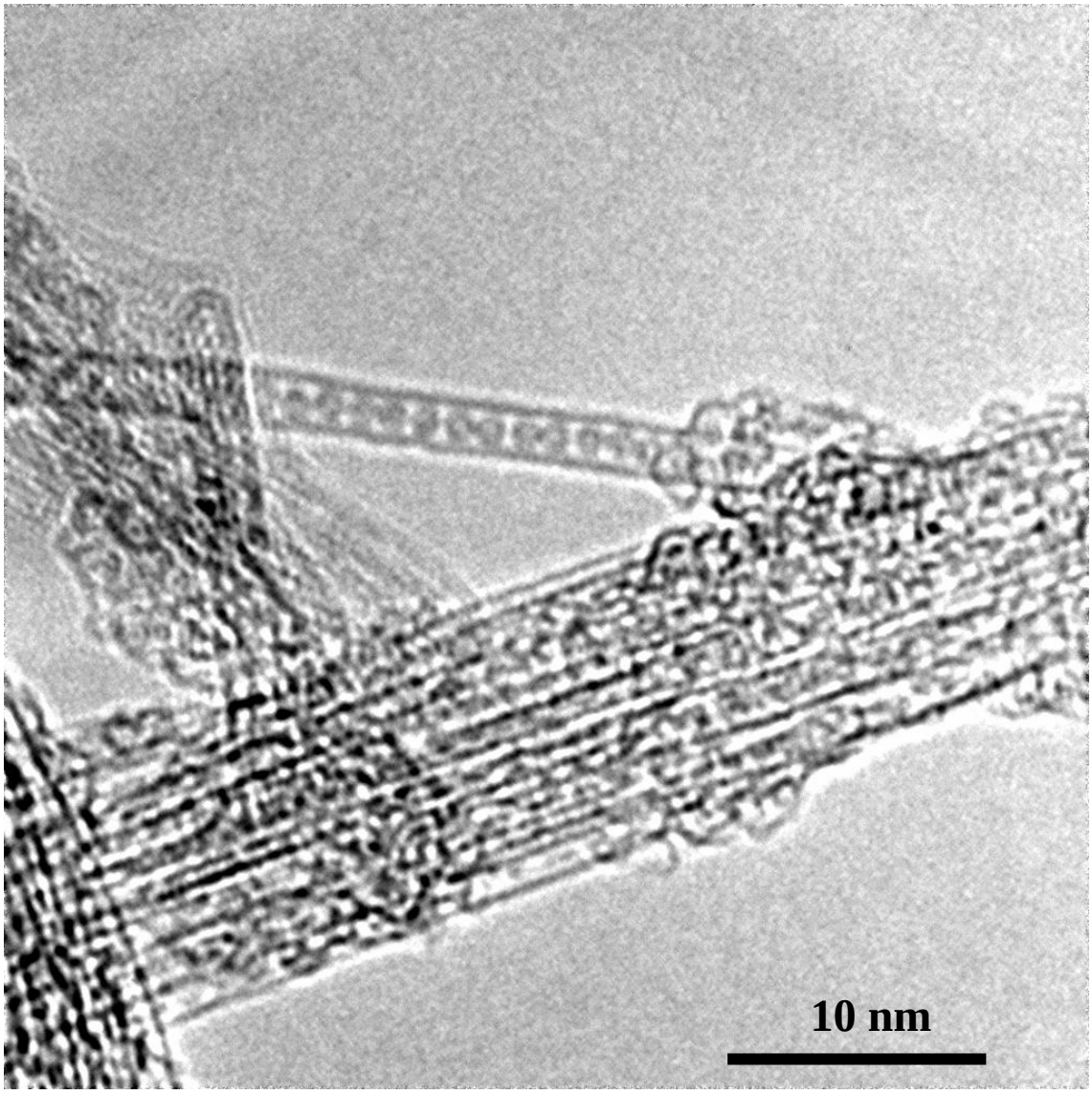


図　44

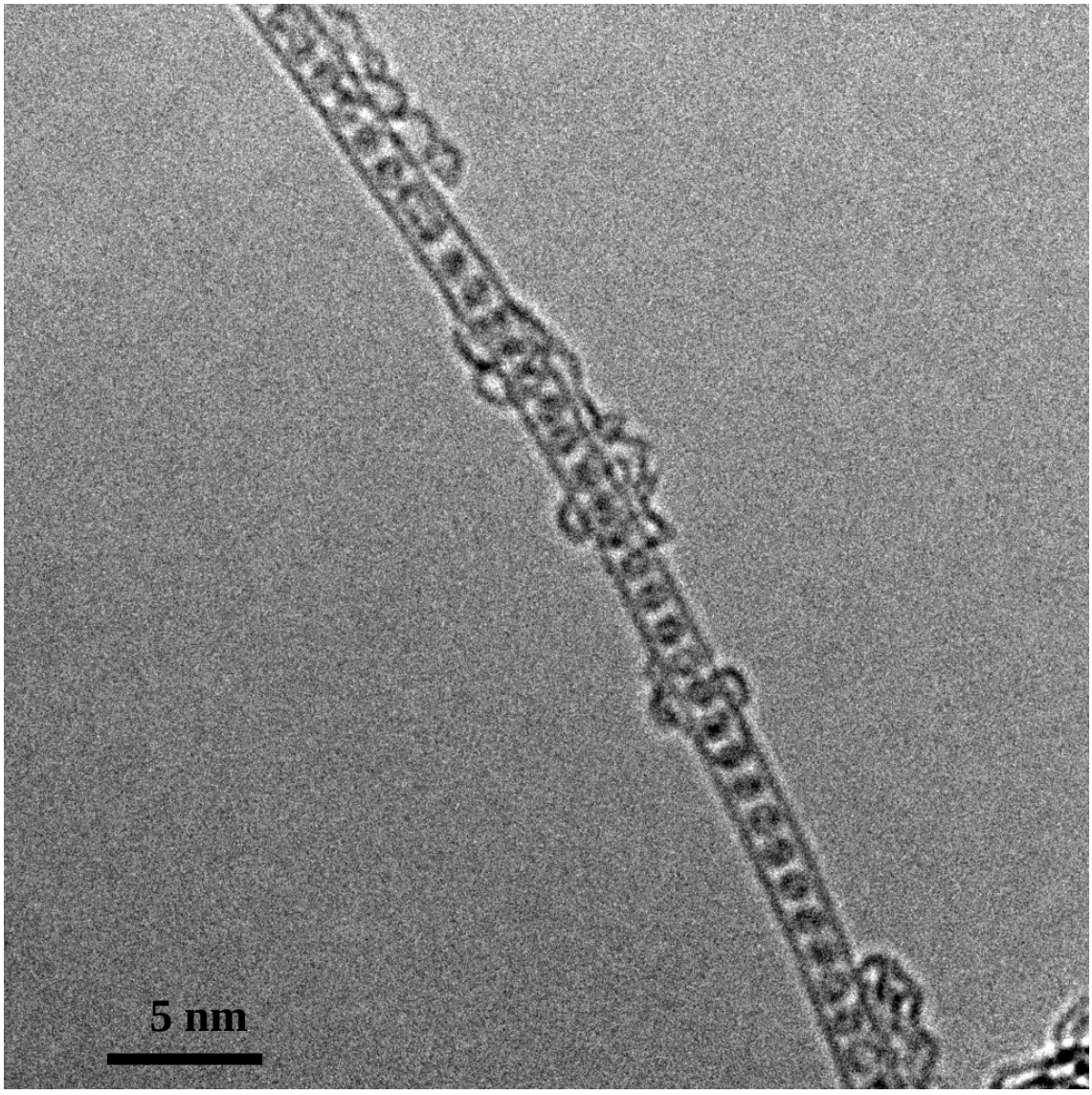


図　45

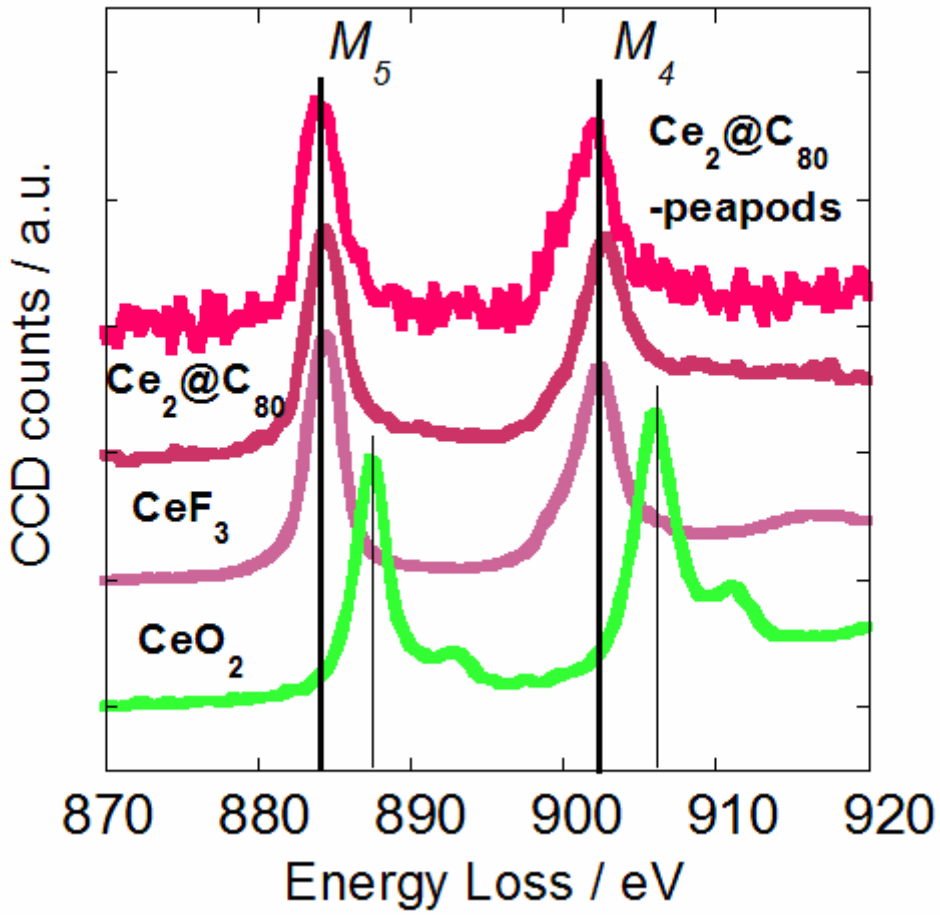

M5
M4
Ce2@C80
-peapods
Ce2@C80
CeF3
CeO2
CCD counts / a.u.
870
880
890
900
910
920
Energy Loss / eV

図 46

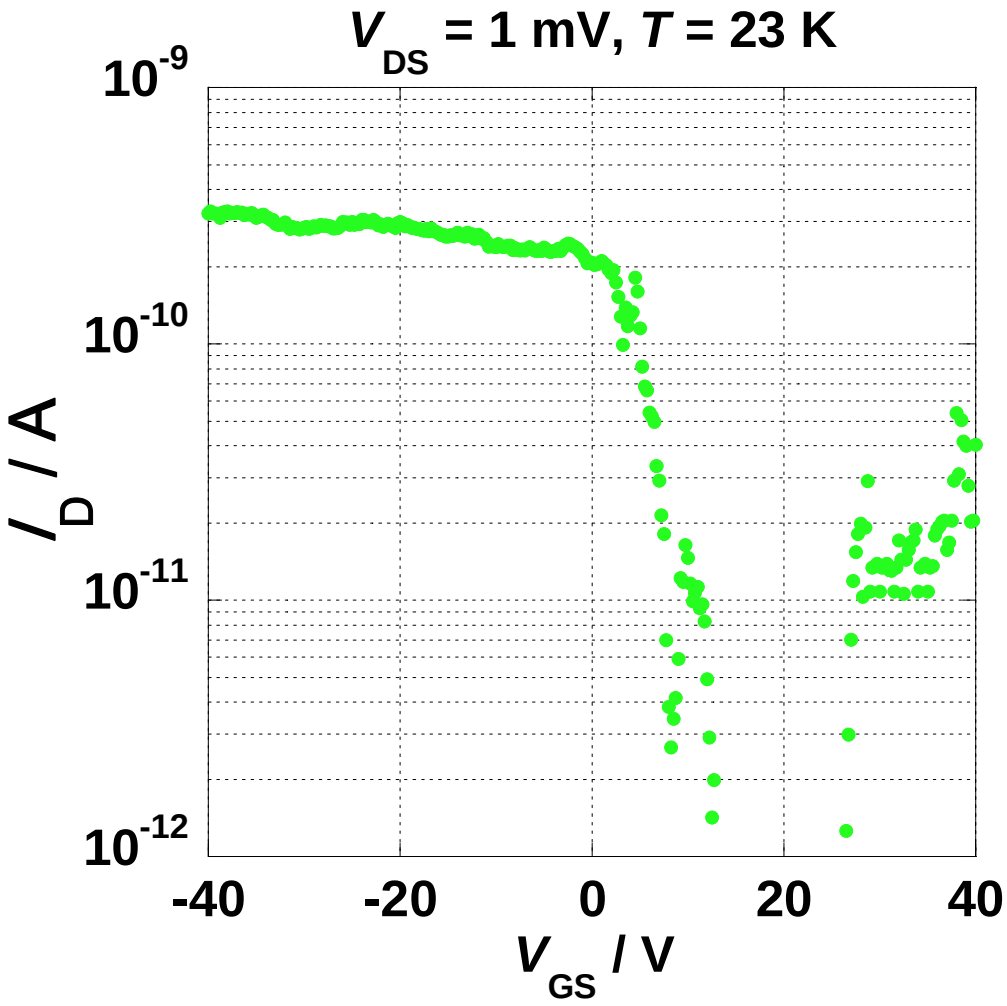


図 47

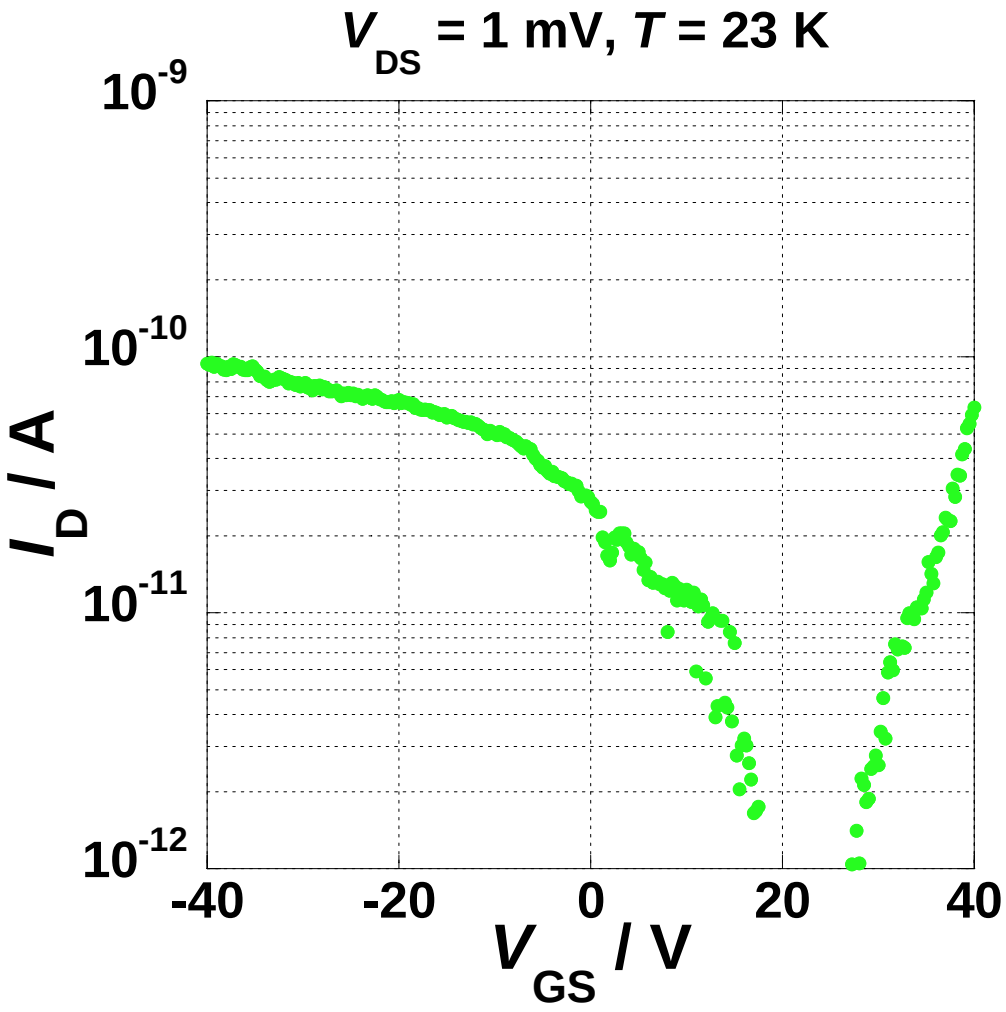


図 48

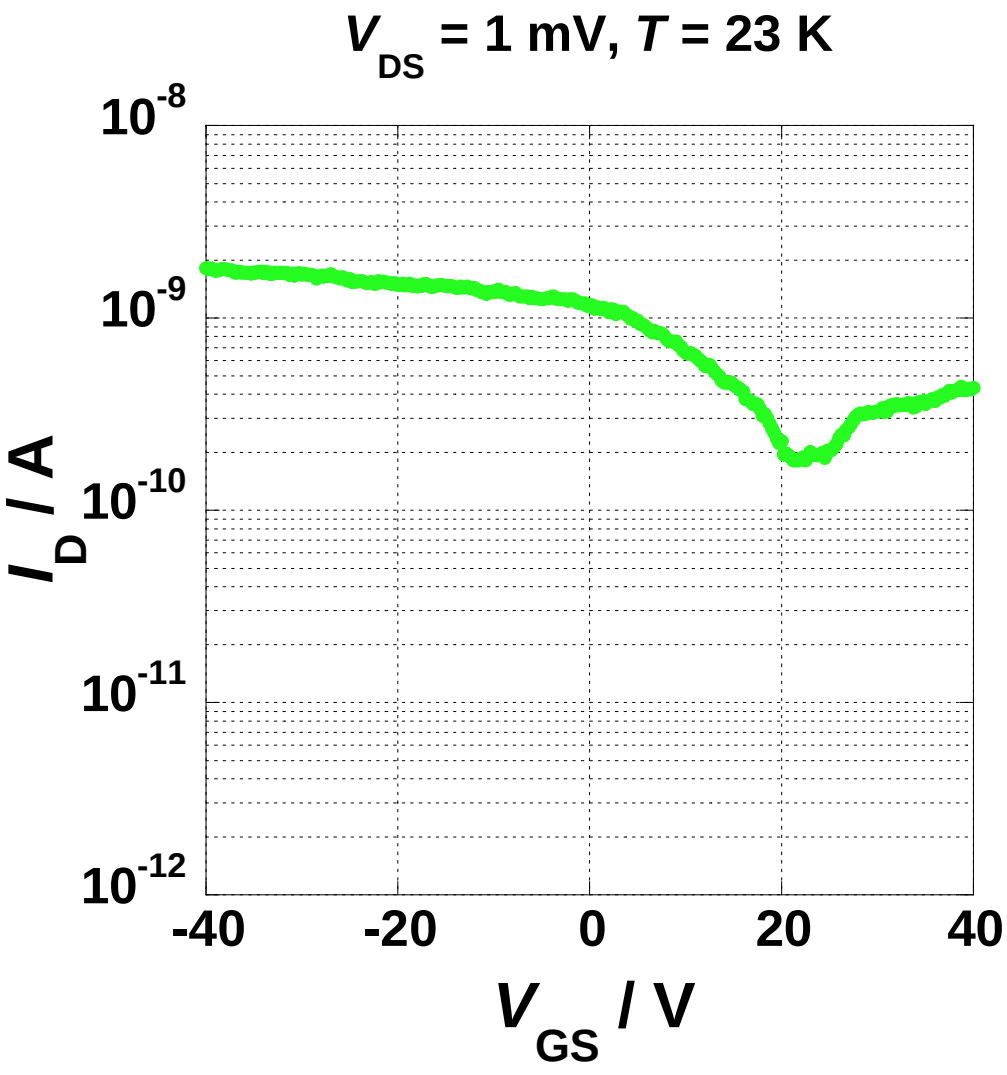


図 49

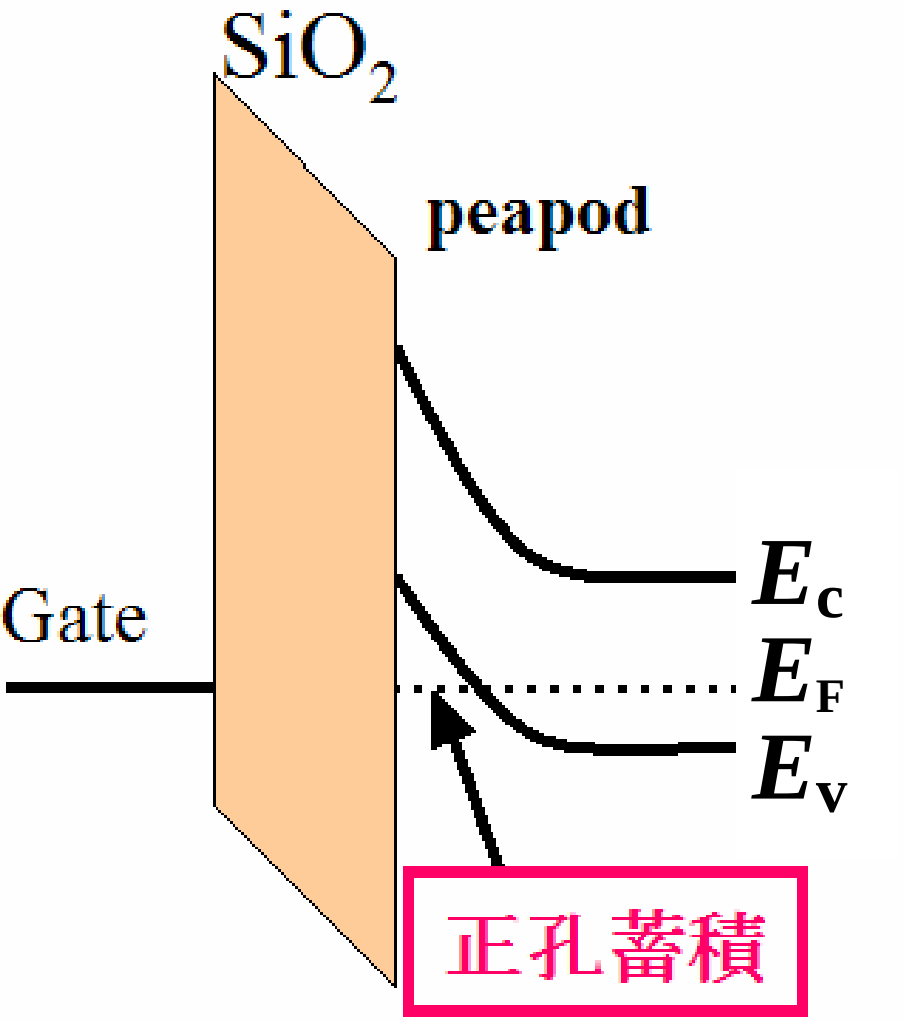
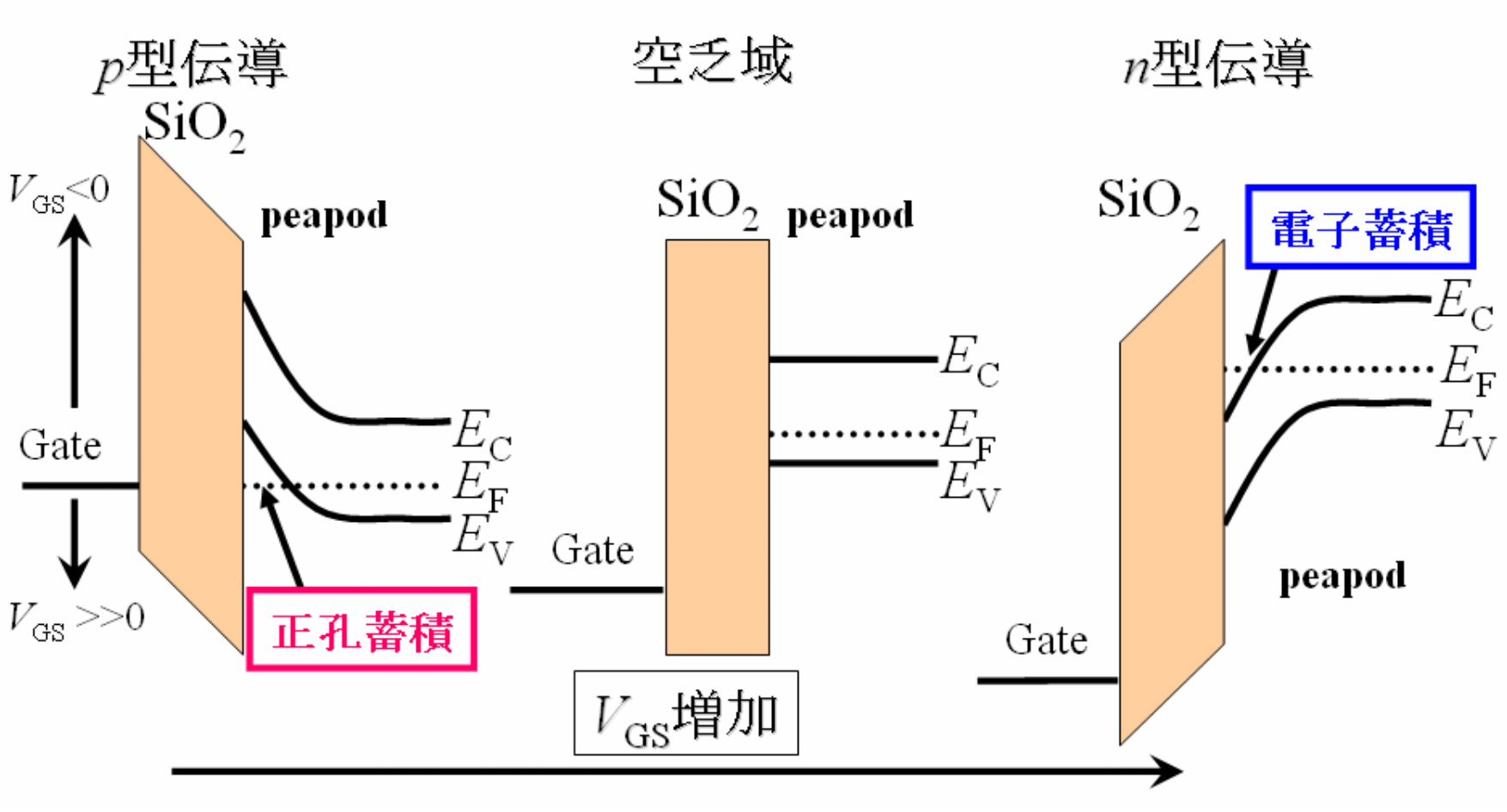
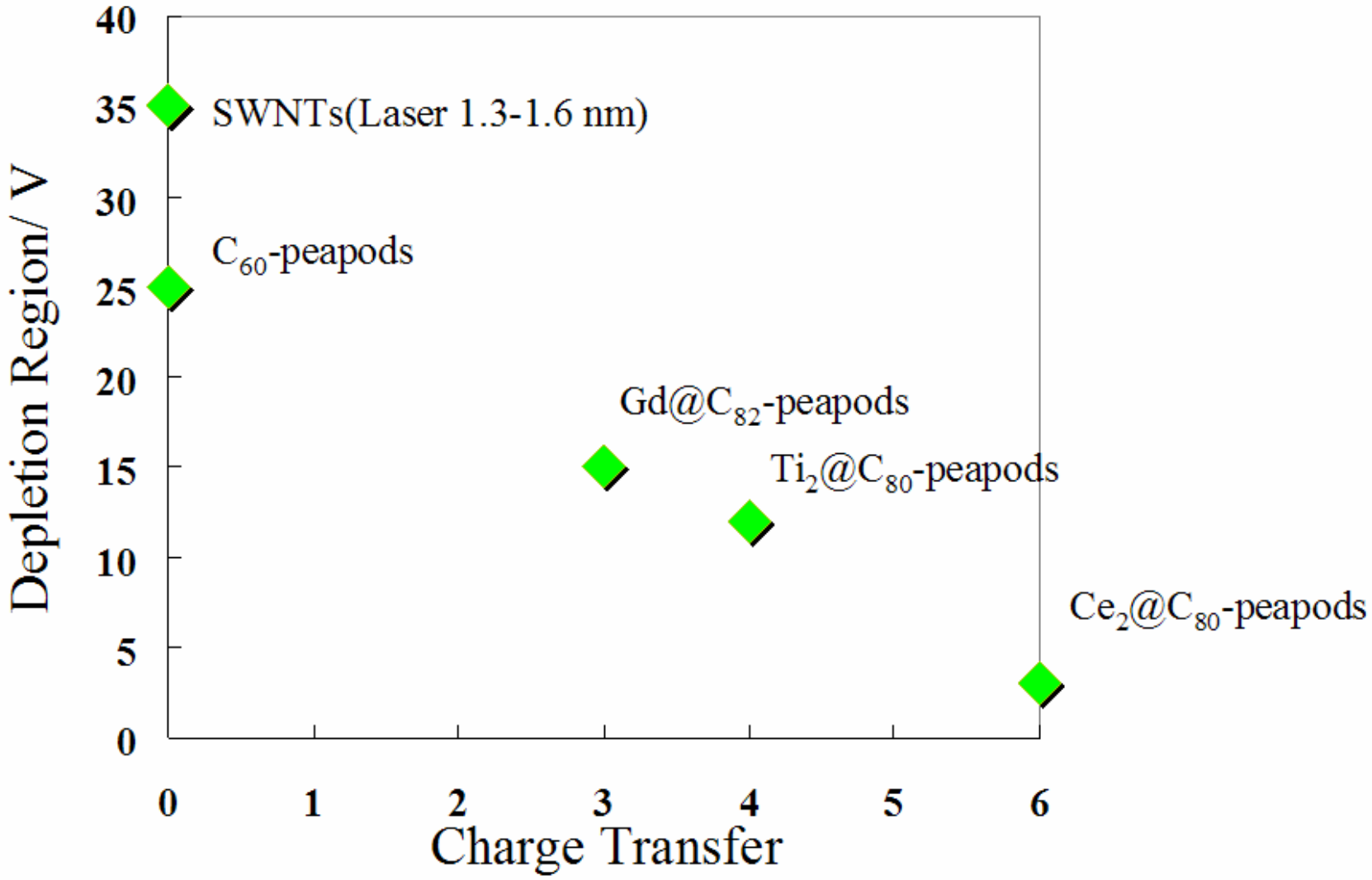
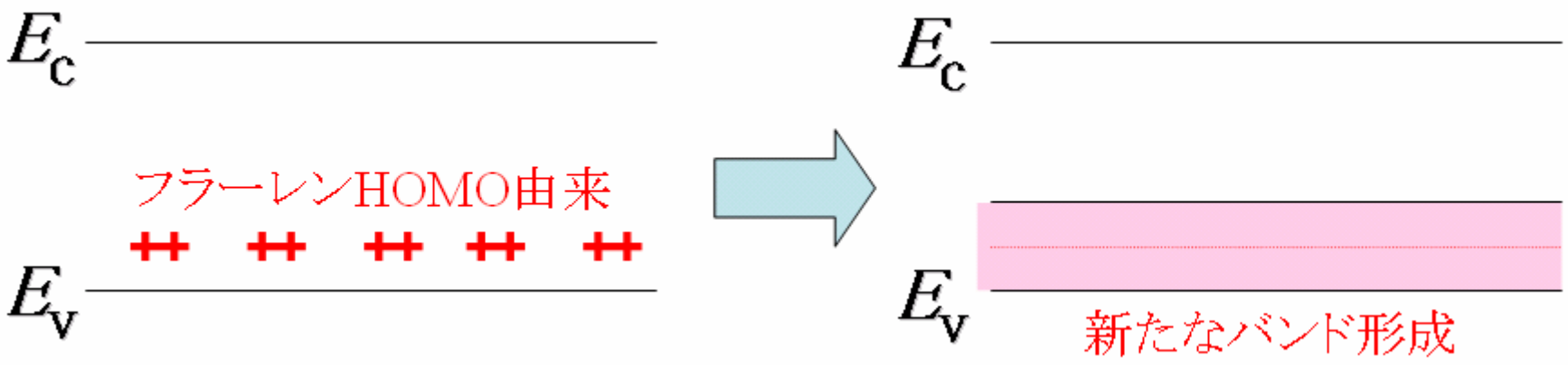
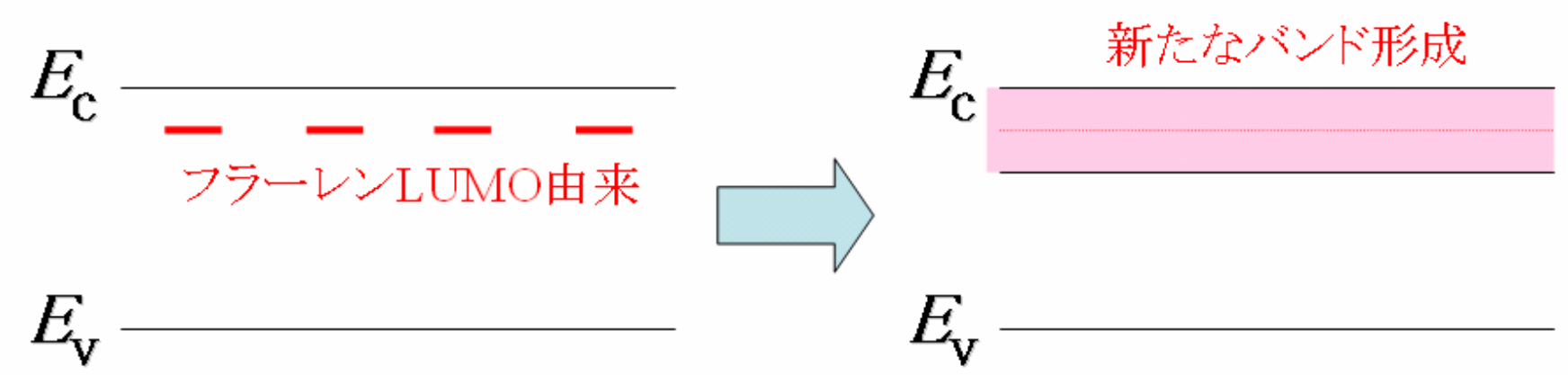


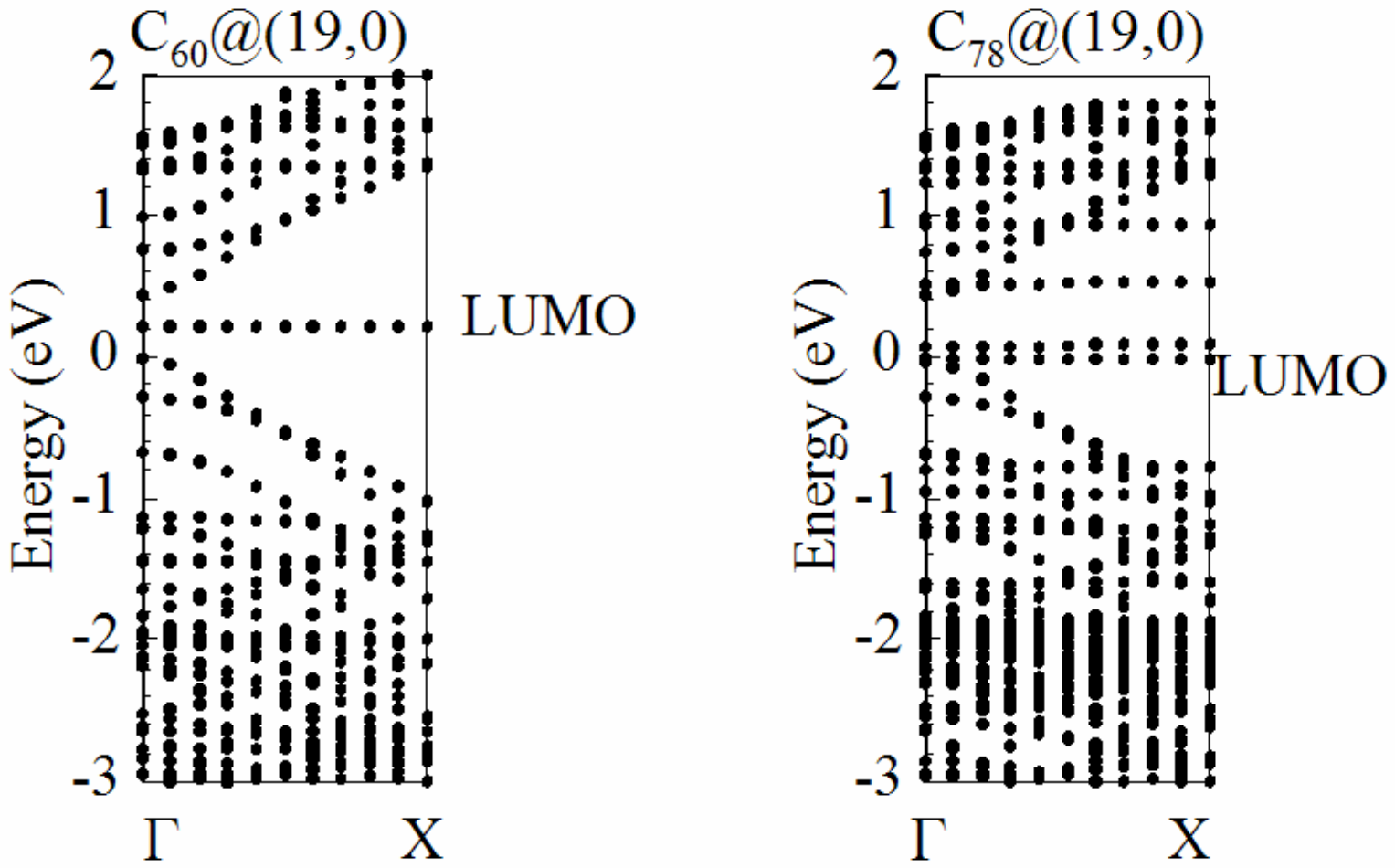
図 50

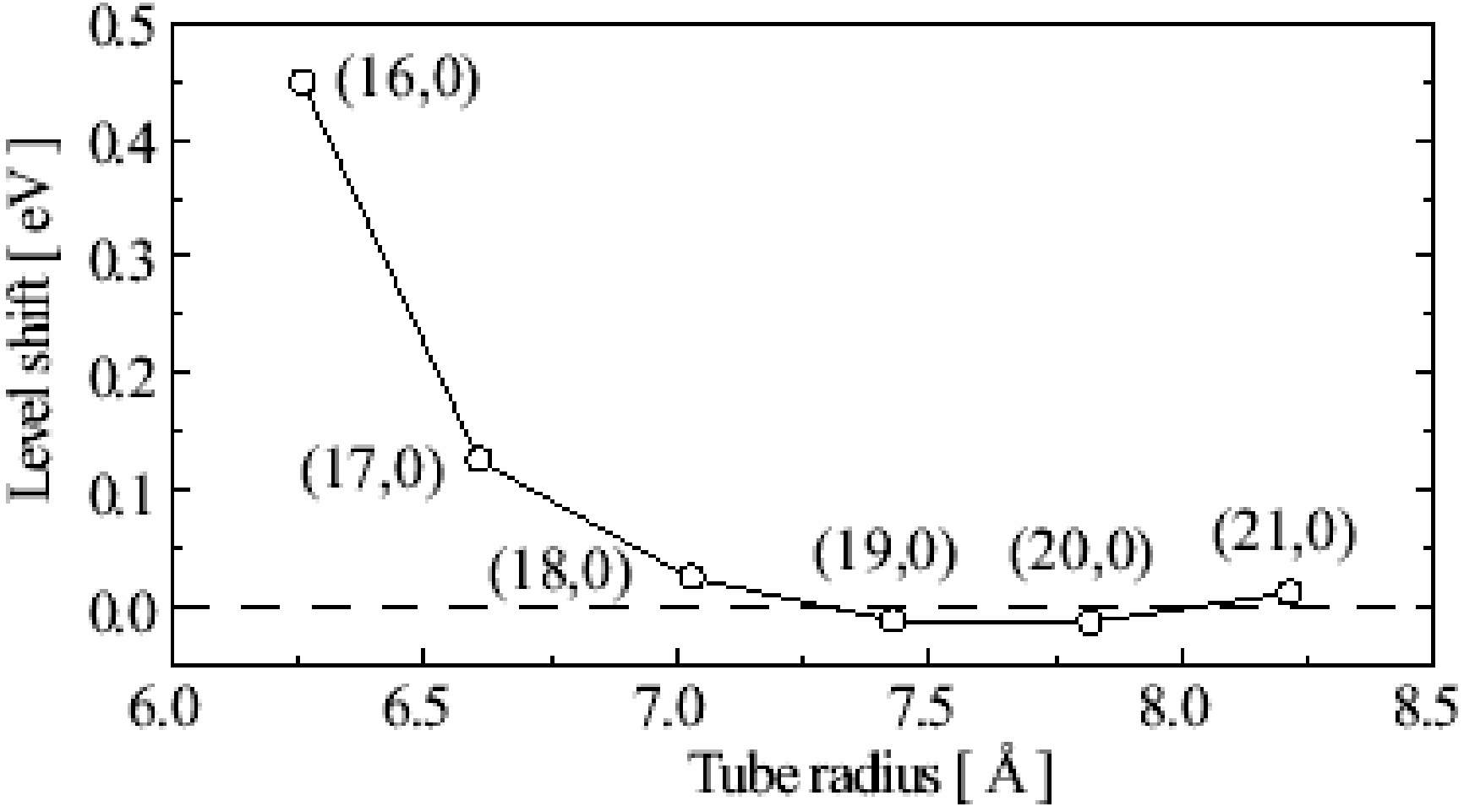

p型伝導
空乏域
n型伝導
SiO2
SiO2
SiO2
peapod
peapod
peapod
VGS<0
VGS >>0
Gate
Gate
Gate
EC
EF
EV
EC
EF
EV
EC
EF
EV
正孔蓄積
電子蓄積
VGS増加


Depletion Region/ V
40
35
30
25
20
15
10
5
0
SWNTs(Laser 1.3-1.6 nm)
C60-peapods
Gd@C82-peapods
Ti2@C80-peapods
Ce2@C80-peapods
0
1
2
3
4
5
6
Charge Transfer


E_c
フラーレンHOMO由来
E_v
E_c
E_v
新たなバンド形成


E_C
フラーレンLUMO由来
E_V
新たなバンド形成
E_C
E_V


C60@(19,0)
C78@(19,0)
Energy (eV)
2
1
0
-1
-2
-3
LUMO
Γ
X


0.5
0.4
0.3
0.2
0.1
0.0
Level shift [eV]
(16,0)
(17,0)
(18,0)
(19,0)
(20,0)
(21,0)
6.0
6.5
7.0
7.5
8.0
8.5
Tube radius [Å]

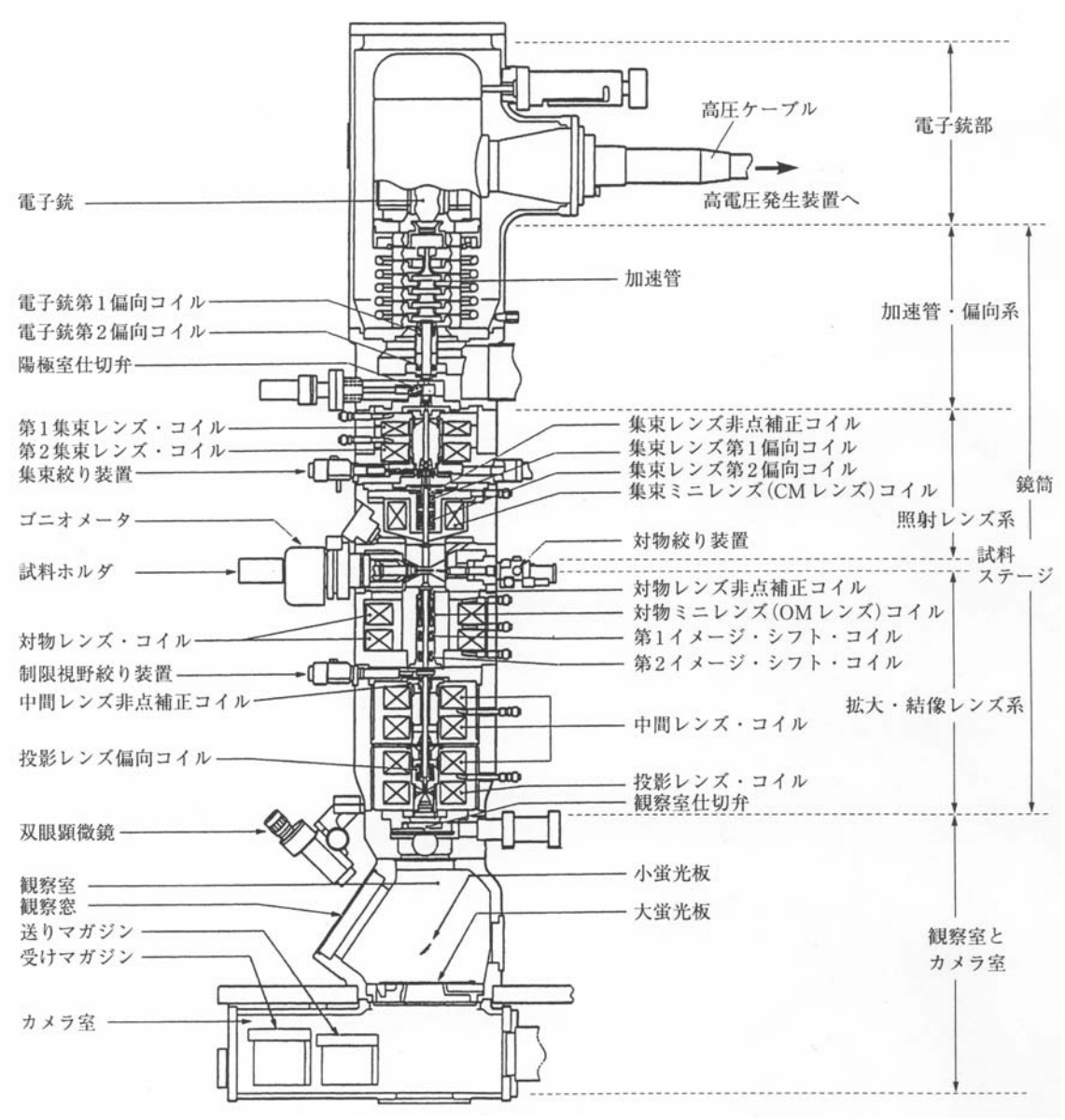

高圧ケーブル
電子銃部
電子銃
高電圧発生装置へ
加速管
電子銃第1偏向コイル
電子銃第2偏向コイル
加速管・偏向系
陽極室仕切弁
第1集束レンズ・コイル
第2集束レンズ・コイル
集束絞り装置
集束レンズ非点補正コイル
集束レンズ第1偏向コイル
集束レンズ第2偏向コイル
集束ミニレンズ(CMレンズ)コイル
鏡筒
ゴニオメータ
照射レンズ系
対物絞り装置
試料ホルダ
試料ステージ
対物レンズ非点補正コイル
対物ミニレンズ(OMレンズ)コイル
対物レンズ・コイル
第1イメージ・シフト・コイル
第2イメージ・シフト・コイル
制限視野絞り装置
中間レンズ非点補正コイル
拡大・結像レンズ系
中間レンズ・コイル
投影レンズ偏向コイル
投影レンズ・コイル
観察室仕切弁
双眼顕微鏡
小蛍光板
観察室
観察窓
大蛍光板
送りマガジン
受けマガジン
観察室とカメラ室
カメラ室

図 57

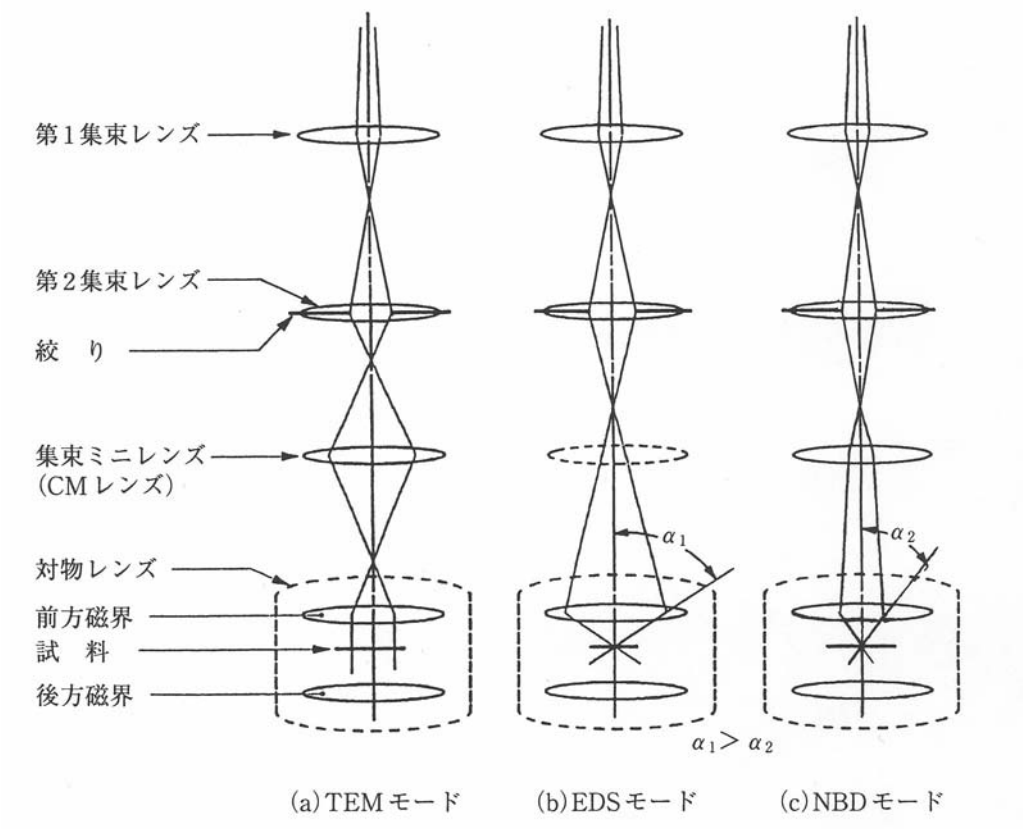

第1集束レンズ
第2集束レンズ
絞　り
集束ミニレンズ
(CMレンズ)
対物レンズ
前方磁界
試　料
後方磁界
α1
α2
α1 > α2
(a) TEMモード
(b) EDSモード
(c) NBDモード

図 58

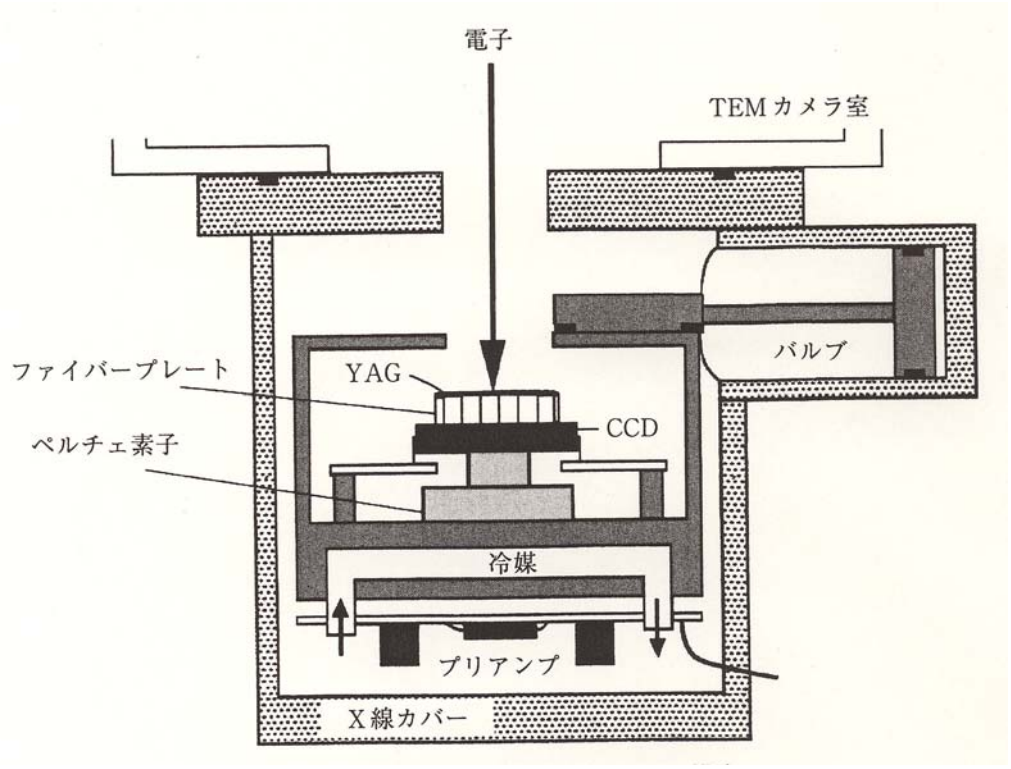
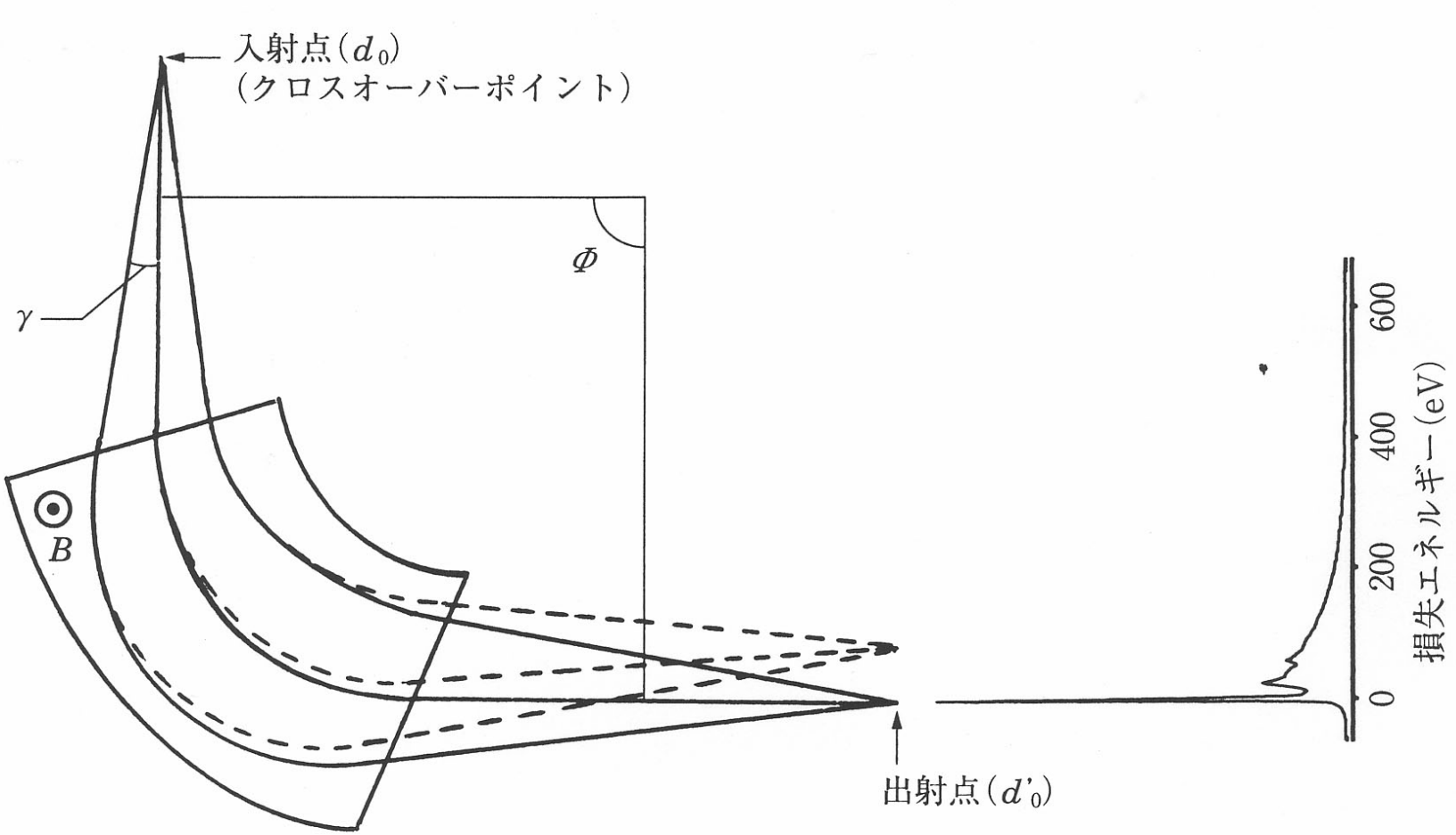
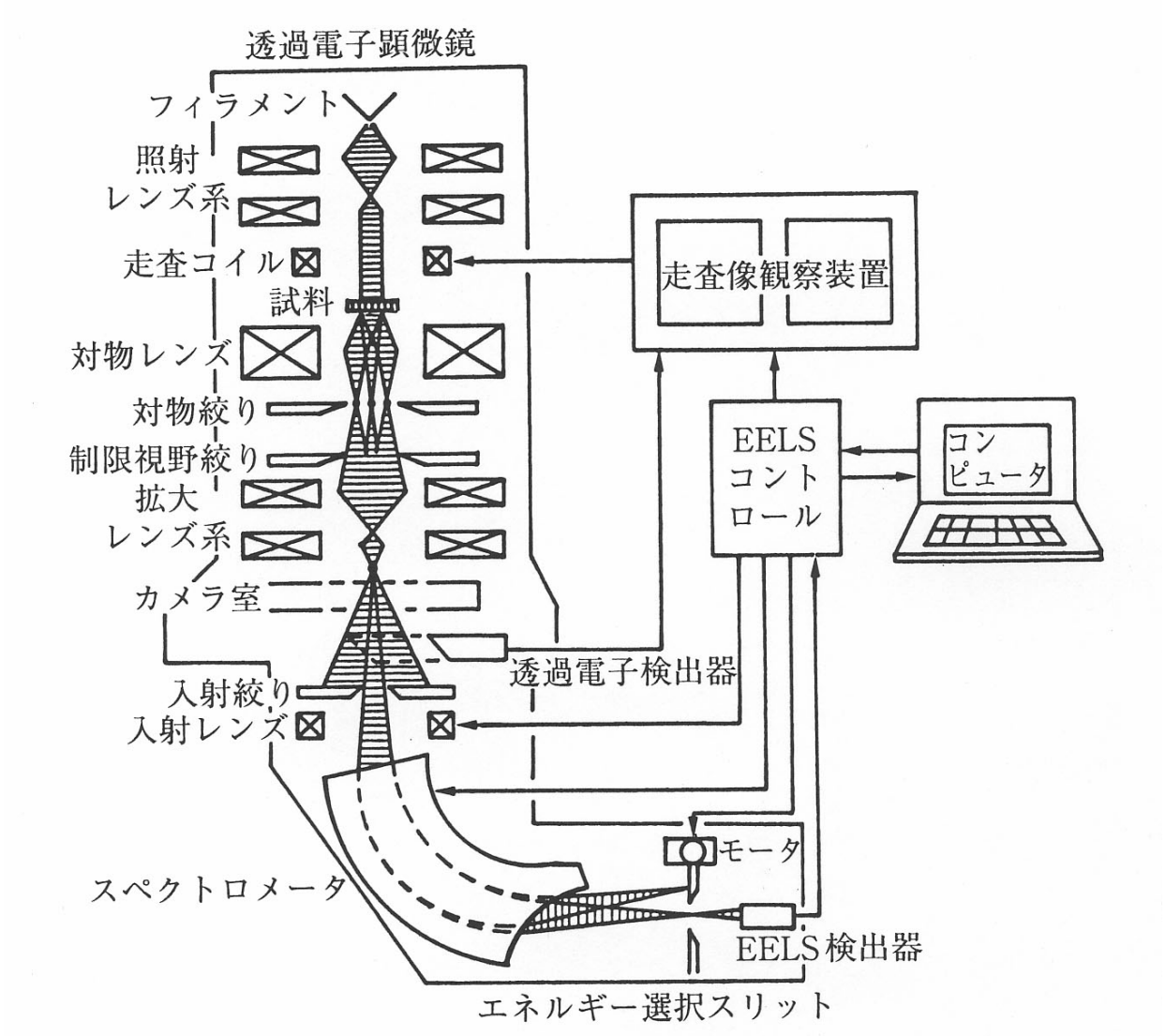
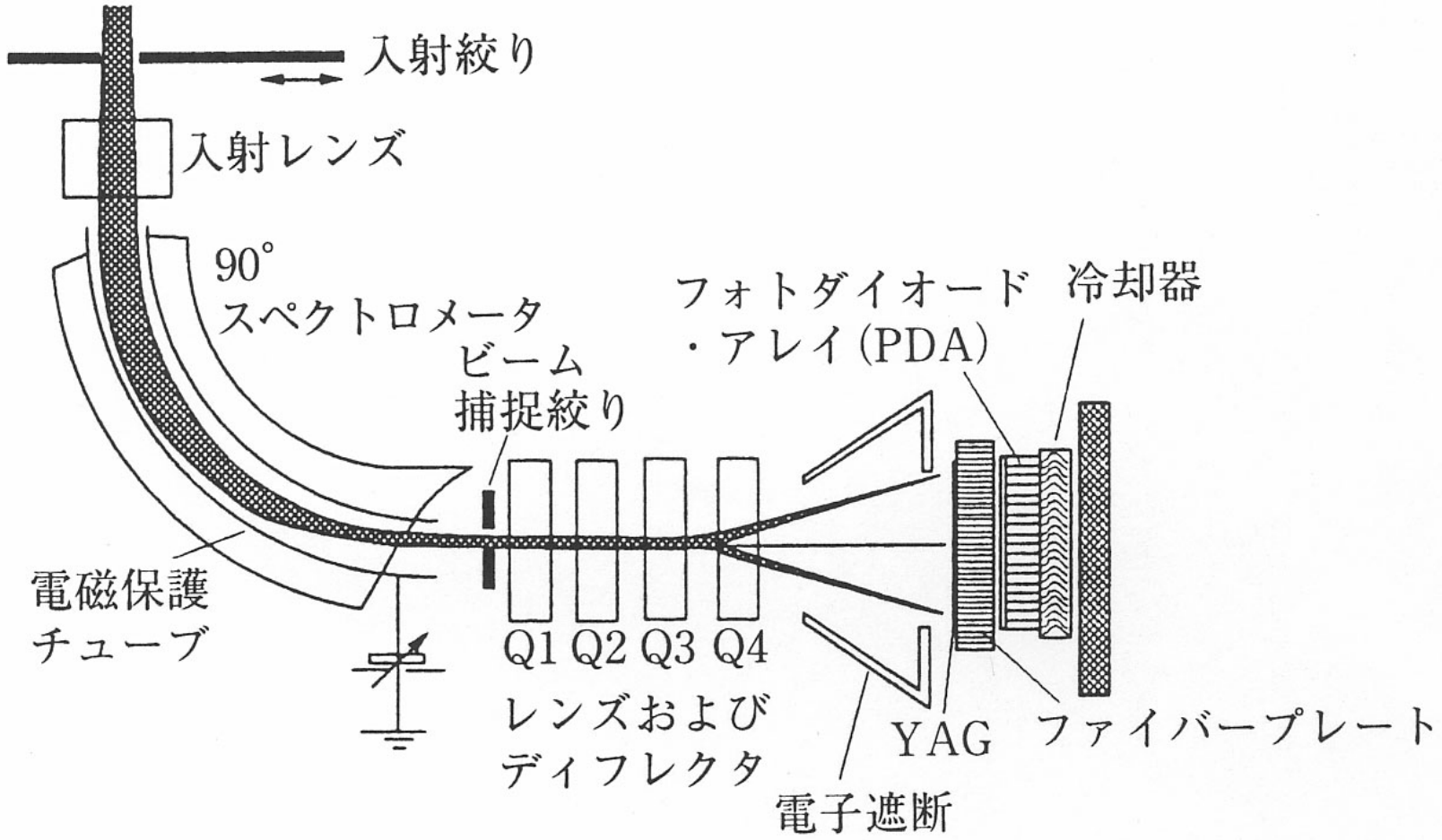
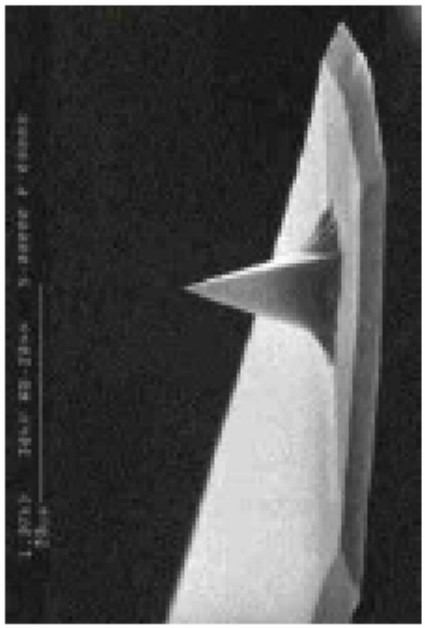


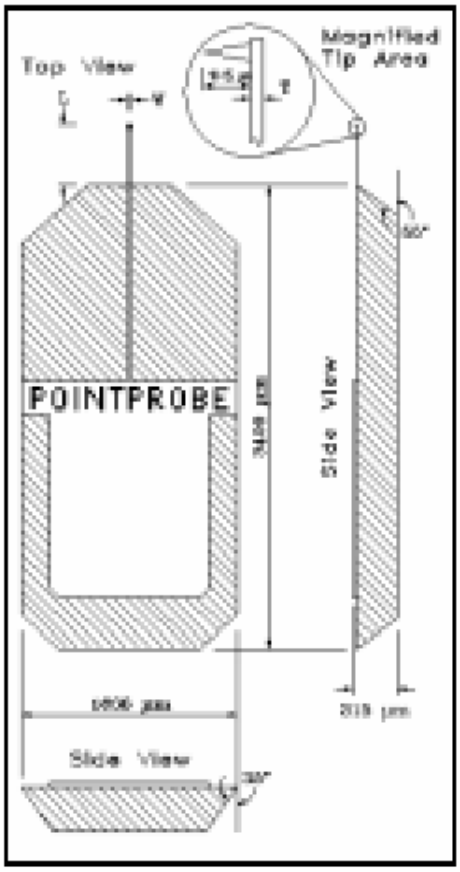
図 59

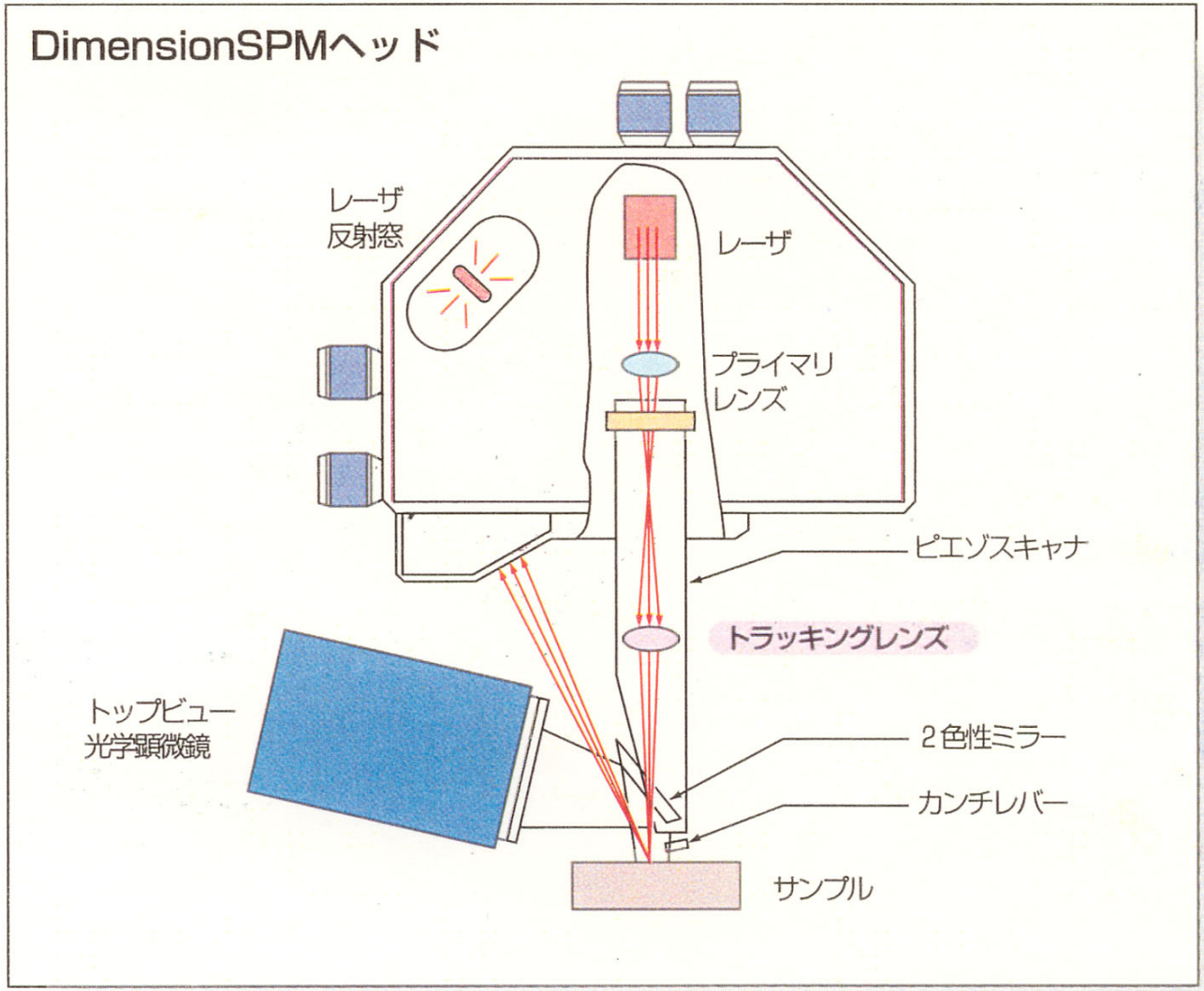

入射点(d_0)
(クロスオーバーポイント)
Φ
γ
B
出射点(d'_0)
0
200
400
600
損失エネルギー(eV)


透過電子顕微鏡
フィラメント
照射
レンズ系
走査コイル
試料
対物レンズ
対物絞り
制限視野絞り
拡大
レンズ系
カメラ室
入射絞り
入射レンズ
走査像観察装置
EELS
コント
ロール
コン
ピュータ
透過電子検出器
モータ
スペクトロメータ
EELS検出器
エネルギー選択スリット


入射絞り
入射レンズ
90°
スペクトロメータ
ビーム
捕捉絞り
フォトダイオード
・アレイ(PDA)
冷却器
電磁保護
チューブ
Q1 Q2 Q3 Q4
レンズおよび
ディフレクタ
YAG
ファイバープレート
電子遮断




Top View
Magnified
Tip Area
POINTPROBE
Side View
Side View


DimensionSPMヘッド
レーザ
反射窓
レーザ
プライマリ
レンズ
ピエゾスキャナ
トラッキングレンズ
トップビュー
光学顕微鏡
2色性ミラー
カンチレバー
サンプル

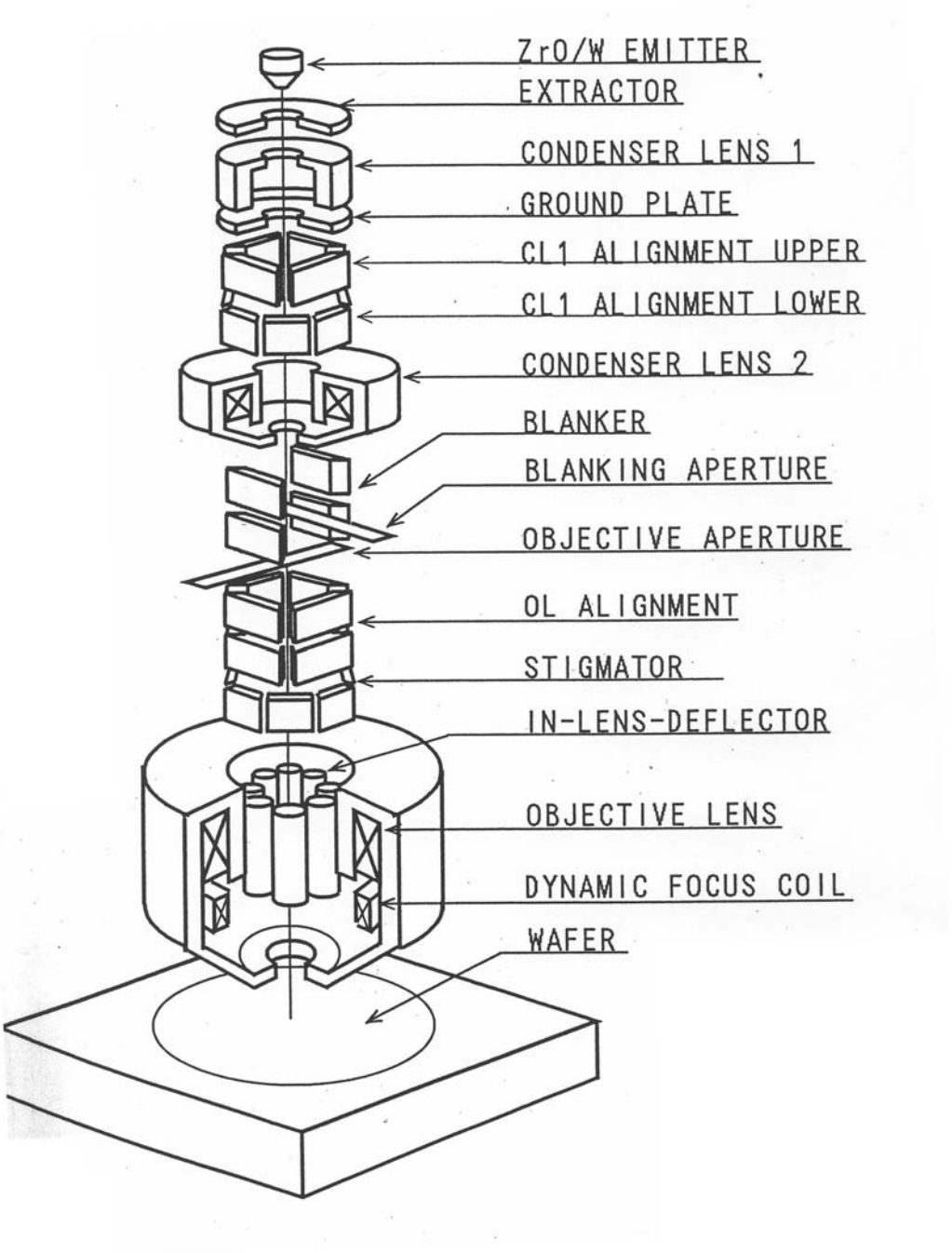

ZrO/W EMITTER
EXTRACTOR
CONDENSER LENS 1
GROUND PLATE
CL1 ALIGNMENT UPPER
CL1 ALIGNMENT LOWER
CONDENSER LENS 2
BLANKER
BLANKING APERTURE
OBJECTIVE APERTURE
OL ALIGNMENT
STIGMATOR
IN-LENS-DEFLECTOR
OBJECTIVE LENS
DYNAMIC FOCUS COIL
WAFER

図 65

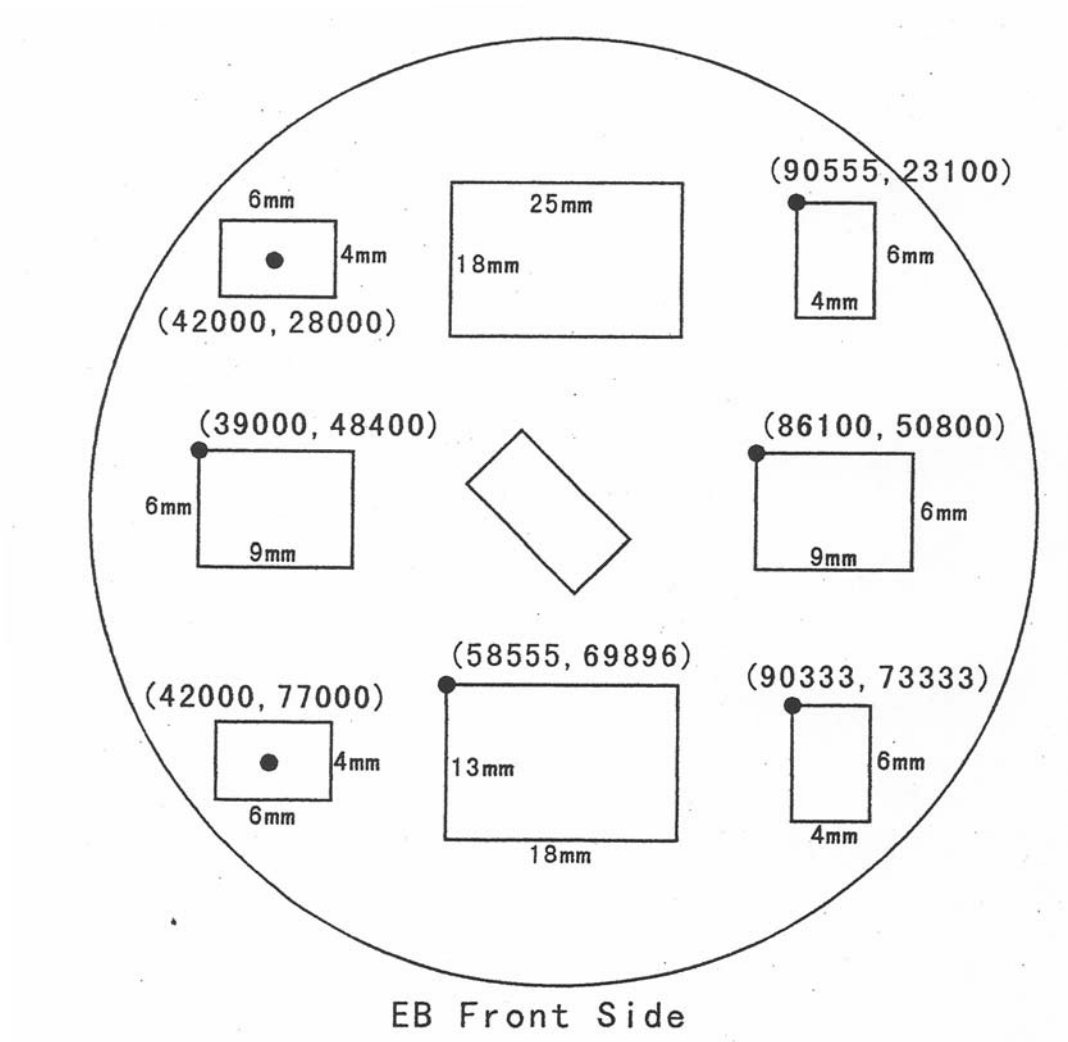

6mm
4mm
(42000, 28000)
25mm
18mm
(90555, 23100)
6mm
4mm
(39000, 48400)
6mm
9mm
(86100, 50800)
6mm
9mm
(42000, 77000)
4mm
6mm
(58555, 69896)
13mm
18mm
(90333, 73333)
6mm
4mm
EB Front Side

図 66

ウェハー洗浄

アセトン(超音波, 50 V) 2min.以上×2

フォトレジスト塗布(S1400-27)

筆塗りで基板表面をレジストで覆う

(ミラー研磨の無い側の酸化膜を取り除く)

プリベーク 90 ˚C, 20 min.

HF 処理(→VBL ナノプロセス室専用ドラフト)

BHF 漬け 2 min.

(SiO_2 エッチング速度はおよそ 60 nm/min.)

純水(テフロンビーカー，手際よく次へ)

純水(テフロンビーカー，手際よく次へ)

純水（ガラスビーカー，流水）

N_2 ブロー

フォトレジスト除去

アセトンスプレー(ベンコット上で)

アセトン(超音波, 50 V) 2 min.以上×2

N_2 ブロー

ドライベーク

130 ˚C, 5 min.

EB レジスト塗布(ZEP520-12)

スピンコーティング

OAP, 5000 rpm., 50 sec.

EB レジスト, 5000 rpm., 50 sec. (190 nm 厚)

プリベーク 130 ˚C, 30 min.

EB 露光(→VBL ナノプロセス室)

現像

<現像液の調製>

現像液;o-xylene

中間リンス;o-xylene : 2-propanol

= 4 : 1 (32 ml : 8 ml)

リンス; 2-propanol

<現像手順>温度条件 25 ˚C

ピンセットでつまみながら、現像液 2 min.→

→中間リンス 15 sec.→リンス 1 min.

N_2 ブロー

⇗

⇓

デスカム

50 W, O_2 0.55 Torr, 5 min.

蒸着

表面(ソース･ドレイン電極) Ti/Au = 3/15 nm

裏面(ゲート電極) Ti/Au = 100 / 300 nm

リフトオフ

remover 漬け 一晩

remover (超音波, 50 V) 5 min.以上

アセトン (超音波, 50 V) 5 min.以上×2

N_2 ブロー

ウェハー洗浄

アセトン (超音波, 50 V) 2 min.以上×2

N_2 ブロー

ドライベーク

130 ˚C, 5 min.

フォトレジスト塗布(S1400-27)

スピンコーティング

OAP, 5000 rpm., 50 sec.

フォトレジスト, 5000 rpm., 50 sec.

プリベーク 90 ˚C, 20 min.

露光(マスクパターン: QED1NH Ohmic.)

exposure time = 12 sec

ブロモベンゼン 2 min.

現像(2.5 min.)

ポストベーク 90 ˚C, 20 min.

デスカム

50 W, O_2 0.55 Torr, 5 min.

蒸着

表面(パッド) Ti/Au = 100/300 nm

リフトオフ

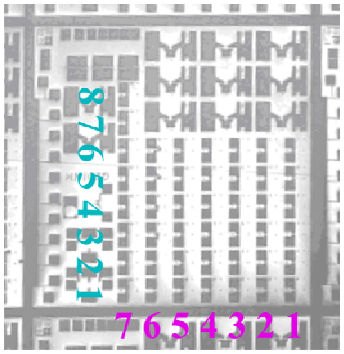
アセトン (超音波, 50 V) 5 min.以上×2

N_2 ブロー

アッシング

200 W, O_2 0.55 Torr, 5 min.

表 1



エリア1						エリア2						
7	5	4	3	2	1	7	5	4	3	2	1	横 / 縦
p												8
p						p						7
	p	p	p	p	p	m	p	p	m		p	6
	p					p		p			p	5
	p	p		p				p	p	p	p	4
m	p	p			p	p		m	p	p	p	3
p		p	p	m			p	p	p	35	p	2
p	m	m		p	p	p	p	p	m	p	p	1

凡例 数字 空乏域のゲート電圧幅

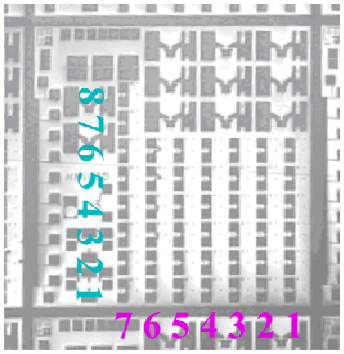
p　*p*型伝導特性のみを示した箇所

m　金属的挙動を示した箇所

以上の結果をまとめると、下のようになる。

区分	m	0	~10	~20	~30	~40	41~	Total	空乏域幅
素子数	8	0	0	0	0	1	44	76	**35 V以上**

表　2



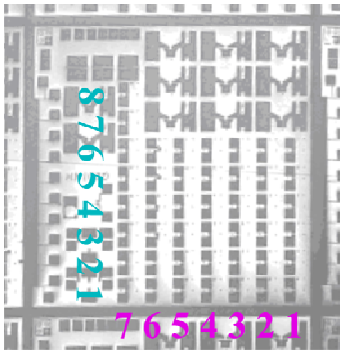
エリア1						エリア2						
7	**5**	**4**	**3**	**2**	**1**	**7**	**5**	**4**	**3**	**2**	**1**	横 ＼ 縦
25						27						**8**
m												**7**
25			m			m				24	m	**6**
m		24			24	22				26	24	**5**
26	33		23	25	28	m	24	21		25		**4**
25		26			27	20	25	24		24	m	**3**
24		29	m	28	27	m	35	m		25	25	**2**
25			26	25	22	m	26	24		25	24	**1**

凡例 数字
p　*p*型伝導特性のみを示した箇所
空乏域のゲート電圧幅
m　金属的挙動を示した箇所

以上の結果をまとめると、下のようになる。

区分	m	0	~10	~20	~30	~40	41~	Total	空乏域幅
素子数	11	0	0	1	36	2	0	76	平均25 V

表　3



エリア1						エリア2						
7	**5**	**4**	**3**	**2**	**1**	**7**	**5**	**4**	**3**	**2**	**1**	**横 / 縦**
17						15						**8**
												7
15		17		12		14		15	21	13	14	**6**
		15	18		13		19			15	15	**5**
	13			15	m	15	21	14			16	**4**
17			13	21	14	15	15		15			**3**
14	m	13		12		12	16	15	15	15	m	**2**
m	15		m	14		13		12	15			**1**

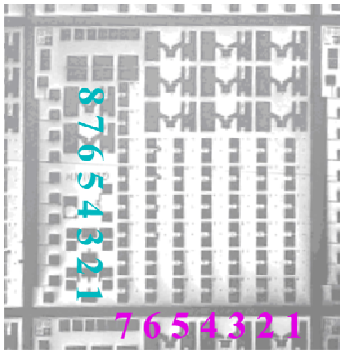
エリア3						エリア4						
7	**5**	**4**	**3**	**2**	**1**	**7**	**5**	**4**	**3**	**2**	**1**	**横 / 縦**
m						m						**8**
												7
12			m	15	16							**6**
10	17			m		15		16		15	21	**5**
m	16	14	18		10	18	m	19	17	15	16	**4**
	12		16		14	19		m			m	**3**
m	11	15		15		21	17			15		**2**
13				m	15		13		15	m	13	**1**

凡例 数字 空乏域のゲート電圧幅
p　*p*型伝導特性のみを示した箇所
m　金属的挙動を示した箇所

以上の結果をまとめると、下のようになる。

区分	m	0	~10	~20	~30	~40	41~	Total	空乏域幅
素子数	16	0	2	68	5	0	0	152	平均**15 V**

表　4



エリア1						エリア2						
7	**5**	**4**	**3**	**2**	**1**	**7**	**5**	**4**	**3**	**2**	**1**	横 / 縦
m												**8**
7												**7**
				13								**6**
	12	13	9		12	10	9	17	12			**5**
	14	9	12	8		m	17	10	20	7	m	**4**
		16	8		8	10		10	18	17		**3**
15	12	10		9	11	11	9	13		12		**2**
			15	11		12		15	12			**1**

凡例 数字 空乏域のゲート電圧幅
p　*p*型伝導特性のみを示した箇所
m　金属的挙動を示した箇所

以上の結果をまとめると、下のようになる。

区分	m	0	~10	~20	~30	~40	41~	Total	空乏域幅 平均**12 V**
素子数	3	0	15	24	0	0	0	76	

表　5

エリア1						エリア2						
7	5	4	3	2	1	7	5	4	3	2	1	横 / 縦
						m						8
P												7
	P			m			P					6
	P	m		P	m			m		P		5
	m			3				P		P		4
P			P	P	P	P	3	m		P		3
	P	m		m					P			2
P				P	m			P		P		1

エリア3						エリア4						
7	5	4	3	2	1	7	5	4	3	2	1	横 / 縦
												8
						P						7
P							P		m			6
m	P	m	P		P	m		P			P	5
	P			3		P		m				4
P	P	P	2		m	P	P		P	P		3
		P		P				P	P		P	2
m			P			P	P			m		1

凡例　数字　空乏域のゲート電圧幅
　　m　金属的挙動を示した箇所
　　P　金属伝導成分と*p*型伝導を併せた特性(ピンチオフしない*)

以上の結果をまとめると、下のようになる。

区分	m	0	~10	~20	~30	~40	41~	Total	空乏域幅
素子数	18	45	4	0	0	0	0	152	3 V以下

*この場合、V_{GS} を正に増大させても I_D が 0 にならず観測されたままの状態を指す

表　6